

明 細 書

自己発光表示装置の駆動回路、およびその駆動方法

技術分野

本発明は、有機または無機エレクトロルミネッセンス（EL）素子を用いたEL表示パネルなどの自発光表示パネルに関するものである。また、これらの表示パネルなどの駆動回路（IC）に関するものである。EL表示パネルなどの駆動方法と駆動回路およびそれらを用いた情報表示装置などに関するものである。

背景技術

一般に、アクティブマトリクス型表示装置では、多数の画素をマトリクス状に並べ、与えられた映像信号に応じて画素毎に光強度を制御することによって画像を表示する。たとえば、電気光学物質として液晶を用いた場合は、各画素に書き込まれる電圧に応じて画素の透過率が変化する。電気光学変換物質として有機エレクトロルミネッセンス（EL）材料を用いたアクティブマトリクス型の画像表示装置は画素に書き込まれる電流に応じて発光輝度に変化する。

液晶表示パネルは、各画素はシャッタとして動作し、バックライトからの光を画素であるシャッタでオンオフさせることにより画像を表示する。有機EL表示パネルは各画素に発光素子を有する自発光型である。そのため、有機EL表示パネルは、液晶表示パネルに比べて画像の視認性が高い、バックライトが不要、応答速度が速い等の利点を有する。

有機EL表示パネルは各発光素子（画素）の輝度は電流量によって制

御される。つまり、発光素子が電流駆動型あるいは電流制御型であるという点で液晶表示パネルとは大きく異なる。

有機EL表示パネルも単純マトリクス方式とアクティブマトリクス方式の構成が可能である。前者は構造が単純であるものの大型かつ高精細の表示パネルの実現が困難である。しかし、安価である。後者は大型、高精細表示パネルを実現できる。しかし、制御方法が技術的に難しい、比較的高価であるという課題がある。現在では、アクティブマトリクス方式の開発が盛んに行われている。アクティブマトリクス方式は、各画素に設けた発光素子に流れる電流を画素内部に設けた薄膜トランジスタ（トランジスタ）によって制御する。

このアクティブマトリクス方式の有機EL表示パネルは、画素16は発光素子であるEL素子15、第1のトランジスタ11a、第2のトランジスタ11bおよび蓄積容量19からなる。発光素子15は有機エレクトロルミネッセンス（EL）素子である。本発明では、EL素子15に電流を供給（制御）するトランジスタ11aを駆動用トランジスタ11と呼ぶ。

有機EL素子15は多くの場合、整流性があるため、OLED（有機発光ダイオード）と呼ばれることがある。図1などでは発光素子15としてダイオードの記号を用いている。

ただし、本発明における発光素子15はOLEDに限るものではなく、素子15に流れる電流量によって輝度が制御されるものであればよい。たとえば、無機EL素子が例示される。その他、半導体で構成される白色発光ダイオードが例示される。また、一般的な発光ダイオードが例示される。その他、発光トランジスタでもよい。また、発光素子15は必ずしも整流性が要求されるものではない。双方向性ダイオードであってもよい。本発明のEL素子15はこのいずれでもよい。

有機ELには素子寿命と言う問題がある。素子寿命の原因には温度、電流量などがある。また、有機EL素子を用いたディスプレイは電流を用いて発光させるため、画面の発光量とデバイスに流れる電流量が比例するため、発光量の大きい画像ではデバイスに大きな電流が流れ、素子劣化が起きると言う問題や、最大の電流量を流すために大容量の電源を持たなくてはならないなどの問題があった。

発明の開示

有機EL素子を用いたディスプレイは画面の発光量とデバイスに流れる電流量が比例の関係にあるため、素子の最大発光量をあげればあげるほど、画面の全ての素子が最大発光したときの電流が大きくなる。また、素子の最大発光量を抑えると画面全体が暗くなる。そのため、画面の表示状態によって素子の発光量を制御する駆動を行う。

第1の本発明は、各画素を構成する複数の自己発光素子が画素列方向と画素行方向にマトリクス状に配置され、前記各自己発光素子のアノード電極とカソード電極の間に電流を流すことにより前記各画素を発光させることで表示部を駆動するための自己発光表示装置の駆動方法であって、

外部から入力される映像データに対応して、前記アノード電極と前記カソード電極の間に流れるべき第1の電流量を取得し、かつ前記第1の電流量は前記映像データ周辺の映像データ値分布状況によらず、予め定められた単一の値を取得する処理を行う第1の処理と、

外部から入力される前記映像データに対応して、前記アノード電極と前記カソード電極の間に流れるべき第2の電流量を取得し、かつ前記第2の電流量は前記映像データ周辺の前記映像データ値分布状況によって、前記第1の電流量が所定の割合で抑制された値が1つ準備され、かつ前記抑制割合は前記映像データ値分布状況に応じて可変である処理を行う

第 2 の処理と、

前記第 1 または前記第 2 の処理手段の結果に基づき、前記画素行毎に流れる電流量を制御することで、前記表示部を発光させる自己発光表示装置の駆動方法である。

第 2 の本発明は、外部から入力される前記映像データの階調値が、第 1 の所定の階調値よりも、黒表示を行う為の低階調側のときに、前記第 1 の処理により対応する前記各自己発光素子の前記アノード電極と前記カソード電極の間に印加される前記第 1 の電流量が決定される第 1 の本発明の、自己発光表示装置の駆動方法である。

第 3 の本発明は、外部から入力される前記映像データの階調値が、第 1 の所定の階調値よりも、白表示を行う為の高階調側のときに、前記第 2 の処理により対応する前記各自己発光素子の前記アノード電極と前記カソード電極の間に印加される前記第 2 の電流量 x が決定され、このとき前記階調値に対し前記第 1 の処理を行った場合の前記第 1 の電流量を y としたとき、前記第 1 の電流量 y と前記第 2 の電流量 x の間に、

$$0.20y \leq x \leq 0.60y$$

の関係が成立する第 1 の本発明の、自己発光表示装置の駆動方法である。

第 4 の本発明は、前記印加電流量は、第 1 の期間に外部から入力される前記映像データの最大値である電流値 i_1 を取得し、第 2 の期間に入力される前記映像データから適正な電流値 i_2 を演算により求め、前記第 2 の期間に入力される所定の前記映像データに基づき表示される前記各画素に印加する電流量を比率 i_2 / i_1 に基づき順次算出する処理により決定される第 1 から第 3 の何れかの本発明の、自己発光表示装置の駆動方法である。

第 5 の本発明は、前記印加電流量は、入力される前記映像データの最大値である第 3 の電流値 i_3 を取得し、前記各自己発光素子の前記アノ

ード電極と前記カソード電極の間に実際に電流を印加し、最適値をもとめその値を前記第2の電流値 i_4 とし、比率 i_4 / i_3 を入力される前記映像データに乗算することにより、所定の前記映像データに基づき表示される前記各画素に印可する電流量を順次算出することで決定される第1から第3の何れかの本発明の、表示装置の駆動方法である。

第6の本発明は、外部から入力される前記映像データの階調値が、第1の所定の階調値よりも、白表示を行う為の高階調側で、前記各自己発光素子の前記アノード電極と前記カソード電極の間に印加される電流量は黒挿入率で制御される第1から第3の何れかの本発明の、自己発光表示装置の駆動方法である。

第7の本発明は、前記黒挿入は1行目から順に終端行まで行われ、1フレーム内で黒領域は一括して挿入される第6の本発明の、自己発光表示装置の駆動方法である。

第8の本発明は、前記黒挿入は前記1行目から順に前記終端行まで行われ、前記1フレーム内で前記黒領域は複数の領域に分割して挿入される第7の本発明の、自己発光表示装置の駆動方法である。

第9の本発明は、前記黒挿入は、1フレーム内で黒領域は複数の領域に分割して挿入され、1行目から終端行まで順番に行われるのではなく、順番を入れ替えながら挿入される第6の本発明の、自己発光表示装置の駆動方法である。

第10の本発明は、外部から入力される前記映像データの階調値が、第1の所定の階調値よりも、白表示を行う為の高階調側で、前記各自己発光素子の前記アノード電極と前記カソード電極の間に印加される電流量はソース線群に流れる電流量を調整することで制御される第1項から第3の何れかの本発明の、自己発光表示装置の駆動方法である。

第11の本発明は、前記ソース線群に流れる前記電流量の前記調整が、

基準電流値を増減することにより行われる第 10 の本発明の、自己発光表示装置の駆動方法である。

第 12 の本発明は、前記ソース線群に流れる前記電流量の前記調整が、階調数を増減することにより行われる第 10 の本発明の、自己発光表示装置の駆動方法である。

第 13 の本発明は、第 1 のフレーム期間に前記各自己発光素子の前記アノード電極と前記カソード電極の間に流れる第 1 の電流と、前記第 1 のフレーム期間の次の第 2 のフレーム期間に流れる前記第 2 の電流との差分を取得し、差分値を $1/n$ (n は 1 以上の数) にした n 差分電流値を演算し、前記 n 差分電流値より画素行の選択値を決定する第 1 から第 3 の何れかの本発明の、自己発光表示装置の駆動方法である。

第 14 の本発明は、前記 n 値は、 $4 \leq n \leq 256$ である第 13 の本発明の、自己発光表示装置の駆動方法である。

第 15 の本発明は、前記各自己発光素子の前記アノード電極と前記カソード電極の間に流れる電流量によって、 γ 定数が最適になるよう補正される第 1 から第 3 の何れかの本発明の、自己発光表示装置の駆動方法である。

第 16 の本発明は、前記 γ 定数は複数の γ 曲線の間値を順次組み合わせて構成される曲線上の点の集合である第 15 の本発明の、自己発光表示装置の駆動方法である。

第 17 の本発明は、前記 γ 定数の増減は前記自己発光素子の発光期間の長短により調整される第 15 の本発明の、自己発光表示装置の駆動方法である。

第 18 の本発明は、前記第 2 の処理手段に対するスイッチング手段を配設し前記第 2 の処理の入切を制御することで、入にしたときには前記第 1 の処理と前記第 2 の処理の組み合わせで前記各自己発光素子の前記

アノード電極と前記カソード電極の間に流れる電流量を決定し、切にしたときには前記第 1 の処理のみで前記各自己発光素子の前記アノード電極と前記カソード電極の間に流れる電流量を決定する第 1 から第 3 の何れかの本発明の、自己発光表示装置の駆動方法である。

第 19 の本発明は、各画素を構成する複数の自己発光素子が画素列方向と画素行方向にマトリクス状に配置され、前記各自己発光素子のアノード電極とカソード電極の間に電流を流すことにより前記各画素を発光させることで表示部を駆動するための自己発光表示装置の駆動回路であって、

前記各自己発光素子を、外部から入力される映像データに対応して予め設定された第 1 の輝度で発光させる第 1 の発光手段と、

前記各自己発光素子を周囲の前記各画素の発光輝度分布に併せて、外部から入力される前記映像データに対応して予め設定された前記第 1 の輝度を抑制するよう調整した第 2 の輝度で発光させる第 2 の発光手段とを備えた自己発光表示装置の駆動回路である。

第 20 の本発明は、各画素を構成する複数の自己発光素子が画素列方向と画素行方向にマトリクス状に配置され、前記各自己発光素子のアノード電極とカソード電極の間に電流を流すことにより前記各画素を発光させることで表示部を駆動するための自己発光表示装置の駆動回路であって、

外部から入力される映像データに対応して、前記アノード電極と前記カソード電極の間に流れるべき第 1 の電流量を設定し、かつ前記第 1 の電流量は前記映像データ周辺の映像データ値分布状況によらず、予め定められた単一の値を設定する処理を行う第 1 の処理手段と、

外部から入力される前記映像データに対応して、前記アノード電極と前記カソード電極の間に流れるべき第 2 の電流量を設定し、かつ前記第

2の電流量は前記映像データ周辺の前記映像データ値分布状況によって、前記第1の電流量が所定の割合で抑制された値が1つ準備され、かつ前記抑制割合は前記映像データ値分布状況に応じて可変である処理を行う第2の処理手段と、

前記第1及び前記第2の処理手段の結果に基づき、前記画素行毎に流れる電流量を制御する制御手段とを備えた自己発光表示装置の駆動回路である。

第21の本発明は、前記第2の処理回路は、外部から入力される前記映像データを基に演算処理により画素行毎の前記第2の電流量を決定する処理を行う第20の本発明の、自己発光表示装置の駆動回路である。

第22の本発明は、前記演算処理は、第1の期間に外部から入力される前記映像データの最大値である電流値 i_1 を取得し、第2の期間に外力される前記映像データから適正な電流値 i_2 を演算により求め、前記第2の期間に外力される所定の前記映像データに基づき表示される前記各画素に印加する電流量を比率 i_2 / i_1 に基づき順次算出する処理である第21の本発明の、自己発光表示装置の駆動回路である。

第23の本発明は、前記第2の処理回路は、外部から入力される前記映像データを測定する手段を有し、前記測定結果を基に画素行毎の前記第2の電流量を決定する演算処理を行う第20の本発明の、自己発光表示装置の駆動回路である。

第24の本発明は、前記演算処理は、外部から入力される前記映像データの最大値である第3の電流値 i_3 を取得し、前記各自己発光素子の前記アノード電極と前記カソード電極の間に実際に電流を印加し、最適値をもとめその値を第2の電流値 i_4 とし、比率 i_4 / i_3 を外力される前記映像データに乘算することにより、所定の前記映像データに基づき表示される前記各画素に印可する電流量を順次算出する処理である第

23の本発明の、自己発光表示装置の駆動回路である。

第25の本発明は、前記第1の処理手段のみで動作させるための、前記第2の処理手段に対するスイッチング手段を備えた第19から第24の何れかの本発明の、自己発光表示装置の駆動回路である。

第26の本発明は、第19から第24の何れかの本発明の、駆動回路を有する自己発光表示装置のコントローラである。

第27の本発明は、第19から第24の何れかの本発明の、駆動回路を備えた、前記自己発光素子が前記画素列方向と前記画素行方向にマトリクス状に形成または配置された自己発光表示装置である。

図面の簡単な説明

図1は、本発明における表示パネルの画素構成図である。

図2は、本発明における表示パネルの画素構成図である。

図3は、本発明の駆動時の流れを示した図である。

図4は、本発明の駆動波形を示した図である。

図5は、本発明の表示パネルの表示領域の説明である。

図6は、本発明における表示パネルの画素構成図である。

図7は、本発明の表示パネルの製造方法の説明図である。

図8は、本発明のパネルの構成図である。

図9は、ソース信号線とゲート信号線の間の浮遊容量について説明した図である。

図10は、本発明の表示パネルの断面図である。

図11は、本発明の表示パネルの断面図である。

図12は、ソースラインの電流量とパネルの明るさの関係図である。

図13は、表示パネルの表示状態の説明図である。

図14は、本発明の駆動波形を示した図である。

図15は、本発明の駆動波形を示した図である。

図 1 6 は、表示パネルの表示状態の説明図である。

図 1 7 は、本発明の駆動波形を示した図である。

図 1 8 は、本発明の駆動波形を示した図である。

図 1 9 は、表示パネルの表示状態の説明図である。

図 2 0 は、表示パネルの表示状態の説明図である。

図 2 1 は、本発明の駆動波形を示した図である。

図 2 2 は、表示パネルの表示状態の説明図である。

図 2 3 は、本発明の駆動波形を示した図である。

図 2 4 は、画素構成とバッテリーの関係図である。

図 2 5 は、表示領域の輝度と電流量の関係図である。

図 2 6 は、本発明における入力データと電流量の関係図である。

図 2 7 は、本発明の回路構成図である。

図 2 8 は、点灯率制御駆動適用時の表示領域の輝度と電流量の関係図である。

図 2 9 は、点灯率制御駆動の制御方法の図である。

図 3 0 は、点灯率制御駆動の制御方法の図である。

図 3 1 は、点灯率と明るさの関係図である。

図 3 2 は、本発明の駆動波形を示した図である。

図 3 3 は、本発明により修正された点灯率と明るさの関係図である。

図 3 4 は、本発明のビューファインダの説明図である。

図 3 5 は、本発明の表示状態の説明図である。

図 3 6 は、ソース信号線とのカップリングについて説明した図である。

図 3 7 は、点灯率とカップリングの関係図である。

図 3 8 は、入力データが大きく振られた時の点灯率の移動図である。

図 3 9 は、本発明によるちらつき対策の方法の説明図である。

図 4 0 は、特殊な画像パターン時の電流の変移図である。

- 図 4 1 は、本発明によるバッテリー保護の駆動図である。
- 図 4 2 は、黒表示から白表示に変わった時の電流量の関係図である。
- 図 4 3 は、本発明の回路構成図である。
- 図 4 4 は、本発明の表示状態の説明図である。
- 図 4 5 は、本発明の回路構成図である。
- 図 4 6 は、本発明の回路構成図である。
- 図 4 7 は、N 倍パルス駆動の駆動波形図である。
- 図 4 8 は、N 倍パルス駆動の駆動波形図である。
- 図 4 9 は、低輝度部 N 倍パルス駆動の説明図である。
- 図 5 0 は、本発明の駆動の説明図である。
- 図 5 1 は、低輝度部 N 倍パルス駆動の説明図である。
- 図 5 2 は、本発明のビデオカメラの説明図である。
- 図 5 3 は、本発明のデジタルカメラの説明図である。
- 図 5 4 は、本発明のテレビ（モニター）の説明図である。
- 図 5 5 は、点灯率制御駆動の回路構成図である。
- 図 5 6 は、点灯率制御駆動のタイミングチャートである。
- 図 5 7 は、点灯率制御駆動のタイミングチャートである。
- 図 5 8 は、点灯率遅延加算回路の回路構成図である。
- 図 5 9 は、遅延率と必要フレーム数のグラフである。
- 図 6 0 は、点灯率微小制御駆動の回路構成図である。
- 図 6 1 は、点灯率遅延加算回路の回路構成図である。
- 図 6 2 は、ソースドライバーの構成図である。
- 図 6 3 は、ソースドライバーの構成図である。
- 図 6 4 は、低輝度部で N 倍パルス駆動を行う駆動方法の回路構成図である。
- 図 6 5 は、低輝度部で N 倍パルス駆動を行う駆動方法の回路構成図で

ある。

図 6 6 は、ガンマカーブの説明である。

図 6 7 は、ガンマカーブの説明である。

図 6 8 は、ガンマカーブの回路構成図である。

図 6 9 は、発明の回路構成図である。

図 7 0 は、本発明に利用するレジスタの構成図である。

図 7 1 は、本発明の回路構成図である。

図 7 2 は、表示状態を示した図である。

図 7 3 は、本発明の回路構成図である。

図 7 4 は、本発明に利用するレジスタの構成図である。

図 7 5 は、本発明のタイミングチャートである。

図 7 6 は、本発明の画素構成図である。

図 7 7 は、本発明の回路構成図である。

図 7 8 は、本発明のタイムチャートである。

図 7 9 は、本発明搭載パネルの表示状態の説明図である。

図 8 0 は、本発明搭載パネルの表示状態の説明図である。

図 8 1 は、本発明搭載パネルの表示状態の説明図である。

図 8 2 は、本発明のタイムチャートである。

図 8 3 は、本発明のタイムチャートである。

図 8 4 は、本発明のタイムチャートである。

図 8 5 は、本発明の回路構成図である。

図 8 6 は、本発明のタイムチャートである。

図 8 7 は、本発明のタイムチャートである。

図 8 8 は、本発明のタイムチャートである。

図 8 9 は、本発明搭載パネルの表示状態の説明図である。

図 9 0 は、画素構成の説明図である。

図 9 1 は、有機 E L 素子の温度と寿命の関係図である

図 9 2 は、本発明使用時のデバイス状態を判断するデータとデバイスの点灯率、信号線に流れる電流の基準電流値の関係図である。

図 9 3 は、本発明使用時のデバイス状態を判断するデータとデバイスに流れる電流量の関係図である。

図 9 4 は、本発明使用時の画素の発光量の関係図である

図 9 5 は、本発明の回路構成図である。

図 9 6 は、本発明の回路構成図である。

図 9 7 は、点灯率と電流値の関係図である。

図 9 8 は、本発明の回路構成図である。

図 9 9 は、本発明の回路構成図である。

図 1 0 0 は、本発明搭載パネルの表示状態の説明図である。

図 1 0 1 は、本発明搭載パネルの表示状態の説明図である。

図 1 0 2 は、本発明の回路構成図である。

図 1 0 3 は、本発明の回路構成図である。

図 1 0 4 は、デバイスの温度上昇率の関係図である。

図 1 0 5 は、本発明の回路構成図である。

図 1 0 6 は、入力データと点灯水平操作線数との関係図である。

図 1 0 7 は、本発明の回路構成図である。

図 1 0 8 は、入力データと点灯水平操作線数との関係図である。

図 1 0 7 は、入力データに対する温度上昇の関係図である。

図 1 1 0 は、本発明の回路構成図である。

図 1 1 1 は、本発明の回路構成図である。

図 1 1 2 は、本発明のタイムチャートである。

図 1 1 3 は、本発明のタイムチャートである。

図 1 1 4 は、本発明の回路構成図である。

- 図 1 1 5 は、本発明のタイムチャートである。
- 図 1 1 6 は、本発明の回路構成図である。
- 図 1 1 7 は、本発明の回路構成図である。
- 図 1 1 8 は、本発明の回路構成図である。
- 図 1 1 9 は、本発明の回路構成図である。
- 図 1 2 0 は、本発明の回路構成図である。
- 図 1 2 1 は、本発明の回路構成図である。
- 図 1 2 2 は、データの変換器の変換方法を示した図である。
- 図 1 2 3 は、入力データと電流量の関係図である。
- 図 1 2 4 は、本発明の回路構成図である。
- 図 1 2 5 は、入力データと最大階調数の関係図である。
- 図 1 2 6 は、ガンマカーブの変換を示したものである。
- 図 1 2 7 は、電流量の抑制を最大階調数の制御と、点灯率の制御を合わせて行った際の関係図である。
- 図 1 2 8 は、本発明の回路構成図である。
- 図 1 2 9 は、本発明のデータの変換方法を示した図である。
- 図 1 3 0 は、入力データと表示点灯率、またそれを分類した図である。
- 図 1 3 1 は、本発明の回路構成図である。
- 図 1 3 2 は、本発明における表示パネルの画素構成図である。
- 図 1 3 3 は、本発明における表示パネルの画素構成図である。
- 図 1 3 4 は、点灯率の変化の遅延を示した図である。

符号の説明

- 1 1、1 3 3 1 トランジスタ（薄膜トランジスタ、T F T）
- 1 2 ゲートドライバ（ゲートドライバ I C 回路）
- 1 4 ソースドライバ（ソースドライバ I C 回路）

- 1 5 E L 素子 (発光素子)
- 1 6、1 3 3 6 画素
- 1 7、1 3 3 7 ゲート信号線
- 1 8 ソース信号線
- 1 9 蓄積容量 (付加コンデンサ、付加容量)
- 5 0 表示画面
- 5 1 書き込み画素 (書き込み画素行)
- 5 2 非表示画素 (非表示領域、非点灯領域)
- 5 3 表示画素 (表示領域、点灯領域)
- 6 1 シフトレジスタ
- 6 2 インバータ (O E V 信号線)
- 6 3 出力バッファ
- 6 5 O R 回路
- 7-1 アレイ基板 (表示パネル)
- 7 2 レーザー照射範囲 (エキシマレーザースポット)
- 7 3 位置決めマーカ
- 7 4 ガラス基板 (アレイ基板)
- 8 1 コントロール I C (コントロール I C 回路)
- 8 2 電源 I C (電源 I C 回路)
- 8 3 プリント基板
- 8 4 フレキシブル基板
- 8 5 封止フタ
- 8 6 カソード配線
- 8 7 アノード配線 (V d d)
- 8 8 データ信号線
- 8 9 ゲート制御信号線

- 9 1、4 5 1 浮遊容量
- 1 0 1 土手 (リブ)
- 1 0 2 層間絶縁膜
- 1 0 4 コンタクト接続部
- 1 0 5 画素電極
- 1 0 6 カソード電極
- 1 0 7 乾燥剤
- 1 0 8 $\lambda/4$ 板
- 1 0 9 偏光板
- 1 1 1 薄膜封止膜
- 2 7 1 ダミー画素 (ダミー画素行)
- 3 4 1 接眼リング
- 3 4 2 拡大レンズ
- 3 4 3 凸レンズ
- 4 5 2 電流原
- 4 8 1 a 水平同期信号HD
- 4 8 2 a 4 8 3 a ゲート制御信号
- 5 2 1 支点 (回転部)
- 5 2 2 撮影レンズ
- 5 2 3 格納部
- 5 2 4 スイッチ
- 5 3 1 本体
- 5 3 2 撮影部
- 5 3 3 シャッタスイッチ
- 5 4 1 取り付け枠
- 5 4 2 脚

5 4 3 取り付け台

5 4 4 固定部

6 2 1 抵抗

6 2 2 演算増幅器

6 2 3 トランジスタ

6 2 4 抵抗

6 2 5 電圧調節部

6 2 6 電源線

6 2 7 切り替え手段（スイッチ）

6 2 8 制御データ

6 2 9 基準電流線

発明を実施するための最良の形態

本明細書において各図面は理解を容易にまたは／および作図を容易にするため、省略または／および拡大縮小した箇所がある。たとえば、図 1 1 に図示する表示パネルの断面図では封止膜 1 1 1 などを十分厚く図示している。一方、図 1 0 において、封止フタ 8 5 は薄く図示している。また、省略した箇所もある。たとえば、本発明の表示パネルなどでは、不要光の反射防止のための位相フィルムなどを省略しているが、適時付加することが望ましい。以上のことは以下の図面に対しても同様である。また、同一番号または、記号等を付した箇所は同一もしくは類似の形態もしくは材料あるいは機能もしくは動作を有する。

なお、各図面等で説明した内容は特に断りがなくとも、他の実施例等と組み合わせることができる。たとえば、図 8 の表示パネルにタッチパネルなどを付加し、図 3 4、図 5 2 から図 5 4 に図示する情報表示装置とすることができる。また、拡大レンズ 3 4 2 を取り付けビデオカメラ

(図 5 2 など参照のこと) などに用いるビューファインダ (図 3 4 を参照のこと) を構成することもできる。また、図 4、図 1 5、図 1 8、図 2 1、図 2 3 など説明した本発明の駆動方法は、いずれの本発明の表示装置または表示パネルに適用することができる。つまり、本明細書に記載された駆動方法は本発明の表示パネルに適用することができる。また、本発明は各画素にトランジスタが形成されたアクティブマトリックス型表示パネルを主に説明するがこれに限定するものではなく、単純マトリックス型にも適用することができることはいうまでもない。

このように特に明細書中に例示されていなくとも、明細書、図面中で記載あるいは説明した事項、内容、仕様は、互いに組み合わせて請求項に記載することができる。すべての組み合わせについて明細書などで記述することは不可能であるからである。

近年、低消費電力でかつ高表示品質であり、更に薄型化が可能な表示パネルとして、有機エレクトロルミネッセンス (E L) 素子の複数をマトリクス状に配列して構成される有機 E L 表示パネルが注目されている。

有機 E L 表示パネルは、図 1 0 に示すように、画素電極としての透明電極 1 0 5 が形成されたガラス板 7 1 (アレイ基板) 上に、電子輸送層、発光層、正孔輸送層などからなる少なくとも 1 層の有機機能層 (E L 層) 1 5、及び金属電極 (反射膜) (カソード) 1 0 6 が積層されたものである。

透明電極 (画素電極) 1 0 5 である陽極 (アノード) にプラス、金属電極 (反射電極) 1 0 6 の陰極 (カソード) にマイナスの電圧を加え、すなわち、透明電極 1 0 5 及び金属電極 1 0 6 間に直流を印加することにより、有機機能層 (E L 層) 1 5 が発光する。良好な発光特性を期待することのできる有機化合物を有機機能層に使用することによって、E L 表示パネルが実用に耐えうるものになっている。なお、本発明は有機

E L 表示パネルを例にして説明をするが、これに限定するものではない。無機 E L を使用したディスプレイや、F E D、もしくは S E D のような自発光素子を利用したディスプレイに適用することが可能である。また、構造、回路などは T N 液晶表示パネル、S T N 液晶表示パネルなど、他の表示パネルにも適用できる事項がある。

以下、本発明の E L 表示パネルの製造方法および構造について詳しく説明をする。まず、アレイ基板 7 1 に画素を駆動するトランジスタ 1 1 を形成する。1 つの画素は 2 個以上、好ましくは 4 個または 5 個のトランジスタで構成される。また、画素は電流プログラムされ、プログラムされた電流が E L 素子 1 5 に供給される。通常、電流プログラムされた値は電圧値として蓄積容量 1 9 に保持される。このトランジスタ 1 1 の組み合わせなど画素構成については後に説明をする。次にトランジスタ 1 1 に正孔注入電極としての画素電極を形成する。画素電極 1 0 5 はフォトリソグラフィによりパターン化する。なお、トランジスタ 1 1 の下層、あるいは上層にはトランジスタ 1 1 に光入射することにより発生するホットコンダクタ現象（以後、ホットコンと呼ぶ）による画質劣化を防止するために、遮光膜を形成または配置する。

なお、電流プログラムとは、ソースドライバ回路 1 4 からプログラム電流を画素に印加し（もしくは画素からソースドライバ回路 1 4 に吸収し）、この電流に相当する信号値を画素に保持させるものである。この保持された信号値に対応する電流を E L 素子 1 5 に流す（もしくは、E L 素子 1 5 から流し込む）。つまり、電流でプログラムし、プログラムされた電流に相当（対応）する電流を E L 素子 1 5 に流すようにするものである。

一方、電圧プログラムとは、ソースドライバ回路 1 4 からプログラム電圧を画素に印加し、この電圧に相当する信号値を画素に保持させるも

のである。この保持された電圧に対応する電流をE L素子1 5に流す。つまり、電圧でプログラムし、画素内で電圧を電流値に変換し、プログラムされた電圧に相当（対応）する電流をE L素子1 5に流すようにするものである。

まず、有機E L表示パネルに用いられるアクティブマトリックス方式は、1. 特定の画素を選択し、必要な表示情報を与えられること。2、1 フレーム期間を通じてE L素子に電流を流すことができることという2つの条件を満足させなければならない。

この2つの条件を満足させるため、図7 6に図示する従来の有機E Lの画素構成では、第1のトランジスタ1 1 bは画素を選択するためのスイッチング用トランジスタ、第2のトランジスタ1 1 aはE L素子（E L膜）1 5に電流を供給するための駆動用トランジスタとする。

ここで液晶に用いられるアクティブマトリックス方式と比較すると、スイッチング用トランジスタ1 1 bは液晶用にも必要であるが、駆動用トランジスタ1 1 aはE L素子1 5を点灯させるために必要である。この理由は液晶の場合は、電圧を印加することでオン状態を保持することができるが、E L素子1 5の場合は、電流を流しつづけなければ画素1 6の点灯状態を維持できないからである。

したがって、E L表示パネルでは電流を流し続けるためにトランジスタ1 1 aをオンさせ続けなければならない。まず、走査線、データ線が両方ともオンになると、スイッチング用トランジスタ1 1 bを通してキャパシタ1 9に電荷が蓄積される。このキャパシタ1 9が駆動用トランジスタ1 1 aのゲートに電圧を加え続けるため、スイッチング用トランジスタ1 1 bがオフになっても、電流供給線（V d d）から電流が流れつづけ、1 フレーム期間にわたり画素1 6をオンできる。

この構成を用いて階調を表示させる場合、駆動用トランジスタ1 1 a

のゲート電圧として階調に応じた電圧を印加する必要がある。したがって、駆動用トランジスタ 11a のオン電流のばらつきがそのまま表示に現れる。

トランジスタのオン電流は単結晶で形成されたトランジスタであれば、きわめて均一であるが、安価なガラス基板に形成することのできる形成温度が 450 度以下の低温ポリシリコン技術で形成した低温多結晶トランジスタでは、そのしきい値のばらつきが $\pm 0.2\text{ V} \sim 0.5\text{ V}$ の範囲でばらつきがある。そのため、駆動用トランジスタ 11a を流れるオン電流がこれに対応してばらつき、表示にムラが発生する。これらのムラは、しきい値電圧のばらつきのみならず、トランジスタの移動度、ゲート絶縁膜の厚みなどでも発生する。また、トランジスタ 11 の劣化によっても特性は変化する。

なお、低温ポリシリコン技術に限定されるものではなく、プロセス温度が 450 度（摂氏）以上の高温ポリシリコン技術を用いて構成してもよく、また、固相（CGS）成長させた半導体膜を用いて TFT など形成したものを持ちいてもよい。その他、有機 TFT を用いたものであっても良い。

また、アモルファスシリコン技術で形成した TFT アレイを用いてパネルを構成する。なお、本明細書では低温ポリシリコン技術で形成した TFT を主として説明する。しかし、TFT のバラツキが発生するなどの課題は他の方式でも同一である。

したがって、アナログ的に階調を表示させる方法では、均一な表示を得るために、デバイスの特性を厳密に制御する必要があり、現状の低温多結晶ポリシリコントランジスタではこのバラツキを所定範囲以内の抑えるというスペックを満足できない。この問題を解決するため、1 画素内に 4 つ以上のトランジスタをもうけて、しきい値電圧のばらつきをコ

ンデンサにより補償させて均一な電流を得る方法、定電流回路を1画素ごとに形成し電流の均一化を図る方法などが考えられる。

しかしながら、これらの方法は、プログラムされる電流がEL素子15を通じてプログラムされるため電流経路が変化した場合に電源ラインに接続されるスイッチングトランジスタに対し駆動電流を制御するトランジスタがソースフォロワとなり駆動マージンが狭くなる。したがって、駆動電圧が高くなるという課題を有する。

また、電源に接続するスイッチングトランジスタをインピーダンスの低い領域で使用する必要があり、この動作範囲がEL素子15の特性変動により影響を受けるという課題もある。その上、飽和領域における電圧電流特性に、キンク電流が発生する場合、トランジスタのしきい値電圧の変動が発生した場合、記憶された電流値が変動するという課題もある。

本発明のEL素子構造は、上記課題に対して、EL素子15に流れる電流を制御するトランジスタ11が、ソースフォロワ構成とならず、かつそのトランジスタにキンク電流があっても、キンク電流の影響を最小に抑えることが出来て記憶される電流値の変動を小さくすることが出来る構成である。

本発明のEL表示装置の画素構造は、具体的には図1に示すように単位画素が最低4つからなる複数のトランジスタ11ならびにEL素子により形成される。なお、画素電極はソース信号線と重なるように構成する。つまり、ソース信号線18上に絶縁膜あるいはアクリル材料からなる平坦化膜を形成して絶縁し、この絶縁膜上に画素電極105を形成する。このようにソース信号線18上に画素電極を重ねる構成をハイアパーチャ(HA)構造と呼ぶ。

ゲート信号線(第1の走査線)17aをアクティブ(ON電圧を印加)とすることによりEL素子15駆動用のトランジスタ(トランジスタあ

るいはスイッチング素子) 11aおよびトランジスタ(トランジスタあるいはスイッチング素子) 11cを通して、前記EL素子15に流すべき電流値をソースドライバ回路14から流す。また、トランジスタ11aのゲートとドレイン間を短絡するようにトランジスタ11bがゲート信号線17aアクティブ(ON電圧を印加)となることにより開くと共に、トランジスタ11aのゲートとソース間に接続されたコンデンサ(キャパシタ、蓄積容量、付加容量) 19に、前記電流値を流すようにトランジスタ11aのゲート電圧(あるいはドレイン電圧)を記憶する(図3(a)を参照のこと)。

なお、トランジスタ11aのソース(S)ーゲート(G)間容量(コンデンサ) 19は0.2 pF以上の容量とすることが好ましい。他の構成として、別途、コンデンサ19を形成する構成も例示される。つまり、コンデンサ電極レイヤーとゲート絶縁膜およびゲートメタルから蓄積容量を形成する構成である。トランジスタ11cのリークによる輝度低下を防止する観点、表示動作を安定化させるための観点からはこのように別途コンデンサを構成するほうが好ましい。なお、コンデンサ(蓄積容量) 19の大きさは、0.2 pF以上2 pF以下とすることがよく、中でもコンデンサ(蓄積容量) 19の大きさは、0.4 pF以上1.2 pF以下とすることがよい。

なお、コンデンサ19は隣接する画素間の非表示領域におおむね形成することが好ましい。一般的に、フルカラー有機EL 15を作成する場合、有機EL層15をメタルマスクによるマスク蒸着で形成するためマスク位置ずれによるEL層の形成位置が発生する。位置ずれが発生すると各色の有機EL層15(15R、15G、15B)が重なる危険性がある。そのため、各色の隣接する画素間の非表示領域は10 μ 以上離れなければならない。この部分は発光に寄与しない部分となる。 し

たがって、蓄積容量 19 をこの領域に形成することは開口率向上のために有効な手段となる。

なお、メタルマスクは磁性体で作製し、基板 71 の裏面から磁石でメタルマスクを磁力で吸着する。磁力により、メタルマスクは基板と隙間なく密着する。以上の製造方法に関する事項は、本発明の他の製造方法にも適用される。

次に、ゲート信号線 17a を非アクティブ（OFF 電圧を印加）、ゲート信号線 17b をアクティブとして、電流の流れる経路を前記第 1 のトランジスタ 11a 並びに EL 素子 15 に接続されたトランジスタ 11d ならびに前記 EL 素子 15 を含む経路に切り替えて、記憶した電流を前記 EL 素子 15 に流すように動作する（図 3（b）を参照のこと）。

この回路は 1 画素内に 4 つのトランジスタ 11 を有しており、トランジスタ 11a のゲートはトランジスタ 11b のソースに接続されている。また、トランジスタ 11b およびトランジスタ 11c のゲートはゲート信号線 17a に接続されている。トランジスタ 11b のドレインはトランジスタ 11c のソースならびにトランジスタ 11d のソースに接続され、トランジスタ 11c のドレインはソース信号線 18 に接続されている。トランジスタ 11d のゲートはゲート信号線 17b に接続され、トランジスタ 11d のドレインは EL 素子 15 のアノード電極に接続されている。

なお、図 1 ではすべてのトランジスタは P チャンネルで構成している。P チャンネルは多少 N チャンネルのトランジスタに比較してモビリティが低い、耐圧が大きくまた劣化も発生しにくいので好ましい。しかし、本発明は EL 素子構成を P チャンネルで構成することのみに限定するものではない。N チャンネルのみで構成してもよい。また、N チャンネルと P チャンネルの両方を用いて構成してもよい。

なお、図 1 においてトランジスタ 11 c、11 b は同一の極性で構成し、かつ N チャンネルで構成し、トランジスタ 11 a、11 d は P チャンネルで構成することが好ましい。一般的に P チャンネルトランジスタは N チャンネルトランジスタに比較して、信頼性が高い、ギンク電流が少ないなどの特長があり、電流を制御することによって目的とする発光強度を得る EL 素子 15 に対しては、トランジスタ 11 a を P チャンネルにする効果大きい。最適には画素を構成する TFT 11 をすべて P チャンネルで形成し、内蔵ゲートドライバ 12 も P チャンネルで形成することが好ましい。このようにアレイを P チャンネルのみの TFT で形成することにより、マスク枚数が 5 枚となり、低コスト化、高歩留まりかを実現できる。

以下、さらに本発明の理解を容易にするために、本発明の EL 素子構成について図 3 を用いて説明する。本発明の EL 素子構成は 2 つのタイミングにより制御される。第 1 のタイミングは必要な電流値を記憶させるタイミングである。このタイミングでトランジスタ 11 b ならびにトランジスタ 11 c が ON することにより、等価回路として図 3 (a) となる。ここで、信号線より所定の電流 I_w が書き込まれる。これによりトランジスタ 11 a はゲートとドレインが接続された状態となり、このトランジスタ 11 a とトランジスタ 11 c を通じて電流 I_w が流れる。従って、トランジスタ 11 a のゲートーソースの電圧は I_1 が流れるような電圧 V_1 となる。

第 2 のタイミングはトランジスタ 11 a とトランジスタ 11 c が閉じ、トランジスタ 11 d が開くタイミングであり、そのときの等価回路は図 3 (b) となる。トランジスタ 11 a のソースーゲート間の電圧は保持されたままとなる。この場合、トランジスタ 11 a は常に飽和領域で動作するため、 I_w の電流は一定となる。

このように動作させると、図 5 に図示するようになる。つまり、図 5 (a) の 5 1 a は表示画面 5 0 における、ある時刻での電流プログラムされている画素 (行) (書き込み画素行) を示している。この画素 (行) 5 1 a は、図 5 (b) に図示するように非点灯 (非表示画素 (行)) とする。他の、画素 (行) は表示画素 (行) 5 3 とする (非画素 5 3 の E L 素子 1 5 には電流が流れ、E L 素子 1 5 が発光している)。

図 1 の画素構成の場合、図 3 (a) に示すように、電流プログラム時は、プログラム電流 I_w がソース信号線 1 8 に流れる。この電流 I_w がトランジスタ 1 1 a を流れ、 I_w を流す電流が保持されるように、コンデンサ 1 9 に電圧設定 (プログラム) される。このとき、トランジスタ 1 1 d はオープン状態 (オフ状態) である。

次に、E L 素子 1 5 に電流を流す期間は図 3 (b) のように、トランジスタ 1 1 c、1 1 b がオフし、トランジスタ 1 1 d が動作する。つまり、ゲート信号線 1 7 a にオフ電圧 (V_{gh}) が印加され、トランジスタ 1 1 b、1 1 c がオフする。一方、ゲート信号線 1 7 b にオン電圧 (V_{gl}) が印加され、トランジスタ 1 1 d がオンする。

このタイミングチャートを図 4 に図示する。なお、図 4 などにおいて、括弧内の添え字 (たとえば、(1) など) は画素行の番号を示している。つまり、ゲート信号線 1 7 a (1) とは、画素行 (1) のゲート信号線 1 7 a を示している。また、図 4 の上段の *H とは、水平走査期間を示している。つまり、1 H とは第 1 番目の水平走査期間である。なお、以上の事項は、説明を容易にするためであって、限定 (1 H の番号、1 H 周期、画素行番号の順番など) するものではない。

図 4 でわかるように、各選択された画素行 (選択期間は、1 H としている) において、ゲート信号線 1 7 a にオン電圧が印加されている時には、ゲート信号線 1 7 b にはオフ電圧が印加されている。また、この期

間は、E L素子15には電流が流れていない（非点灯状態）。選択されていない画素行において、ゲート信号線17aにオフ電圧が印加され、ゲート信号線17bにはオン電圧が印加されている。また、この期間は、E L素子15に電流が流れている（点灯状態）。

なお、トランジスタ11bのゲートとトランジスタ11cのゲートは同一のゲート信号線17aに接続している。しかし、トランジスタ11bのゲートとトランジスタ11cのゲートとを異なるゲート信号線17に接続してもよい。1画素のゲート信号線は3本となる（図1の構成は2本である）。トランジスタ11bのゲートのON/OFFタイミングとトランジスタ11cのゲートのON/OFFタイミングを個別に制御することにより、トランジスタ11aのばらつきによるE L素子15の電流値バラツキをさらに低減することができる。

ゲート信号線17aとゲート信号線17bとを共通にし、トランジスタ11cと11dが異なった導電型（NチャンネルとPチャンネル）とすると、駆動回路の簡略化、ならびに画素の開口率を向上させることが出来る。

このように構成すれば本発明の動作タイミングとしては信号線からの書きこみ経路がオフになる。すなわち所定の電流が記憶される際に、電流の流れる経路に分岐があると正確な電流値がトランジスタ11aのソース（S）－ゲート（G）間容量（コンデンサ）に記憶されない。トランジスタ11cとトランジスタ11dを異なった導電形にすることにより、お互いの閾値を制御することによって走査線の切り替わりのタイミングで必ずトランジスタ11cがオフしたのちに、トランジスタ11dがオンすることが可能になる。

本特許の発明の目的は、トランジスタ特性のばらつきが表示に影響を与えない回路構成を提案するものであり、そのために4トランジスタ以

上が必要である。これらのトランジスタ特性により、回路定数を決定する場合、4つのトランジスタの特性がそろわなければ、適切な回路定数を求めることが困難である。レーザー照射の長軸方向に対して、チャンネル方向が水平の場合と垂直の場合では、トランジスタ特性の閾値と移動度が異なって形成される。なお、どちらの場合もばらつきの程度は同じである。水平方向と、垂直方向では移動度、閾値のあたりの平均値が異なる。したがって、画素を構成するすべてのトランジスタのチャンネル方向は同一であるほうが望ましい。

図27においてEL素子15に流す電流を設定する時、トランジスタ271aに流す信号電流を I_w 、その結果トランジスタ271aに生ずるゲートソース間電圧を V_{gs} とする。書き込み時はトランジスタ11cによってトランジスタ271aのゲート・ドレイン間が短絡されているので、トランジスタ271aは飽和領域で動作する。よって、 I_w は、以下の式で与えられる。

(数1)

$$I_w = \mu_1 \cdot C_{ox1} \cdot \{W_1 / (2 \cdot L_1)\} \cdot (V_{gs} - V_{th1})^2$$

ここで、 C_{ox} は単位面積当たりのゲート容量であり、 $C_{ox} = \epsilon_0 \cdot \epsilon_r / d$ で与えられる。 V_{th} はトランジスタの閾値、 μ はキャリアの移動度、 W はチャンネル幅、 L はチャンネル長、 ϵ_0 は真空の移動度、 ϵ_r はゲート絶縁膜の比誘電率を示し、 d はゲート絶縁膜の厚みである。EL素子15に流れる電流を I_{dd} とすると、 I_{dd} は、EL素子15と直列に接続されるトランジスタ271bによって電流レベルが制御される。本発明では、そのゲートソース間電圧が(数1)の V_{gs} に一致するので、トランジスタ1bが飽和領域で動作すると仮定すれば、以下の式が成り立つ。

(数 2)

$$I_{drv} = \mu_2 \cdot C_{ox2} \cdot \{W_2 / (2 \cdot L_2)\} \cdot (V_{gs} - V_{th2})^2$$

絶縁ゲート電界効果型の薄膜トランジスタ（トランジスタ）が飽和領域で動作するための条件は、 V_{ds} をドレイン・ソース間電圧として、一般に以下の式で与えられる。

(数 3)

$$|V_{ds}| > |V_{gs} - V_{th}|$$

ここで、トランジスタ 271a とトランジスタ 271b は、小さな画素内部に近接して形成されるため、大略 $\mu_1 = \mu_2$ 及び $C_{ox1} = C_{ox2}$ であり、特に工夫を凝らさない限り、 $V_{th1} = V_{th2}$ と考えられる。すると、このとき（数 1）及び（数 2）から容易に以下の式が導かれる。

（数 4）

$$I_{drv} / I_w = (W_2 / L_2) / (W_1 / L_1)$$

ここで注意すべき点は、（数 1）及び（数 2）において、 μ 、 C_{ox} 、 V_{th} の値自体は、画素毎、製品毎、あるいは製造ロット毎にばらつくのが普通であるが、（数 4）はこれらのパラメータを含まないので、 I_{drv} / I_w の値はこれらのばらつきに依存しないということである。

仮に $W_1 = W_2$ 、 $L_1 = L_2$ と設計すれば、 $I_{drv} / I_w = 1$ 、すなわち I_w と I_{drv} が同一の値となる。すなわちトランジスタの特性ばらつきによらず、EL 素子 15 に流れる駆動電流 I_{dd} は、正確に信号電流 I_w と同一になるので、結果として EL 素子 15 の発光輝度を正確に制御できる。

以上の様に、駆動用トランジスタ 271a の V_{th1} と駆動用トランジスタ 271b の V_{th2} は基本的に同一である為、両トランジスタお

互いにの共通電位にあるゲートに対してカットオフレベルの信号電圧が印加されると、トランジスタ 271 a 及びトランジスタ 271 b 共に非導通状態になるはずである。ところが、実際には画素内でもパラメータのばらつきなどの要因により、 V_{th1} よりも V_{th2} が低くなってしまうことがある。この時には、駆動用トランジスタ 271 b にサブスレッショルドレベルのリーク電流が流れる為、EL 素子 15 は微発光を呈する。この微発光により画面のコントラストが低下し表示特性が損なわれる。

本発明では特に、駆動用トランジスタ 271 b の閾電圧 V_{th2} が画素内で対応する駆動用トランジスタ 271 a の閾電圧 V_{th1} より低くならない様に設定している。例えば、トランジスタ 271 b のゲート長 L_2 をトランジスタ 271 a のゲート長 L_1 よりも長くして、これらの薄膜トランジスタのプロセスパラメータが変動しても、 V_{th2} が V_{th1} よりも低くならない様にする。これにより、微少な電流リークを抑制することが可能である。以上の事項は図 1 のトランジスタ 271 a とトランジスタ 11 c の関係にも適用される。

図 27 に示すように、信号電流が流れる駆動用トランジスタ 271 a、EL 素子 15 等からなる発光素子に流れる駆動電流を制御する駆動用トランジスタ 271 b の他、ゲート信号線 17 a 1 の制御によって画素回路とデータ線 $data$ とを接続もしくは遮断する取込用トランジスタ 11 b、ゲート信号線 17 a 2 の制御によって書き込み期間中にトランジスタ 271 a のゲート・ドレインを短絡するスイッチ用トランジスタ 11 c、トランジスタ 271 a のゲート・ソース間電圧を書き込み終了後も保持するための容量 C_{19} および発光素子としての EL 素子 15 などから構成される。

図 27 でトランジスタ 11 b、11 c は N チャンネル MOS (NMO

S)、その他のトランジスタはPチャンネルMOS (PMOS) で構成しているが、これは一例であって、必ずしもこの通りである必要はない。容量Cは、その一方の端子をトランジスタ271aのゲートに接続され、他方の端子はV_{dd} (電源電位) に接続されているが、V_{dd}に限らず任意の一定電位でも良い。EL素子15のカソード (陰極) は接地電位に接続されている。したがって、以上の事項は図1などにも適用されることは言うまでもない。

なお、図1などのV_{dd}電圧はトランジスタ271bのオフ電圧 (トランジスタがPチャンネル時) よりも低くすることが好ましい。具体的には、V_{gh} (ゲートのオフ電圧) は少なくともV_{dd} - 0.5 (V) よりも高くするべきである。これよりも低いとトランジスタのオフリークが発生し、レーザーアニールのショットムラが目立つようになる。また、V_{dd} + 4 (V) よりも低くすべきである。あまりにも高いと逆にオフリーク量が増加する。

したがって、ゲートのオフ電圧 (図1ではV_{gh}、つまり、電源電圧に近い電圧側) は、電源電圧 (図1ではV_{dd}) は、よりも-0.5 (V) 以上+4 (V) 以下とすべきである。さらに好ましくは、電源電圧 (図1ではV_{dd}) は、よりも0 (V) 以上+2 (V) 以下とすべきである。つまり、ゲート信号線に印加するトランジスタのオフ電圧は、十分オフになるようにする。トランジスタがNチャンネルの場合は、V_{g1}がオフ電圧となる。したがって、V_{g1}はGND電圧に対して-4 (V) 以上0.5 (V) 以下の範囲となるようにする。さらに好ましくは-2 (V) 以上0 (V) 以下の範囲とすることが好ましい。

以上の事項は、図1の電流プログラムの画素構成について述べたが、これに限定するものではなく、電圧プログラムの画素構成にも適用できることは言うまでもない。なお、電圧プログラムのV_tオフセットキャ

ンセルは、R、G、Bごとに個別に補償することが好ましい。

駆動用トランジスタ271bは、コンデンサ19に保持された電圧レベルをゲートに受け入れそれに応じた電流レベルを有する駆動電流はチャンネルを介してEL素子15に流す。トランジスタトランジスタ271aのゲートとトランジスタトランジスタ271bのゲートとが直接に接続されてカレントミラー回路を構成し、信号電流 I_w の電流レベルと駆動電流の電流レベルとが比例関係となる様にしている。

トランジスタ271bは飽和領域で動作し、そのゲートに印加された電圧レベルと閾電圧との差に応じた駆動電流をEL素子15に流す。

トランジスタ271bは、その閾電圧が画素内で対応するランジスタ271aの閾電圧より低くならない様に設定されている。具体的には、トランジスタ271bは、そのゲート長がトランジスタ271aのゲート長より短くならない様に設定されている。あるいは、トランジスタ271bは、そのゲート絶縁膜が画素内で対応するトランジスタ271aのゲート絶縁膜より薄くならないように設定しても良い。

あるいは、トランジスタ271bは、そのチャンネルに注入される不純物濃度を調整して、閾電圧が画素内で対応するトランジスタ271aの閾電圧より低くならない様に設定してもよい。仮に、トランジスタ271aとトランジスタ271bの閾電圧が同一となる様に設定した場合、共通接続されたトランジスタのゲートにカットオフレベルの信号電圧が印加されると、トランジスタ271a及びトランジスタ271bは両方共オフ状態になるはずである。ところが、実際には画素内にも僅かながらプロセスパラメータのばらつきがあり、トランジスタ271aの閾電圧よりトランジスタ271bの閾電圧が低くなる場合がある。

この時には、カットオフレベル以下の信号電圧でもサブスレッショルドレベルの微弱電流が駆動用トランジスタ271bに流れる為、EL素

子15は微発光し画面のコントラスト低下が現れる。そこで、トランジスタ271bのゲート長をトランジスタ271aのゲート長よりも長くしている。これにより、トランジスタ11のプロセスパラメータが画素内で変動しても、トランジスタ271bの閾電圧がトランジスタ271aの閾電圧よりも低くならない様にする。

ゲート長Lが比較的短い短チャネル効果領域Aでは、ゲート長Lの増加に伴い V_{th} が上昇する。一方、ゲート長Lが比較的大きな抑制領域Bではゲート長Lに関わらず V_{th} はほぼ一定である。この特性を利用して、トランジスタ271bのゲート長をトランジスタ271aのゲート長よりも長くしている。例えば、トランジスタ271aのゲート長が $7\mu m$ の場合、トランジスタ271bのゲート長を $10\mu m$ 程度にする。

トランジスタ271aのゲート長が短チャネル効果領域Aに属する一方、トランジスタ271bのゲート長が抑制領域Bに属する様にしても良い。これにより、トランジスタ271bにおける短チャネル効果を抑制することができるとともに、プロセスパラメータの変動による閾電圧低減を抑制可能である。以上により、トランジスタ271bに流れるサブスレッショルドレベルのリーク電流を抑制してEL素子15の微発光を抑え、コントラスト改善に寄与可能である。

このようにして作製した図1、図2、図27などで説明したEL表示素子15に直流電圧を印加し、 $10mA/cm^2$ の一定電流密度で連続駆動させた。EL構造体は、 $7.0V$ 、 $200cd/cm^2$ の緑色（発光極大波長 $\lambda_{max} = 460nm$ ）の発光が確認できた。青色発光部は、輝度 $100cd/cm^2$ で、色座標が $x=0.129$ 、 $y=0.105$ 、緑色発光部は、輝度 $200cd/cm^2$ で、色座標が $x=0.340$ 、 $y=0.625$ 、赤色発光部は、輝度 $100cd/cm^2$ で、色座標が $x=0.649$ 、 $y=0.338$ の発光色が得られた。

フルカラー有機EL表示パネルでは、開口率の向上が重要な開発課題になる。開口率を高めると光の利用効率が上がり、高輝度化や長寿命化につながるためである。開口率を高めるためには、有機EL層からの光を遮るトランジスタの面積を小さくすればよい。低温多結晶Siートランジスタはアモルファスシリコンに比較して10～100倍の性能を持ち、電流の供給能力が高いため、トランジスタの大きさを非常に小さくできる。したがって、有機EL表示パネルでは、画素トランジスタ、周辺駆動回路を低温ポリシリコン技術、高温ポリシリコン技術で作製することが好ましい。もちろん、アモルファスシリコン技術で形成してもよいが画素開口率はかなり小さくなってしまう。

ゲートドライバ回路12あるいはソースドライバ回路14などの駆動回路をガラス基板71上に形成することにより、電流駆動の有機EL表示パネルで特に問題になる抵抗を下げるができる。TCPの接続抵抗がなくなるうえに、TCP接続の場合に比べて電極からの引き出し線が2～3mm短くなり配線抵抗が小さくなる。さらに、TCP接続のための工程がなくなる、材料コストが下がるという利点があるとする。

次に、本発明のEL表示パネルあるいはEL表示装置について説明をする。図6はEL表示装置の回路を中心とした説明図である。画素16がマトリクス状に配置または形成されている。各画素16には各画素の電流プログラムを行う電流を出力するソースドライバ回路14が接続されている。ソースドライバ回路14の出力段は映像信号のビット数に対応したカレントミラー回路が形成されている（後に説明する）。たとえば、64階調であれば、63個のカレントミラー回路が各ソース信号線に形成され、これらのカレントミラー回路の個数を選択することにより所望の電流をソース信号線18に印加できるように構成されている。

なお、1つのカレントミラー回路の1つの単位トランジスタの最小出

力電流は10 nA以上50 nA以下にしている。特にカレントミラー回路の最小出力電流は15 nA以上35 nA以下にすることがよい。ソースドライバIC14内のカレントミラー回路を構成するトランジスタの精度を確保するためである。

また、ソース信号線18の電荷を強制的に放出または充電するプリチャージあるいはディスチャージ回路を内蔵する。ソース信号線18の電荷を強制的に放出または充電するプリチャージあるいはディスチャージ回路の電圧（電流）出力値は、R、G、Bで独立に設定できるように構成することが好ましい。EL素子15の閾値がRGBでことなるからである。

以上に説明した画素構成、アレイ構成、パネル構成などは、以下に説明する構成、方法、装置に適用されることは言うまでもない。また、以下に説明する構成、方法、装置は、すでに説明した画素構成、アレイ構成、パネル構成などが適用されることは言うまでもない。

ゲートドライバ12はゲート信号線17a用のシフトレジスタ回路61aと、ゲート信号線17b用のシフトレジスタ回路61bとを内蔵する。各シフトレジスタ回路61は正相と負相のクロック信号（CLK_{xP}、CLK_{xN}）、スタートパルス（ST_x）で制御される。その他、ゲート信号線の出力、非出力を制御するイネーブル（ENABL）信号、シフト方向を上下逆転するアップダウン（UPDWM）信号を付加することが好ましい。他に、スタートパルスがシフトレジスタにシフトされ、そして出力されていることを確認する出力端子などを設けることが好ましい。

なお、シフトレジスタのシフトタイミングはコントロールIC81からの制御信号で制御される。また、外部データのレベルシフトを行うレベルシフト回路を内蔵する。また、検査回路を内蔵する。

図 8 は本発明の表示装置の信号、電圧の供給の構成図あるいは表示装置の構成図である。コンとロール I C 8 1 からソースドライバ回路 1 4 a に供給する信号（電源配線、データ配線など）はフレキシブル基板 8 4 を介して供給する。

図 8 ではゲートドライバ 1 2 の制御信号はコントロール I C で発生させ、ソースドライバ 1 4 でいったん、レベルシフトを行った後、ゲートドライバ 1 2 に印加している。ソースドライバ 1 4 の駆動電圧は 4 ~ 8 (V) であるから、コントロール I C 8 1 から出力された 3. 3 (V) 振幅の制御信号を、ゲートドライバ 1 2 が受け取れる 5 (V) 振幅に変換することができる。

以下、本発明の駆動方法について説明する。本発明は有機 E L パネルの駆動に特化した輝度調整駆動である。有機 E L 素子は蓄積容量 1 9 に蓄積された電荷と V d d に応じて駆動トランジスタ 1 1 a が流す電流量に比例して発光する。そのため、図 1 2 に示すようにパネルに流れる総電流とパネルの明るさの関係はリニアになる。有機 E L 素子に電流を流すための電圧 V d d は図 2 4 に示すようにバッテリー 2 4 1 によって供給される。

このバッテリー 2 4 1 には容量の制限があり、特に小型モジュールに使用する場合流すことの出来る電流量は少なくなる。仮に、図 2 5 に示すようにバッテリー 2 4 1 が有機 E L パネルの消費する電力の 5 0 % までしか流すことができないとする。ここで 2 5 1 に示すような直線で有機 E L が発する明るさ（全面白表示を 1 0 0 % とする）と電力の関係を決めると明るさの高い領域ではバッテリーの流せる最大の電流量を超えてしまうため、バッテリーを破壊してしまう恐れがある。

反対に 2 5 2 に示すように有機 E L パネルの最大発光時に流れる電流量と、バッテリー 2 4 1 が流すことが出来る最大電流量を同じ値にして

明るさと電力の関係を決めると低輝度部において電流を流すことが出来なくなる。一般に映像データは全面白表示状態を100%とすると、30%辺りが多いと言われている。252に示すような明るさと電流量の関係にすると、映像データの多い領域で電流を流すことが出来なくなり、見栄えのしない画像になってしまう。

そこで本発明では図26に示すように特定の入力データを設定し、そのデータに応じて、有機ELパネルに流れる電流量を調整する駆動を提案する。バッテリーの限界値を超える可能性がある領域では電流値を抑制し、電流があまり流れない領域では電流量を増やす駆動方法である。この駆動方法を実現すると有機ELパネルの明るさと電流量の関係は282のようになり、バッテリーの容量制限があっても映像データの多い領域で電流を流すことが可能となり、見栄えの良い画像を作ることができる。本発明の内容は2種類の駆動方法を組み合わせたもので、以下その駆動方法と適用される回路構成を説明する。第1の駆動方法は、従来の一般的な駆動方法と同様に外部からの入力映像データと自己発光素子を用いた表示装置の画面の輝度、もしくは自己発光素子のアノード電極とカソード電極の間に流れる電流量の関係が1:1に対応、すなわち1つの入力映像データに対して取り得る電流量の値は1つであり予め定められた値であり、外部からの入力映像信号に応じた第1の輝度で各表示画素を発光させる。またそれらは比例の関係にあり、理想的には線形的に比例する。本発明では特に低階調側（黒表示側）の駆動に適用した場合を説明する。

一方第2の駆動方法は、外部からの入力映像データと自己発光素子を用いた表示装置の画面の輝度、もしくは自己発光素子のアノード電極とカソード電極の間に流れる電流量の関係を1対1に対応させるのではなく、周辺の入力映像データの分布状況を考慮した電流量を決定、すなわち可

変値の中から定められたある値に決定される。従って先程の第 1 の駆動と異なり、線形的な比例関係になるとは限らず、非線形な関係になることが多い。このとき外部からの入力映像信号に応じた第 1 の輝度を所定の割合で抑制した第 2 の輝度で各表示画素を発光させる。従って先程の第 1 の駆動と異なり、線形的な比例関係になるとは限らず、非線形な関係になることが多い。

第 2 の駆動方法では電流量の値は、まず外部から入力される映像データに対して第 1 の駆動方法を施したと仮定したときの電流量を 1 としたときに、ある所定の定数（1 以下の数）を乗して抑制された電流量として得ることができる。定数の値については周辺の入力映像データの分布状況により都度決定される。また、前に述べたように映像データが多い領域では電流を多く流したいため、抑制処理を行わない場合の最大入力データに対する電力、もしくは電流量を 1 とすると、第 2 の駆動を適用する領域において、電力値 x が $0.2 \leq x \leq 0.6$ になるように電力、もしくは電流量を調整することを特徴とする駆動方法である。

尚、第 2 の駆動を行う回路にスイッチング手段を設け、第 2 の駆動手段の入切を制御することで、

第 2 の駆動手段を入れた場合は本発明の駆動方法を行い、また第 2 の駆動手段を切った場合には従来の駆動方法と互換性を持たせることができる。

電流値を調整する方法として二つの方法を提案する。一つはソース信号線 18 に流す電流量を減らし、有機 EL 素子に流れる電流量自体を調整する方法である。しかし、この方法は電流量を抑制する際にはソース信号線 18 に流れる電流量を少なくしなくてはならない。前に示したように有機 EL 素子は蓄積容量 19 に蓄積された電荷に応じて発光する。入力されたデータを正しく発光させるためには蓄積容量 19 に正しい電

流値を流せるような電荷を蓄積する必要がある。

しかし、実際ソース信号線 18 には浮遊容量 451 が存在する。V2 から V1 までソース信号線電圧を変化させるにはこの浮遊容量の電荷を引き抜く必要がある。この引き抜きにかかる時間 ΔT は、 ΔQ (浮遊容量の電荷) = I (ソース信号線に流れる電流) $\times \Delta T = C$ (浮遊容量値) $\times \Delta V$ となる。このため、電流値 I を減少させると蓄積容量 19 に正しい電荷を蓄積させることが出来なくなる。また、電流値を減少させると、階調表現が困難になる。階調を 1024 階調で表現させようと考えたと黒を表示させるための電流値と白を表現させる電流値の差を 1024 等分する必要がある。そのため、白を表現させる電流値をへらすと 1 階調あたりの電流変化量が小さくなり、階調表現をするための精度が高くなり、実現が難しくなる。

まず、映像を判断するための表示データについて説明をする。表示データは、画像データあるいはパネルの消費電流 (アノード電極とカソード電極の間に流れる電流) から導出する。本発明中では表示データを % で示している。100% は表示データの最大値、つまり全ての画素が最高階調で発光する状態であり、0% は全ての画素が最低階調で発光する状態である。

1 画面の画像データが全体的に大きいときは画像データの総和は大きくなる。たとえば、白ラスタは 64 階調表示の場合は画像データとしては 63 であるから、画面 50 の画素数 \times 63 が画像データの総和である。1/100 の白ウインドウ表示で、白表示部が最大輝度の白表示では、画面 50 の画素数 \times (1/100) \times 63 が画像データの総和である (データ和の最大値である)。

本発明では画像データの総和あるいは画面の消費電流量を予測できる値を求め、この総和あるいは値により、自己発光素子のアノード電極と

カソード電極の間に流れる電流量を抑制する駆動を行う。

なお、画像データの総和を求めるとしたが、これに限定するものではない。たとえば、画像データの1フレームの平均レベルを求めてこれを用いてもよい。アナログ信号であれば、アナログ画像信号をコンデンサによりフィルタリングすることにより平均レベルを得ることができる。アナログの映像信号に対しフィルタを介して直流レベルを抽出し、この直流レベルをAD変換して画像データの総和としてもよい。この場合は、画像データはAPLレベルとも言うことができる。

本発明中には表示データを入力データと書いている場合があるが、これは同義語である。

また、画面を構成する画像のすべてのデータを加算する必要はなく、画面の $1/W$ (W は1より大きい値)をピックアップして抽出し、ピックアップしたデータの総和を求めてもよい。

データ \sum /最大値は表示データ(入力データ)の比率と同義である。データ \sum /最大値が1であれば、入力データが100%である(基本的に最大の白ラスタ表示)。データ \sum /最大値が0であれば、入力データが0%である(基本的に完全黒ラスタ表示である)。

データ \sum /最大値は、映像データの和から求める。入力映像信号がY、U、Vの場合は、Y(輝度)信号から求めても良い。しかし、ELパネルの場合は、R、G、Bで発光効率が異なるため、Y信号から求めた値が消費電力にならない。したがって、Y、U、V信号の場合も、一度R、G、B信号に変換し、R、G、Bに応じて電流に換算する係数をかけて、消費電流(消費電力)を求めることが好ましい。しかし、簡易的にY信号から消費電流を求めることは回路処理が容易になることも考慮してもよい。

表示データの比率を精度良く求めるためには演算を行うと良い。演算

とは加算、減算、乗算、除算をふくむものである。

また、有機ELパネルに流れる電流値を外部回路により測定し、フィードバックすることにより判断する方法も可能である。同様に有機ELパネル内にサーミスタもしくは熱電対などの温度センサーやフォトセンサーを内蔵することにより得られるデータを利用することも可能である。

表示データは、パネルに流れる電流、つまり自己発光素子のアノード電極とカソード電極の間に流れる電流量で換算されているものであるとする。なぜなら、EL表示パネルではBの発光効率が悪いので、海の表示などが表示されると、消費電力が一気に増加するからである。したがって、最大値は、電源容量の最大値である。また、データ和とは単純な映像データの加算値ではなく、映像データを消費電流に換算したものであるとしている。したがって、点灯率も最大電流に対する各画像の使用電流から求められたものである。

二つ目はソース信号線に流す電流値 I はそのままに1画面に点灯している水平走査線数（点灯率）を変えることで明るさを制御する。有機ELパネルはトランジスタ11dのON時間を制御することで水平走査線の1フレーム内の点灯時間を制御することができる。図14に示すようにゲートドライバー12を制御して1フレーム内の $1/N$ 期間しか点灯させないような駆動をすると、明るさは全ての水平走査線が常に点灯している場合の明るさに対して $1/N$ になる。この方法により明るさを調整することが可能である。この方法では発光している期間で明るさを制御するため、発光量を制御しても階調表現を実現するためのソース信号線に流れる電流値に求められる精度は変わらないので階調表現を容易に実現できる。そのため、本発明では点灯率を制御することにより有機ELパネルに流れる電流量を抑制する駆動方法を提案する。

点灯率と入力データの関係は比例関係だけとは限らない。図29に示

すように曲線や、折れ線にすることも可能である。291のように一定期間点灯率の高い状況を持続し、その後データに応じて点灯率を低くして行く形は一般的に映像データの明るさが30%（全面白表示が100%）のあたりが多い点を考えると有効であると言える。仮にバッテリー241の容量が有機ELパネルに流すことが出来る最大電流量の50%まで流すことが可能だとすると、入力データが最大の50%の領域まで点灯率を最大にしてもバッテリーを破壊することはない。

また、明るさを制御するのに必ずしもトランジスタ11dを完全にOFFする必要はない。トランジスタ11dに少量の電流が流れ、有機EL素子15が微発光している状態でも明るさを抑制することは可能である。

また、非発光、もしくは微発光期間は有機EL素子15を非発光、または微発光にするものであってトランジスタ11dのONとOFFで生成するのにかぎるものではない。例えば、図132、もしくは図133に示すようにトランジスタ11dが無い構成でもアノード電圧、もしくはカソード電圧を上下させることにより非発光、もしくは微発光期間を生成することが可能である。

また、有機EL素子15に印加される電流を制御することが本発明であるので、図76に示すような回路構成でも761gを制御するのと同じことである。

また、明るさを制御するための非発光部は水平走査線、つまり画素行方向に限るものではない。ソースドライバー14を制御して、画素列方向に非発光、もしくは微発光の期間を作り出すことで明るさの制御を行うことが可能である。

微発光、もしくは非発光の期間をつくることにより、表示映像の中に画素列方向、もしくは画素行方向に微発光、もしくは非発光の表示がで

きる。この微発光、もしくは非発光の表示を表示映像の中に入れることを黒挿入と呼ぶ。

また、入力データは最小と最大の間を2の n 乗で刻むことが望ましい。例えば、全面黒点灯を0とすると、全面白点灯は256（2の8乗）とするとやったやり方である。点灯率の変化を演算する際に変化量を求めるには最大点灯率と最小点灯率を入力データで割る必要がある。半導体設計において除算回路を組み込むことは回路構成において非常に大きい負荷である。その際に全面白表示時を2の n 乗としておくと傾きは最大点灯率と最小点灯率の差を2進数にして8ビット分シフトするだけで求められるので半導体設計の観点から考えると除算回路を組み込む必要が無くなり、回路設計が非常に容易になる。291のような、一定期間最大点灯率を保った後、点灯率を徐々に下げて行くような波形を実現する際も、図30に示すように入力データの最小から2の n 乗までの間点灯率が最大になるような波形では、()のような直線型のグラフにおいて傾きを x とすると2の n 乗から2の $(n+1)$ 乗までの期間だけ傾きを $2x$ とすることで直線型のグラフと交わる。この構造を用いることにより、直線型の傾きを求めるだけで、折れ線型のグラフにした際も傾きを求めなおす必要が無くなり、回路規模を大きくせずに様々な折れ線型のグラフを作成することが可能になる。これは回路設計において回路規模を小さく構成するというメリットがある。

続いて図55にて本駆動を実現するための回路構成について説明する。まず最初に映像ソースより、RGBの色データが551に入力される。同じデータはγ処理などの画像処理を経てソースドライバー14に入力される。図ではRGBの色データを書いているが、RGBに限るものではない。YUVの信号であることも考えられるし、前述のサーミスタやフォトセンサーから得られる温度データや輝度データでも良い。551

でデータを拡張した後、データを収集するモジュール 5 5 2 にデータを入力する。5 5 1 のデータの拡張に関しては後述で説明する。5 5 2 でははじめにデータが加算器 5 5 2 a に入力される。ただし、常にデータが来ているわけではなく場合によっては画像データ以外の不定なデータが来ている可能性もある。そのため、加算器 5 5 2 a はデータが来ているかどうかのイネーブル信号 (D E) と、クロック (C L K) により加算するかどうかを決定する。ただし、あらかじめ画像データ以外が入力しないような回路構成を行っている場合はイネーブル信号は必要がない。加算したデータはレジスタ 5 5 2 b に格納される。そして 5 5 2 c にて垂直同期信号 (V D) でラッチしてレジスタのデータ (2 進数) の上位 8 b i t を出力する。レジスタのサイズは規定しない。レジスタのサイズを大きくすれば大きくするほど回路規模は大きくなるが加算データの精度が高まる。また、出力されるデータは 8 b i t に固定するものではない。点灯率の制御をより細かい範囲で行いたい場合、出力するデータを 9 b i t 以上にすればよいし、精度が必要としない場合 7 b i t 以下でもかまわない。出力された値の最大値がすなわち入力されたデータの刻みとなる。出力した 8 b i t の最大値が 1 0 0 の場合、入力データは 1 0 0 分割で判断されることになる。前述の様に回路規模を小さくする為にも入力データは 2 の n 乗で刻むことが望ましい。そこで 5 5 1 では 1 F 間に得られるデータを 2 5 5 等分しやすくするために、データの拡張を行う。仮にそのままデータを 5 5 2 に入力した場合、出力された値が最大 1 0 0 になるとすると 5 5 1 で入力データ自体を 2 . 5 5 倍して入力することにより出力された値の最大を 2 5 5 (0 を含めると 2 5 6 (2 の 8 乗) 通り) にすることができる。

次に出力された 8 b i t の値は点灯率を演算するモジュール 5 5 5 に入力される。5 5 5 で入力された値は点灯率制御値 5 5 6 として演算さ

れ、出力される。

点灯率制御値 556 はゲート制御ブロック 553 に入力される。ゲート制御ブロック 553 は VD に同期して初期化され、水平同期信号 (HD) によってカウントアップするカウンタ 554 を有している。

図 56 にて点灯率制御値 556 が 15 のときのゲート制御ブロック 553 のタイムチャートを示す。カウンタ 554 が 0 のとき ST1 が HI (スイッチングトランジスタ 11b, 11c を ON にする) になる。ST1 はゲート信号線 17a を制御するためのスタートパルスであり、17a により、スイッチングトランジスタ 11b, 11c が ON/OFF する。また、カウンタ 554 が 1 のとき ST1 が LOW になり、ST2 が HI になる。ST2 はゲート信号線 17d を制御するためのスタートパルスであり、17b によりスイッチングトランジスタ 11d が ON/OFF する。すなわち、ST2 の HI 期間の長さが直接、有機 EL 素子 15 の発光時間に関わることになる。そこで点灯率制御信号の値とカウンタ 554 が同値のとき、ST2 が LOW になると点灯率制御信号の値により、有機 EL 素子 15 の発光量を調整することが可能となる。仮に点灯率制御値 556 が 255 のときと 1 のときでは点灯率が $1/255$ になるため、発光量が $1/255$ になる。これにより明るさの制御が可能となる。ST1, 2 を HI にするカウンタ値は 0、1 に固定されるものではない。画像データの遅延などを考慮してもっと大きな値にすることもある。図 55 では点灯率制御信号は 8 bit の値を持っている。点灯率制御信号は図 57 にしめすように 552 内部で点灯率の時間分 HI 期間を有する 1 bit の信号線でも良い。図 57 の場合は ST2 の信号線と点灯率制御信号線を論理演算することで点灯時間を制御することが可能である。また、画素構成のスイッチングトランジスタ 11b, 11c, 11d によってはゲート信号線の論理が反転する場合もある。

続いて、本発明の駆動を行う際に点灯率の変化を遅延させる方法を提案する。図38に示すように時間軸 t ($t = 0, 1, 2, \dots$) に対して入力データが大きく変化すると、点灯率が大きく変化する。このような状況になると、画面内の明るさが頻繁に変化しちらつきが起きてしまう。そこで図39に示すように現在の点灯率と次フレームで移る予定の点灯率との差分をとり、その差分の数%分だけ変化させることで、変化の割合を緩やかにする。式にすると時間 t での点灯率を $Y(t)$ とし、時間 t での入力データから算出する点灯率を $Y'(t)$ とすると $Y(t+1) = Y(t) + (Y'(t) - Y(t)) / s$ ($s \neq 0$) $\dots (5)$ となる。この式で点灯率を変化させる場合、点灯率の差が大きいと変化量も大きくなり、差が小さいと変化量は小さくなる。そのため、 s が大きくなりすぎると点灯率に変化するのに必要な時間が長くなってしまう。

図59に点灯率が0から100まで移動する時に必要なフレーム数と s の関係を示す。60Hzの周波数で映像が映る場合、点灯率が0%から100%に移動するまでに $s = 32$ で約200フレーム必要なことから約3秒かかる。これ以上変化に時間がかかると逆に明るさの変化がスムーズに見えなくなる。また、 s が小さいとちらつきの改善にならない。回路設計ではデータは2進数で表記されるため除算回路は多くのロジックを必要とし、実現は現実的ではない。しかし、2の n 乗で除算を行う場合2進数で表記されたデータの左端を最上位ビット、右端を最下位ビットとすると n ビット右にシフトするだけで除算と同じ効果が得られるので回路構成が非常に容易となる。前述の観点から s は2の n 乗であるべきである。図134に前面黒表示状態から前面白表示にした際の点灯率の変化を示す。検討の結果、 $s = 2$ では改善効果が小さいが、 $s = 4$ ではちらつきが改善する。また、 $s = 256$ を超えると変化に時間がかかりすぎるため、抑制機能として働かなくなる。以上のことから本

発明では s の範囲を $4 \leq s \leq 256$ とする。さらに好ましくは、 $4 \leq s \leq 32$ が好ましい。これにより、ちらつきのない良好な表示を得ることができた。なお、回路設計以外では、 s は 2 の n 乗に限定されない。また (5) 式の $(Y^-(t) - Y(t)) / s$ の分子 $(Y^-(t) - Y(t))$ を r 倍する際には s の範囲も r 倍されるものとする。

s は常に一定でなくても良い。点灯率の高い領域ではちらつきが少ないので s を 4 より小さくすると言う方法もある。したがって、点灯率が高い領域と低い領域で s を変化させてもよい。たとえば、点灯率 50% 以上の時、 $2 \leq s \leq 16$ で制御することが好ましく、点灯率 50% 以下の時、 $4 \leq s \leq 32$ で制御することが好ましい。

また、点灯率を下げる場合と、上げる場合で速度を変えたい場合は $Y^-(t)$ と $Y(t)$ の大小関係で s の値を変えるのも有効である。

図 58 にて点灯率の変化を遅延させる駆動方法の回路構成を示す。前述の通り 551 から出力されたデータを加算器 552a にて加算し、レジスタ 552b に収納する。VD に同期して出力された 8 bit の値を演算モジュールにて演算し、点灯率制御値 $Y^-(t)$ を導く。 $Y^-(t)$ は減算モジュール 582 に入力される。減算モジュール 582 内では現在の点灯率制御値を保持するレジスタ 583 から得た点灯率制御値 $Y(t)$ と現在の入力データから導かれる点灯率制御値 $Y^-(t)$ の減算を行い、二つの差分 $S(t)$ を求める。次に $S(t)$ は入力される s の値により 584 内で除算処理を行う。前述の用に除算処理は複雑なロジックを必要とするため、入力される s の値を 2 の n 乗にすることにより、 $S(t)$ は最下位ビット (LSB) 側に n bit シフトさせることにより除算を行うことが可能となる。

除算を行った $S(t)$ はレジスタ 583 に保持された現在の点灯率制御値 $Y(t)$ と加算モジュール 585 にて加算される。585 にて加算

された値が点灯率制御値 556 となりゲート制御ブロック 553 に入力されることになる。また、この点灯率制御値 556 はレジスタ 583 に入力されることにより、次フレームへと反映されることになる。

ただし、図 58 の方法の場合 $S(t)$ を $n\text{ bit}$ シフトさせた際にシフトさせただけデータを捨ててしまうため、精度に問題が出る。具体的には $s = 8$ の場合 $n = 3$ になるので 3 ビットシフトさせることになるが $S(t)$ が 7 以下の数値の場合 3 ビット LSB 側にシフトさせると 0 になってしまう。回避法としては $S(t)$ 、 $Y(t)$ とともに予め $n\text{ bit}$ 分最上位ビット (MSB) 側にシフトさせておいて出力する時に出力データを LSB 側に $n\text{ bit}$ 分シフトさせて出力させる。もしくは図 61 に示す用に初期値 $Y(0)$ を $n\text{ bit}$ MSB 側にさせてレジスタ 583 に収める。そして $S(t)$ を加えた時点のデータをレジスタ 583 に収納し、出力するデータは $n\text{ bit}$ LSB 側にシフトしてから出力する。初期値が MSB 側に $n\text{ bit}$ シフトしていることから加えられる $S(t)$ は LSB 側に $n\text{ bit}$ シフトしているのと同じ効果が得られ、さらにレジスタ 583 に収められるデータはシフトによって捨てられるデータが存在しないため、精度が高まる。

図 40 に入力データが最小から最大に移った時の点灯率の変化を示す。前に述べた方式で点灯率を変化させると点灯率は曲線を描いて変化する。しかし、このとき 401 に示す領域では電源容量の限界値を超えているため、電源を破壊する恐れがある。そこで、図 41 に示すように点灯率が増える時と減る時で変化を変える方法を提案する。点灯率が低い領域で点灯率を大きく変化させるとちらついて見えるが点灯率の高い領域では点灯率を大きく変えてもちらつきはみえない。

これは点灯率の低い領域では画面内を締める黒表示 (非表示部) の割合が大きいからである。もともと黒表示部の割合が少ない点灯率の高い

領域では点灯率を大きく落としても画質に影響はでない。そこで点灯率が50%以上の時に入力データから算出される Y' が50%未満の領域である時は前述の変化の速度を緩やかにする駆動方法を用いずに点灯率を50%まで減少させる。

しかし、電源の容量の限界値が50%より大きい場合、50%まで下げずにその限界容量に応じた点灯率でおさえるべきである。好ましくは75%がよい。電源の限界容量が50%未満の場合は点灯率を50%まで減少させてもまだ電源の限界容量を越える可能性があるが、一度に50%未満の点灯率まで減少させることはちらつきの観点から好ましくない。

この方法を用いても、点灯率は入力データを判断してから変化するものなので1フレーム間は電源の容量の限界値を超える場合がある。例えば、図42に示すように入力データ=有機ELパネルの映像の輝度データとすると、しばらくの間黒表示が続くと入力データが小さいことから点灯率は最大になる。そこで突然全面白表示になるとそのフレーム間は最大点灯率のまま全面白表示になることになる。このとき、有機ELパネルに流れる電流量は421に示す領域にあり、電源の限界容量を越えている。

この現象を回避するには二通りの方法がある。一つは回路内にフレームメモリを有することである。フレームメモリ内に一旦画像データを収め、その後表示するという構成にすると白表示をする前に点灯率を落とすことができる。しかし、回路内にフレームメモリを有すると回路規模はかなり大きくなるというデメリットがある。

そこでフレームメモリを使わずにこの現象を回避する方法を提案する。図43に示すようにゲートドライバ12に入力するゲート信号線431に信号線432を加え、二つの信号線をANDで論理演算する。これに

より信号線 4 3 2 が H I のときはゲート信号線 4 3 1 に応じて有機 E L パネルのトランジスタ 1 1 d が O N / O F F し、信号線 4 3 2 が L O W のときはゲート信号線 4 3 1 にかかわらず有機 E L パネルのトランジスタ 1 1 d が O F F する。

もちろん、A N D 以外で論理演算を行い、二つの信号線の組み合わせを変えても問題はない。ここでは A N D で論理演算を行い、ゲート信号線 1 7 が L O W のとき、有機 E L パネルのトランジスタ 1 1 d が O F F する場合について説明する。まず、点灯率から入力データの限界値を計算する。仮に点灯率が 1 0 0 % の状況で電源の容量の限界値が 5 0 % の場合、入力データが 5 0 % の時点で限界となる。点灯率が 7 0 % の状況で電源の限界容量が 5 0 % のときは入力データが 7 1 % の時点で限界になる。入力データがその限界値に達した時点で信号線 4 3 2 を L O W に落とす。

すると、ゲート信号線 1 7 は L O W となり有機 E L パネルのトランジスタ 1 1 d が O F F する。この場合、表示領域の変化について図 4 4 に示す。4 4 1 の時点で限界値に達したとすると信号線 4 3 2 が L O W になり、1 ライン目のトランジスタ 1 1 d を操作しているゲート信号線 1 7 a (1) が L O W になる。これにより 1 ライン目が非点灯状態になり、このラインは次に 1 7 a (1) が H I になるまで非点灯状態が続く。1 ライン目が非点灯状態になった後 1 H 毎に 1 7 b (2)、1 7 b (3) . . . と順番に L O W になっていき、2 ライン目、3 ライン目 . . . と順番に非点灯状態になって行く。この様子を図で示すと 4 4 1、4 4 2、4 4 3 の順番になり、ラインごとの点灯時間は変わらない。よって 1 フレームの途中でこのような処理を行っても画像には影響がでない。この方法によりフレームメモリを使わずに電源の限界容量を超えないように電流量を抑制することができた。

本発明搭載のディスプレイは図 19 に示すように 1 フレーム間に点灯させる表示領域によって明るさを調整することが出来る。図 13 に示すように画像表示領域の水平走査線数を S とし、1 フレーム間に点灯する表示領域を N とすると表示領域の明るさは N/S となる。この方法による表示領域の明るさの調整は先にも記載したようにゲートドライバ回路 12 のシフトレジスタ回路 61 などの制御により、容易に実現できる。

しかし、この方法では表示領域の明るさの調整は S 段階でしか調整できない。点灯する表示領域の N を変化させた際の表示領域の明るさの変化を図 31 に示す。点灯走査線数 N の変化で明るさを調整するため、明るさの変化は図のように階段状になる。明るさの調整幅が小さい場合は問題が無いが、明るさの調整の幅が大きい場合、この調整方法では N を変化させた際の明るさの変化が大きくなり、滑らかに明るさを変化させると言うことが難しくなる。

そこで図 6 に示すようにゲートドライバ 12 内に二本の信号線 62a、62b を配置する。この二本の信号線 62a、62b はシフトレジスタに接続されているゲート制御用信号線 64 と OR 回路 65 に接続される。OR 回路 65 の出力は出力バッファ 63 に接続された後、ゲート信号線 17 に出力される。図 28 に示すようにゲート信号線 17 は信号線 62 と 64 がともに LOW のときのみ、LOW を出力し、どちらかが HI の場合は HI を出力する。

これによりトランジスタ 11b、11d が ON 状態（ゲート信号線 17 が LOW 出力）の時に信号線 62 を HI 出力にすることによりゲート信号線 17 を HI 出力にすることができ、トランジスタ 11b、11d を OFF にすることができる。尚、本発明は信号線と OR 回路の組み合わせに限定するものではない。信号線 62 を変化させることによりゲート信号線 17 を変化させるもので、OR 回路の代わりに AND 回路、N

AND回路、NOR回路を用いることも可能である。

そして、図32に示すように信号線62bのHI出力期間を調整することによりEL素子15の発光時間を調整する。一つのEL素子15に注目した場合、点灯走査線数がNのとき、1フレーム間にN水平走査期間(H)点灯する。この時1水平期間(1H)内の信号線62bのHI出力期間をM(μ)とすると、1フレーム間の点灯時間は $M \times N$ (μ)減少する。図33にこの時の明るさの変化について示す。 $N = N'$ と $N = N' - 1$ ($1 \leq N' \leq S$)の間の輝度は傾きが $-M \times N'$ で表現される。これにより、図31の階段状の明るさの変化はリニアな変化をすることが可能となる。

この図では信号線62bは1Hに一回HI出力になるように書いてあるが、本発明はこれに限るものではない。数H期間に一度信号線62bがHIになるような処理方法も考えられ、またHI出力の期間は1H内のいかなる場所に配置しても問題はない。また、数フレーム間で明るさを調整することも可能である。例を挙げると2フレームに一回信号線62bをHI出力にするとHI出力の期間Mは見た目的には $1/2$ になる。ただし、このような処理を行うとき特定の表示期間にのみ信号線62bをHI出力にすると画像表示領域に明るさのムラが出る可能性がある。

このような場合、数フレーム間にわたって処理を行うことによって明るさのムラをなくすことができる。例えば図35に示すように奇数ラインの点灯時に信号線62bをHIにする表示方法351aと偶数ラインの点灯時に信号線62bをHIにする表示方法351bを1フレームごとに切り替える方法がある。これにより見た目には表示領域の明るさのムラは無くなる。本発明では表示領域の水平走査線数がS本あり、うちN本が転倒している場合、 $N/S \leq 1/4$ の場合にのみ信号線62を操作して明るさを調整する。最初に N/S が $1/4$ 以下の時に信号線62

を操作する利点について説明する。

先に書いたように点灯水平走査線数 N の変化で明るさを調整すると明るさの変化は階段状になるため N が変化する境目で明るさが大きく変化することになる。表示領域の明るさが大きい場合、人間の視覚には変化の大きさに気づくにくい、表示領域の明るさが小さい場合気づきやすくなる。そこで本発明では表示領域の明るさが小さい場合に信号線62を調整することにより明るさの変化量を微調整することが可能になる。

次に N/S が $1/4$ 以上の時の問題点について説明する。図9に示すようにソース信号線18とゲート信号線17bの間には浮遊容量91が存在する。信号線62bをHI出力にすると N 本のゲート信号線17bが一斉にHI出力となるため、図36に示すようにソース信号線18とゲート信号線17bのカップリングによりソース信号線18が変化する。このカップリングにより蓄積容量19に正しい電圧を書き込むことができなくなる。特に図37に示すように低電流により書き込む低階調部においてはカップリングによる書き込み電圧の変化を補正することができずに371のように書き込み電圧が高くなる場合は低階調部が目的の明るさ373より高くなり、372のように書き込み電圧が低くなる場合は低階調部が目的の明るさ373より低くなる。

以上により、明るさの変化を微調整できる利点を持ち、且つカップリングによる書き込み電圧の変化の影響が少ない期間として $N/S \leq 1/4$ が適当である。

上記の駆動方法について図60に回路構成を示す。上記の駆動は601にて行う。上記駆動法はより細かい点灯率制御値を求めるため、552cより10bitのデータを出力し、点灯率制御値556を作成する。10bitのデータから点灯率制御値556を作成すると1024段階のデータが作成可能であり、8bitで点灯率制御値556を作成した

場合の4倍の細かさで制御することが可能となる。しかし、点灯率は水平走査線数 S 段階でしか調整することができない。そこで S が8bitの値とすると生成された10bitの制御データの下位2bitを点灯率の微調整に使用する。もしくは前述図61のような駆動を行う場合、出力の際にLSB側にシフトされるnbit分のデータを点灯率の微調整に使用しても良い。

本駆動は点灯率が $N/S \leq 1/4$ の期間において行うことから555から601に点灯率制御値556を入力する。601は点灯率が $N/S \leq 1/4$ において駆動を行う。先に示したとおり601から出力される信号線62bはゲートドライバ12から出力される信号線64bと論理演算を行い、その出力がゲート信号線17bとなっている。そのため、信号線62bの出力状況で全画素のトランジスタ11dを操作することが可能である。駆動を行わない $N/S \geq 1/4$ の区間においては信号線64bの出力波形が17bに反映される用に信号線62bに出力する。

$N/S \leq 1/4$ の場合、601はHDに同期して駆動する。同期するのはHDだけとは限らない。601を駆動させるための専用の信号を設けても良い。601は入力される微調整用信号602とクロック(CLK)により、指定期間トランジスタ11dがOFFになるように信号線62bを操作する。先に示した用にNライン点灯している状態で1水平期間(1H)内の信号線62bのHI出力期間を $M(\mu)$ とすると、1フレーム間の点灯時間は $M \times N(\mu)$ 減少する。そのため、1Hの時間と602のデータを計算して M を算出し、62bの操作による点灯時間の減少を操作することにより、点灯率を滑らかに変化させることが可能となる。

図60は図55に601を加えた形となっているが当然図58や図61などの本文に記載されたあらゆる回路構成に適用が可能である。

次に図 4 6 に示す画素構成のアクティブマトリクス型表示装置において、ソース信号線からある画素に所定電流値を書き込む場合について考える。ソースドライバ I C 1 4 の出力段から画素までの電流経路に関する回路を抜き出した回路は図 4 5 (a) のようになる。

階調に応じた電流 I がソースドライバ I C 1 4 内から、電流源 4 5 2 という形で引き込み電流として流れる。この電流はソース信号線 1 8 を通じて、画素 1 6 内部に取り込まれる。取り込まれた電流は駆動トランジスタ 1 1 a を流れる。つまり、選択された画素 1 6 において E L 電源線 4 6 4 から駆動トランジスタ 1 1 a、ソース信号線 1 8 を介して、ソースドライバ I C 3 6 に電流 I が流れる。

映像信号が変化して電流源 4 5 2 の電流値が変化すると、駆動トランジスタ 1 1 a 及びソース信号線 1 8 に流れる電流も変化する。そのときソース信号線の電圧は駆動トランジスタ 1 1 a の電流－電圧特性に応じて変化する。駆動トランジスタ 1 1 a の電流電圧特性が図 4 5 (b) である場合、例えば電流源 4 5 2 が流す電流値が I 2 から I 1 に変化したとすると、ソース信号線の電圧は V 2 から V 1 に変化するようになる。この電圧の変化は電流源 4 5 2 の電流によっておこる。

ソース信号線 1 8 には浮遊容量 4 5 1 が存在する。V 2 から V 1 までソース信号線電圧を変化させるにはこの浮遊容量の電荷を引き抜く必要がある。この引き抜きにかかる時間 ΔT は、 ΔQ (浮遊容量の電荷) = I (ソース信号線に流れる電流) $\times \Delta T = C$ (浮遊容量値) $\times \Delta V$ となる。ここで ΔV (白表示時から黒表示時間の信号線振幅) は 5 [V]、 $C = 10 \text{ pF}$ 、 $I = 10 \text{ nA}$ とすると、 $\Delta T = 50 \text{ ミリ秒}$ 必要となる。これは Q C I F + サイズ (画素数 176×220) を 60 H z のフレーム周波数で駆動させるときの、1 水平走査期間 (75 μ 秒) よりもながくなるため、仮に、白表示画素の下画素に黒表示を行おうとすると、ソ

ース信号線電流が変化途中に画素に電流を書き込むためのスイッチトランジスタ 11a、11b が閉じてしまうため、中間調が画素にメモリーされることにより白と黒の中間の輝度で画素が光ってしまうことを意味する。

階調が低くなるほど I の値が小さくなるため、浮遊容量 451 の電荷を引き抜きにくくなるため、所定輝度に変化する前の信号が画素内部に書き込まれてしまうという問題は、低階調表示ほど顕著に現れる。極端にいうと黒表示時は電流源 452 の電流は 0 であり、電流を流さずに浮遊容量 451 の電荷を引き抜くことは不可能である。

そこでこの問題を解決するために、図 47 に示すようなソース信号線 18 に通常の n 倍の電流を通常の $1/n$ 時間印加する n 倍パルス駆動を使用する。この駆動法により通常よりも高い電流を書けることによりコンデンサへの書きこみ時間を短縮できる。ソース信号線に n 倍の電流を流すと有機 EL 素子にも n 倍の電流が流れるため、ゲート制御信号を 483a となるように出力し TFT 11d の導通時間を $1/n$ にすることにより、有機 EL 素子 15 に $1/n$ の期間だけ電流を印加し平均印加電流は変化しないようにする。

ソース信号線 18 の電流値変化に要する時間 t は浮遊容量 451 の大きさを C 、ソース信号線 18 の電圧を V 、ソース信号線 18 に流れる電流を I とすると $t = C \cdot V / I$ であるため電流値を 10 倍大きくできることは電流値変化に要する時間が 10 分の 1 近くまで短くできる。またはソース線の浮遊容量 451 が 10 倍になっても所定の電流値に変化できるということを示す。従って、短い水平走査期間内に所定の電流値を書きこむためには電流値を増加させることが有効である。

入力電流を 10 倍にすると出力電流も 10 倍となり、EL の輝度が 10 倍となるため所定の輝度を得るために、図 1 の TFT 11d の導通期

間を従来の10分の1とし、点灯率を10分の1とすることで、所定輝度を表示するようにした。

つまり、ソース信号線18の浮遊容量（寄生容量）451の充放電を十分に行い、所定の電流値を画素のTFT11aにプログラムを行うためには、ソース信号線18から比較的大きな電流を出力する必要がある。しかし、このように大きな電流をソース信号線18に流すとこの電流値が画素にプログラムされてしまい、所定の電流に対し大きな電流がEL素子15に流れる。たとえば、10倍の電流でプログラムすれば、当然、10倍の電流がEL素子15に流れ、EL素子15は10倍の輝度で発光する。所定の発光輝度にするためには、EL素子15に流れる時間を $1/10$ にすればよい。このように駆動することにより、ソース信号線18の寄生容量を十分に充放電できるし、所定の発光輝度を得ることができる。

なお、10倍の電流値を画素のTFT11a（正確にはコンデンサ19の端子電圧を設定している）に書き込み、EL素子15のオン時間を $1/10$ にするとしたがこれは一例である。場合によっては、10倍の電流値を画素のTFT11aに書き込み、EL素子15のオン時間を $1/5$ にしてもよい。逆に10倍の電流値を画素のTFT11aに書き込み、EL素子15のオン時間を2倍にする場合もある。

このN倍駆動を使用するとソース信号線に流れる電流量を増やすことができるため、所定輝度に変化する前の信号が画素内部に書き込まれてしまうという問題を解決することができる。たとえば、ゲート信号線17bは従来導通期間が1F（電流プログラム時間を0とした時、通常プログラム時間は1Hであり、EL表示装置の画素行数は少なくとも100行以上であるので、1Fとしても誤差は1%以下である）とし、 $N=10$ とするとすれば、最も変化に時間のかかる階調0から階調1へもソ

ース容量が 20 pF 程度であれば $75 \mu\text{s}$ 程度で変化できる。これは、2 型程度の EL 表示装置であればフレーム周波数が 60 Hz で駆動できることを示している。

更に大型の表示装置で浮遊容量（ソース容量）451 が大きくなる場合はソース電流を 10 倍以上にしてやればよい。一般にソース電流値を N 倍にした場合、ゲート信号線 17b（TFT11d）の導通期間を $1 \text{ F} / N$ とすればよい。これによりテレビ、モニター用の表示装置などにも適用が可能である。

しかし、 N 倍駆動は、同じ明るさで表示しても画素に瞬間的に流れる電流が N 倍になるため、有機 EL 素子に大きな負担がかかる。

そこで、本発明の入力データに応じて点灯率を制御する駆動方法を用いて表示画像の低輝度部において点灯率とともにソース信号線 18 に流す電流量を制御して図 49 に示すような低輝度部でのみ N 倍パルス駆動をすることを提案する。この駆動方法のメリットは前述の電流量不足の問題は高輝度部では起こり難い。そのため、有機 EL 素子に負担のかかる N 倍パルス駆動は高輝度部では行わず、全体的に画素に流れる電流が少ない低輝度部においてのみ N 倍パルス駆動を行うことにより、有機 EL 素子の負担を軽くしつつ、前述のソース信号線の浮遊容量 451 のために所定輝度に変化する前の信号が画素内部に書き込まれてしまうという問題を解決できることにある。

具体的には低輝度部では点灯率を $1 / N1$ にして、それに応じて総電流量が目的の値になるようにソース信号線に流す電流 $N2$ 倍に増やす。この際、 $N1 = N2$ である必要はない。 $N1 \leq N2$ の場合もあるし、 $N1 \geq N2$ の場合もある。ただし、本駆動の目的はソース信号線 18 に流す電流量を増やすことにあるので $N2 > 1$ である。そして点灯率は必ずしも下げなければいけないという訳ではない。求める入力デー

タに対する有機ELパネルに流れる電流量の関係によっては点灯率を変えないことや、点灯率の上昇を抑えると言う処理をすることもある。

仮に入力データと点灯率の関係を図50のように入力データが30%未満の領域では点灯率を最大にし、30%以上の領域では有機ELパネルに流れる電流量がバッテリー241の限界容量を超えないように点灯率を下げて行くような駆動を考える。そして前述の駆動時において入力データが30%未満の領域においてN倍パルス駆動を行うとする。ただし、このN倍パルスと、通常駆動の切り替え点は30%に固定するものではない。しかし、寿命を考えると30%以下の領域にN倍パルスとの切り替え点を持つことが好ましい。

ここでN倍パルス駆動のやり方について2通り提案する。一つ目に511のように入力データが30%未満の領域では点灯率を $1/N$ にし、ソース信号線に流す電流量をN倍にする方法がある。二つ目は512のように入力データが30%の状態から0%にかけて徐々に点灯率を下げ、逆にソース信号線に流す電流量を徐々に上げて行く方法がある。ともに有機ELパネルが流す電流量は図50の関係になるが一つ目の方法は入力データが30%未満の状況では点灯率も電流値も固定で良いため、回路作成が非常に容易であると言うメリットがある。しかし、入力データが30%の境目で点灯率と電流値が同時に大きく変わるので変わる瞬間にちらつきが見えてしまうと言う問題も有している。

二つ目の方法は入力データが30%未満の状況では点灯率と電流値を同時に操作しなければならないので回路作成が複雑になると言うデメリットがある。しかし、この方法だと点灯率と電流値は緩やかに変化させることが可能であるのでちらつき等の問題点がない。さらに前に示したように所定輝度に変化する前の信号が画素内部に書き込まれてしまうという問題はソース信号線に流す電流量が少なければ少ないほど顕著に出

るものなので入力データが減少に応じてソース信号線に流す電流量をふやすと言う方法は理にかなっているし、有機EL素子に対する負担も小さくなる。この方法により、極力有機EL素子への負担を小さくし、かつ所定輝度に変化する前の信号が画素内部に書き込まれてしまうという問題を解決する駆動方法を実現した。

図64にて本駆動の回路構成について説明する。552で加算された映像データは基準電流制御モジュール641に入力される。641では入力されたデータに応じて、ソース信号線18に流れる電流量を増減させるようにソースドライバー14を制御する。

図62・図63にてソースドライバー14について説明する。図63に示す用にソースドライバー14は基準電流629に応じてソース信号線18に電流を流す。さらに基準電流629について説明すると図62において基準電流629は節点620の電位と、抵抗素子621の抵抗値により決まる。さらに節点620の電位は電圧調節部625により、制御データ信号線628により変化させることが可能である。つまり制御データ信号線628を641により制御すれば、抵抗素子621の抵抗値によって決められた範囲内で変化させることが可能となる。

上記の駆動法の適用例として図65にて図61の回路構成に上記の駆動法を付加した回路構成を示す。入力データと点灯率、基準電流値の関係が512のようになる場合、基準電流を変化させる領域を513と変化させない領域514で区別する。入力データが513の領域にある場合図65のx_flagが1になり、514の領域の場合、0になるように構成する。また、同じようにそのフレームでの点灯率Y(t)が513にある場合はy_flagが1になり、514の場合は0になる。すなわち、y_flagが1の場合は基準電流を変化させている領域となり、651にてy_flagが1のとき556のデータに応じて基準

電流の制御データ信号線 628 を変化させる。650 内は y_flag と x_flag の組み合わせで構成されている。 y_flag と x_flag がともに 0 のときはともに 514 の領域にいるため、 $Y^-(t)$ は 555 と同様のシーケンスで設計すれば良い。同じ用に y_flag と x_flag がともに 1 のときは 513 の領域内で動くため、基準電流は変化するが点灯率の計算に関しては 555 と同様のシーケンスでよい。 y_flag と x_flag が (0, 1) もしくは (1, 0) のときは 513 の領域から 514 の領域に移ろうとしている状態（もしくは逆）である。513 の領域では点灯率と基準電流値がともに変化するが、かけあわせると常に一定になる用に動いている。つまりは 514 における点灯率を最大の状況 (D_MAX と定義する) と同じものと言って良い。そこで y_flag が 0 で x_flag が 1 の状態、すなわち 514 の領域から 513 の領域に移動する時は $Y^-(t)$ を D_MAX とする。逆に y_flag が 1 で x_flag が 0 の状態、すなわち 513 の領域から 514 の領域に移動する時は D_MAX から 555 で導かれる $Y^-(t)$ に向けて移動すると考えると $Y(t)$ を保持しているレジスタ 583 に D_MAX を入力し、 $Y^-(t)$ を 555 と同様のシーケンスで設計することにより違和感のない点灯率の変化を実現することができる。

また、図 30 のような点灯率のカーブを描く方法と併用する回路構成について説明する。この駆動方法は図 30 のような点灯率のカーブを描く方法と併用することにより、回路規模を小さくすることが可能になる。

図 130 に示すように、入力データを 2 の S 乗で分割し、2 の n 乗の入力データまで N 倍電流値、 $1/N$ 点灯率駆動を行うとする。最大の点灯率の値を a 、通常点灯率抑制駆動の最小点灯値を b 、 N 倍電流値、 $1/N$ 点灯率駆動の最小点灯率の値を c とし、また入力データが 0、つ

まり最小値から2のn乗までをCASE 1、2のn乗から2の(n+1)乗までをCASE 2、2の(n+1)乗から2のS乗、つまり最大値までをCASE 3とする。また、CASE 1のときだけ1になるFLAG__AとCASE 3のときだけ0になるFLAG__Bを用意する。これによりCASE 1は(F L A G __ A, F L A G __ B) = (1, 1)、CASE 2は(F L A G __ A, F L A G __ B) = (0, 1)、CASE 3は(F L A G __ A, F L A G __ B) = (0, 0)と表すことができる。続いて、図131にてこの駆動を実現する回路構成を示す。F L A G __ AとF L A G __ Bの値の判別は入力データをシフトレジスタによりシフトさせて比較器に入力すればわかる。nビットシフトさせたデータが0だったらF L A G __ Aは1、それ以外は0、さらに1ビット(計n+1ビット)シフトさせて0だった場合、F L A G __ Bは1、それ以外は0である。尚、F L A G __ AとF L A G __ Bの0と1は逆でもかまわない。この二つのフラグを利用して、CASE 1から3を満たす回路を作成する。

3つの式は点灯率をY、データをX(最大2のS乗)とすると次のように表される。

$$\text{CASE 1} \cdots Y = ((a - c) / 2^n) \cdot X + c$$

$$\text{CASE 2} \cdots Y = a - 2 \cdot ((a - b) / 2^S) \cdot X + 2^n \cdot ((a - b) / 2^{(S-1)})$$

$$\text{CASE 3} \cdots Y = a - ((a - b) / 2^S) \cdot X$$

この3つを実現するにはそれぞれの場合において演算を行えばよいが、回路構成において演算処理は回路規模が大きくなるため、できるだけ演算を行う回数を減らすことが好ましい。特に乗算処理は回路規模に大きな負担をかける。そのため、セレクター回路とシフトレジスタを多用することにより負荷の少ない回路構成を実現する。

まずa - b、a - cをそれぞれ行う。その値をセレクター1311に

かける。上の式からCASE 1の場合のみ $a - c$ を行うのでFLAG__Aが1のとき $a - c$ を出力し、0のときは $a - b$ を出力する。セレクター1311の出力値と入力データXの演算を行う。これにより、 $(a - b) \cdot X$ の値と $(a - c) \cdot X$ の値が完成する。CASE 2とCASE 3では傾きが2倍であるため、セレクター1311の出力値をそのままのものと2倍したものをFLAG__Bの値によりセレクター13212で選択する。この際に2倍する方法としてはセレクター1311の出力値をMSB側に1ビットシフトする方法と、シフトレジスタを使用しなくても二つとも 2^s で割っているのでセレクター1311の出力値の下位Sビットを削ったものと $S - 1$ ビット削ったものをセレクター1312にかければよい。 a とセレクター1312の出力の減算結果はCASE 3のYの値と一致する。CASE 2はこの演算結果に $2^n \cdot ((a - b) / 2^{(s-1)})$ を加えたものである。また、CASE 1は c に $((a - c) / 2^n) \cdot X$ を加えたものと考えることができるのでこの出力値と c の値をFLAG__Aで選択されるセレクター1313にかけることにより、あとはセレクター1313に加える値をセレクトすることで点灯率を求めることができる。 $2^n \cdot ((a - b) / 2^{(s-1)})$ は $((a - b) / 2^{(s-1)})$ を n ビットMSB側にシフトさせたものである。また $((a - c) / 2^n) \cdot X$ は $(a - c) \cdot X$ 、即ちセレクター1311の出力と入力データXとの演算値を n ビットLSB側にシフトさせたものである。ともに n ビットシフトさせるのでカウンター1314一つでシフトを完了させることができる。 $2^n \cdot ((a - b) / 2^{(s-1)})$ は $a - b$ の値を n ビットMSB側にシフトさせた後下位 $S - 1$ ビットをけずって出力する。この二つの出力をセレクター1315にかける。このセレクターはCASE 1とCASE 2のセレクターであるのでFLAG__Aを使用する。CASE 3の場合はこの出力を足す必要がないため、FLAG__Bでセ

クター 1 3 1 6 につけ、CASE 3 の場合は 0 を出力するようにする。これにより、最小限の演算とセレクターによりすべての CASE の点灯率の算出が可能になる。

この方式は CASE 1 から 3 を別々に演算するのに比べると回路規模は半分以下になり、この仕組みを実現するのに非常に効果が高い。

一般に画像はガンマカーブを用いている。ガンマカーブとは低階調部を抑えることにより、全体的にコントラスト感がでるような画像処理である。しかし、ガンマカーブにより低階調部が抑えられると、低階調部が多い画像では黒く潰れてしまい奥行き感のない画像になってしまう。とは言え、ガンマカーブを使用しないと高階調部が多い画像ではコントラスト感が出ない画像になってしまう。

本発明の点灯率制御駆動を行う場合、表示領域に低階調表示が多い場合は点灯率を上げることにより、全体が明るくなる。この時、ガンマカーブにより低階調部をつぶしていると表示される画素と表示されない画素の明るさの差が大きくなるため、より奥行きのない画像になる可能性がある。また、表示領域に高階調表示が多い場合は点灯率を下げるため、表示画素と非表示画素の明るさの差が小さくなる。そのため、ガンマカーブで画像をつぶさないとコントラスト感のない画像になってしまう。

そこで本発明の電流量制御駆動と連動させて表示領域の変化により、ガンマカーブを制御する駆動方法を提案する。

図 6 7 ・ 図 6 8 にて γ カーブを実現する回路構成について説明する。入力される色データをグラフの横軸にとり 2 の n 乗で分割する。図 6 7 では 8 分割し、それぞれを 6 7 1 a、6 7 1 b・・・6 7 1 f としている。そして、6 7 1 a～f の境目に対応する γ カーブの値 6 7 2 a～f を入力する。図 6 8 では入力される色データは 8 b i t と仮定して処理を行っている。最初に 6 8 1 にて入力データ 6 8 0 の上位 3 b i t を判

定する。ガンマカーブは8分割(2の3乗分割)されているので680の上位3bitの値により、入力データ680は671a～fのどの領域にいるか判断することができる。仮に671cの領域に680がいるとする。671cの領域はガンマカーブの値が最低が672b、最高が672cであり、256段階の入力データを8分割しているので1区間は32段階に分けられる。よって671cのグラフの傾きは $(672b - 672c) / 32$ となる。入力データが671cの領域のどの場所にいるかは680の下位5bitの値と等しいので $(680 \text{ の下位 } 5 \text{ bit}) \times (672b - 672c)$ の値をLSB側に5bitシフト(32での除算)したものが671c内での増加分となる。すなわち、上記に672bの値を加えたものが入力データ680がガンマカーブにより変換された出力値682となる。

続いて図66・図69にて552内で作られた有機ELパネルの表示状態などを示したデータ557を用いて、表示状態によりγカーブを調整する回路構成について説明する。まず691にて2種類のγカーブを作成するため、661a～661h、662a～662hの値を決める。ここでは $661 \geq 662$ が成り立っているものとする。γカーブは使用するデバイスによっても違うのでこの値は外部から設定できるようにすべきである。そして661a～fと662a～fの各差663a～fをとる。その後、691から692に対して661a～fと663a～fを出力する。692には552から出力された表示状態のデータである557も入力される。692では557に応じてγカーブの値を決める。557が大きいほど、画像は高階調が多く、ガンマカーブをきつくして画像にメリハリをつける必要があり、557が小さいほど画像は低階調部が多く、ガンマカーブを緩くして奥行きのある映像を作る必要がある。557は0～255のデータであることから(661a～fのデ

ータ) - {(6 6 3 a ~ f のデータ) × (5 5 7 のデータ / 2 5 5)} と
言う演算により 5 5 7 に応じたガンマデータ 6 9 3 a ~ f が作成される。
このガンマデータ 6 9 3 a ~ f を 6 8 3 に入力する。6 8 3 は図 6 8 で
説明したように、入力される色データ 6 8 0 から 6 7 2 a ~ f のデータ
に基づいて作られたガンマカーブにより変換されたデータが出力される
モジュールである。6 7 2 a ~ f に 6 9 3 a ~ f が入力され、入力され
る R G B のデータ 6 9 5 が 6 9 3 a ~ f によって作られるガンマカーブ
により変換され出力 6 9 6 としてソースドライバ 1 4 に入力される。

上記の説明では緩やかなガンマカーブ 6 6 1 から 5 5 7 に対応したデ
ータを減算すると言う方式をとっているが、当然のことながらきついガ
ンマカーブ 6 6 2 から 5 5 7 に対応したデータを加算すると言う方法を
とっても良い。

また、ガンマカーブは 2 種類からつくるのに限るものではない。複数
のガンマカーブから表示映像に合わせたガンマカーブを作る構造を用い
てもよい。

ガンマカーブの変化も点灯率の変化と同様、頻繁に変化させるとちら
つきが見えると言う問題を有している。そこで点灯率の変化を 6 1 2 に
より遅延させたのと同様に 5 5 7 も 6 1 2 により変化の速度を遅延させ
てやることは非常に有効である。

図では R G B を 6 9 4 で同様に処理しているが、R G B を別別にやる
ことにより、R G B 個別のガンマカーブを作ることも可能である。

以上の駆動により、表示領域に低階調部が多い場合はガンマカーブを
緩くすることにより奥行き感を出し、高階調部が多い場合はガンマカー
ブをきつくすることにより、コントラスト感をだすような駆動を行うこ
とができる。

また、R G B を独立してガンマカーブを作成する手段として図 1 2 9

に示すように作成されたガンマカーブ 6 7 2 に R G B それぞれに補正値 1 2 9 1 a ~ 1 2 9 1 f を加えることによって R G B を別々にガンマカーブを作ることが可能となる。この方式は複雑なガンマカーブの演算は 1 種類で済むため、回路規模を大きくせずに実現が可能となる。

有機 E L 素子 1 5 は劣化するため、固定パターンを表示し続けると一部の画素の有機 E L 素子 1 5 のみが劣化して、表示していたパターンが焼きつく場合がある。焼きつきを防ぐためには表示している映像が静止画かどうか判別してやる必要がある。

静止画を判別する方法としてはまず、フレームメモリを内蔵し、1 F 期間のデータを全てフレームメモリに記憶させることで次フレームとの映像データの正否を判断し、静止画かどうか判断させる方法がある。この方法は確実に映像データの違いを認識できるという利点を有しているがフレームメモリを内蔵しなくてはならないため、回路規模が非常に大きくなってしまう。

そこで図 7 1 に示すようにフレームメモリを使わずに静止画かどうか判断する方法について提案する。判断する方法として、1 F 期間の全画素のデータを加算した合計値で判断する方法がある。映像がかわらない場合、映像データも変わらないのでデータの総和量はかわらない。そのため、1 F 内の全データを加算し、比較することで静止画かどうか検出することができる。この方法だと全映像データをそのまま記憶させるよりも非常に少ない回路規模で実現できる。しかし、データの総和量をとる方法は特定のパターンにおいて効果をなさない場合がある。例えば、黒い画面の中を白いブロックが飛びまわるような画像の場合、白いブロックの位置は違ってもデータの総和量としては同じのため、静止画として誤認識してしまうことになる。そこで本発明では数個の画素を組み合わせデータを作ることにより、他の画素のデータとの相関関係を持た

せる方法を提案する。

まず、711はデータイネーブル（DE）とクロック（CLK）によって動作する。これは常にデータが来ているわけではなく、必要なデータでのみ判定を行うためのものである。

図70に示すように6bitの映像データ701a, 701bが入力される場合、8bitのレジスタ702を用意し、奇数bitと偶数bitにそれぞれの映像データの上位4bitを入力し、一つのレジスタを構成する。この時、レジスタ702は8bitである必要はない。回路規模は大きくなるが12bitのレジスタを持っても良いし、精度が落ちて良いならば8bit未満のレジスタ構成にしても良い。また、2つ映像データの比率を変えても良い。8bitのレジスタに入力する場合、701aから5bit、701bから3bitと言う割合にしても良い。更にレジスタに入力するデータは必ずしも上位から取る必要はない。下位4bitを選択して入力しても良いし、カウンタ713の値に応じて取る場所を変えることも有効な手段である。図70に示すように2画素で見た場合、703の場合はこちらのパターンもデータは同じになるが、704の場合はデータが違くなるため、静止画として誤認識しない。図70と図71は駆動方法を簡略化して説明するために2画素間で相関関係を持たしているが、これは3画素以上でも構わない。多くの画素で図70の方式を行うと、より静止画検出の精度が上がるメリットを有しているがレジスタ702のbit数が大きくなるため、回路規模が大きくなるデメリットも有している。そのため、図74に示すようにbit数の違う数種類のレジスタを用意し、複数の画素で相関関係を持たせる方法もある。

712ではレジスタのデータとカウンタ713の値で論理演算を行った値を加算している。カウンタ713は水平同期信号（HD）によって

リセットされ、クロックによってカウントアップするモジュールである。そのため、表示領域の水平方向の座標を示しているのと同じであり、このカウンタとデータを論理演算することにより、データに水平方向の座標の重みをつけることが可能である。

714では1水平期間分のデータとカウンタ715の値で論理演算を行った値を加算している。カウンタ715は垂直同期信号(VD)によってリセットされ、HDによってカウントアップするモジュールである。そのため、表示領域の垂直方向の座標を示しているのと同じであり、このカウンタとデータを論理演算することにより、データに垂直方向の座標の重みをつけることが可能である。

以上の方式を利用することにより、静止画検出の精度を高めることが可能である。しかし、必ずしも上記の方法を全て使用する必要はない。上記の方法はより精度を高める手法であり、上記の方法を全て使用しないと静止画を検出できないわけではない。

上記の方法を組み合わせた形により、フレームデータ716が出来る。フレームデータは前フレームのデータ717と718にて比較を行う。718で行う比較の方法としては二つのデータが必ずしも同じである必要はない。映像データには少なからずノイズが乗るものである。そのため、ノイズが全く無いデータでない限り二つのデータが同じであることは無い。718では必要精度により、二つのデータの誤差範囲を決めてやるのがよい。比較方法として、二つのデータを減算して演算結果から静止画かどうか判断する方法がある他、フレームのはじめに前フレームのデータ717を反転させてフレームデータ(レジスタ)716に入力させて、1F間に加算されたフレームデータ716がいかに0に近づくかにより静止画を判断する方法もある。712、714は加算器を使用しているが前フレームのデータ717から減算器を用いていかに0に近

づくかで静止画かどうか判断する方法もある。

図 7 1 では表示領域全てのデータを加算することにより、静止画かどうか判断している。しかし、表示画像によっては 5 0 % が静止画で残り 5 0 % が動画と言う場合もありえる。そのため、カウンタ 7 1 3 とカウンタ 7 1 5 により、画面を複数に分割して画面内のどの範囲が静止画かどうか判断して様々な処理を行う方法も有効である。

比較器 7 1 8 が静止画と判断した場合、カウンタ 7 1 9 をカウントアップする。逆に動画と判断した場合はカウンタ 7 1 9 をリセットする。つまりカウンタ 7 1 9 の値が静止画が続いている期間ということになる。

まず、このカウンタ 7 1 9 を利用して、E L 素子 1 5 の劣化速度を落とすために点灯率を落とす方法を提案する。

カウンタ 7 1 9 がある値になった時点で信号線 7 1 0 1 を操作する。この信号線 7 1 0 1 は H I のときに点灯率を強制的に制御する信号線である。7 1 0 内で点灯率制御値 5 5 6 と信号線 7 1 0 1 がつながるモジュールを用意し、信号線 7 1 0 1 が H I の場合、強制的に点灯率を現在の $1/2$ に落とすように回路構成する。このとき強制的に点灯率を落とす値は $1/2$ に固定する必要は無く、必要に応じて点灯率を減少させるようにする。点灯率が減少するため、有機 E L 素子 1 5 は発光量が減少し、寿命劣化の速度を落とすことが可能である。もちろん、7 1 0 1 が L O W のときに点灯率を落とすように制御しても構わない。

しかし、劣化速度を上記の方法で落としても長時間流していれば焼きつきは起きてしまう。そのため、長時間静止画状況が続いた場合、有機 E L 素子 1 5 に流す電流を完全に止めてやる必要がある。そのために信号線 7 1 0 2 を用いて信号線 6 2 b を強制的に操作して、強制的に有機 E L 素子に電流を流す期間を制御するスイッチング素子を O F F にして有機 E L 素子に電流が流れるのを阻止する。信号線 6 2 b は先に示した

とおり、スイッチング素子 11d を操作するゲート信号線 17b を強制的に H I, L O W どちらかに固定することができる信号線であり、これを信号線 7102 で制御することにより、長時間静止画が続いた場合に有機 E L 素子の発光を止めることが出来るため有機 E L 素子の焼きつきを防ぐことが可能となる。

更に有機 E L 素子を利用した表示装置では静止画を検出できることにメリットがある。左記に示したように有機 E L 素子は間欠駆動を行うことが可能であり、本発明でも点灯率制御値を制御することにより、点灯率を制御している。先に示したように間欠駆動において、黒を一括で挿入することにより、映像の輪郭をはっきりさせることが可能となり、画像が非常に良好となる。しかし、黒を一括で挿入することはデメリットも有している。挿入する黒領域が大きくなれば大きくなるほど、人間の目が黒挿入に追いつくことが可能となり、黒挿入がちらつきとして見えでしまうと言う問題がある。これは主に静止画でよく見られる問題であり、動画の場合、映像の変化により、黒挿入のちらつきは見えない。黒を分割して挿入するとこの現象は改善されるが、同時に黒一括挿入によって輪郭をはっきり表示させると言う効果は使えないことになる。

そこで図 7 2 に示すように動画表示の場合、黒を一括で挿入する駆動方法を行い、静止を検出すると黒を分割して挿入することにより、静止画時のちらつきを防止する駆動方法について提案する。

図 7 3 にてカウンター 554 と点灯率制御値を利用して黒を分割して挿入するための回路構成について説明する。先に示したようにスイッチングトランジスタ 11d はゲート信号線 17b によって制御され、ゲート信号線 17b はゲートドライバ 12 に入力される S T 2 によって決まる。図 7 5 に示すように S T 2 が 1 H 単位で O N / O F F を繰り返すと、スイッチングトランジスタ 11d は 1 H ごとに O N / O F F を繰り返し、

7 2 2 のように黒が分割されて挿入されるような画像となる。そこで、7 3 1 のようなセクタを多数使用して黒の分割挿入を実現する。

7 1 0 の回路構成はまず最初にカウンタ 5 5 4 の L S B に注目する。セクタ 7 3 1 は入力値 S が 1 のときに B の値を、0 のときは A の値を出力する。すなわち 7 3 1 a で考えるとカウンタ 5 5 4 の L S B の値が 1 のときは点灯率制御値の M S B の値を出力する。カウンタ 5 5 4 の L S B が 0 のときは 7 3 1 b の出力値が反映される。7 3 1 b はカウンタ 5 5 4 の下位から 2 b i t 目が 1 のときに点灯率制御値の値が 8 b i t の場合、7 b i t 目の値が出力される。これを 3 b i t 目、4 b i t 目・・・と繰り返して行く回路構成になっている。カウンタ 5 5 4 の L S B は 1 H 毎に H I , L O W を繰り返す。点灯率制御値が 8 b i t の場合、8 b i t 目が 1 のときは 1 2 8 以上であるため、2 H に一回は必ず H I になる。すなわち、カウンタ 5 5 4 の L S B をセクタのスイッチにして L S B が 1 のときに点灯率制御値の M S B の値を出力すると、2 H に一回 S T 2 が H I になる。L S B が 0 の場合は一つ左のセクタから出る信号の値が S T 2 に出力される。そしてカウンタ 5 5 4 の L S B が 0 でカウンタ 5 5 4 の下位から 2 b i t 目が 1 のときに点灯率制御値の 7 b i t 目が出力されることになる。つまり点灯率制御値の 7 b i t 目が出力されるのは 4 H に 1 回ということになる。同様に続けて行くと点灯率制御値の 6 b i t 目の値が出力されるのは 8 H に 1 回・・・という形になり。これをくみあわせることにより、黒一括挿入から黒分割挿入に変換させることが可能となる。

上記の黒分割挿入の回路構成と、先に示したフレームメモリを使用する方法を含めて、静止面を検出する回路方法を組み合わせることにより、動画では黒を一括挿入して輪郭をはっきりさせる駆動方法を行い、静止面では黒を分割して挿入することにより一括挿入によるちらつきを防止

する駆動を実現することができる。

先に示したソース信号線 1 8 の浮遊容量 4 5 1 を引きぬく手段としてインピーダンスの低い電圧源 7 7 3 を用意しソース信号線 1 8 に電圧を印加する方法がある。上記の手法をプリチャージ駆動と呼ぶものとする。

プリチャージ駆動の回路構成を図 7 7 に示す。回路内に電圧源 7 7 3 と電圧印加手段 7 7 5 を設ける。電圧印加手段 7 7 5 がスイッチ 7 7 6 を ON にすると電圧源 7 7 3 がソース信号線 1 8 の浮遊容量 4 5 1 を充放電する。図面の都合上 7 7 4 はソースドライバー 1 4 とは別に書いているが、7 7 4 はソースドライバー 1 4 に内蔵しても良い。また、電圧印加手段 7 7 5 によってプリチャージを行うソース信号線 1 8 を選択することを可能にする回路構成にすると、画素単位でプリチャージの ON / OFF を調整できるので細かい設定が可能となる。

本発明では上記の回路構成に静止画検出手段 7 1 1 を使用する。これは 7 1 1 の代わりにフレームメモリなどを用いても構わない。動画に比べて静止画の方が先に示した浮遊容量 4 5 1 による画像劣化が目立つ。よって 7 1 1 により静止画を検出し、比較器 7 7 2 により電圧印加手段 7 7 5 を操作し、プリチャージを行うことにより、静止画時の画像劣化を防ぐことができる。

前記の用に動画を表示する場合に輪郭をはっきりさせる為に黒を一括挿入するのが好ましいのに加えて、有機 EL 表示装置を駆動させるゲートドライバー回路の電力面からしても黒は一括で挿入する方が好ましい。

また、EL 表示パネルを駆動させるゲートドライバー 1 2 はスタートパルス ST 2 をクロック CLK 2 で動作するシフトレジスタ 6 1 b により、各ゲート信号線 1 7 b を動作させる。7 8 1 に示す用に黒を一括で挿入する場合、1 フレーム間に各ゲート信号線 1 7 は 1 回ずつ ON と OFF をするだけで良い。しかし 7 8 2 の用に黒を分割して挿入する場合、

ゲート信号線 17 は繰り返し ON と OFF をすることとなる。このため、複数の信号線を同時に ON・OFF することになりゲートドライバー 12 の消費電力が大きくなるという問題点がある。

以上の観点から、有機 EL 表示装置は通常は黒を一括で挿入する方が好ましい。しかし、黒を一括で挿入する場合静止画において黒を一括で挿入することによるちらつきが見える。そのために静止画、もしくは動きの少ない映像を表示している 本発明搭載パネルの表示状態の説明図である。 本発明搭載パネルの表示状態の説明図である。場合、黒を一括挿入から分割挿入に変化させる仕組みが必要となる。しかし、黒を一括挿入から分割挿入に変えると切り替わりの瞬間にちらつきが見える。これには二つの理由が考えられる。

一つ目の理由は分割挿入への切り替え時の一時的な輝度の劣化が考えられる。

図 79 に示すように P 本の水平走査線の内、S 本の水平走査線が点灯している状況を考える。この時の点灯していない、つまり黒の走査線数は $P - S$ (本) である。これを 2 分割させる場合、点灯していない走査線数は $(P - S) / 2$ (本) ずつになる。切り替わる前は常に S 本の走査線が点灯している状況だが、切り替わりの瞬間のみ $S / 2$ (本) 点灯してから $(P - S) / 2$ (本) の間、点灯走査線数が $S / 2$ になる。この間、表示領域の輝度は $S / 2$ になるため、わずか 1 フレーム内ではあるが輝度減少が発生し、それが画像劣化になっていると考えられる。

二つ目の理由は黒の間隔の急激な変化が考えられる。

黒を一括で挿入すると画像劣化する原因の一つとして、人間の目が無意識に挿入される黒を追っていることが考えられる。そこで黒を一括で挿入している状態から黒を分割して挿入することで、急激に画像が変わったような間隔を覚え、画像劣化のように感じると考えられる。

本発明では以上の二つの問題点を解決し、画像の劣化無く、黒の挿入方法を一括挿入から分割挿入に変化させる方法を提案する。切り替え時に画像の劣化が起こるのは前述のように輝度と黒の感覚の急激な変化であるため、本発明では図 8 9 に示す用に黒の間隔を複数のフレーム間にかけて徐々に分割して行く方法により、切り替え時の画像の劣化を防ぐ。図 8 0 は N 水平走査期間（以後、水平走査期間は H と表記する）分の間隔を作って点灯水平走査線数を 2 分割した場合の輝度の変化を示している。 S 本の水平走査線を点灯させている状況において 2 分割したスタートパルスの前段を 8 0 1 とし、後段を 8 0 2 とすると 8 0 1 と 8 0 2 の点灯水平走査線数は $S/2$ となる（ $S = 2 \cdot 4 \cdot 6 \cdots$ ）。このため、前段のスタートパルス 8 0 1 がゲート信号線に出力された後、 $S/2$ （ H ）の間、EL 表示パネルの点灯している水平走査線数 p は $(S/2) - N$ 本である。その間の表示パネルの輝度は切り替え前に対して

$$\{(p/S) \times 100 \quad (\%) \quad \cdots \quad (6)$$

となる。図 8 1 に示したグラフは一度に図 7 9 と図 8 0 において $N = 1$ で分割した場合の輝度差をグラフで表現したものである。この分割時の輝度が画像劣化に大きく関わっていると考えられる。

式（6）の値は $p = S - N$ のため図 1 0 0 に示すように S と N によって変化する。実測値より式（6）の値が 75% 未満になると画像の劣化が起こることが解析できた。そのため、本発明では式（6）の値が 75% 以上となる N の値、つまり式（6）より $N \leq S/4$ （ただし $N \geq 1$ ）ずつ黒の挿入間隔を広げて行く方法を提案する。式（6）の値が 75% 以上であれば画像劣化は起こらないが、80% 以上であれば、更に効果が期待できる。最も好ましくは 90% 以上（ $N \leq S/10$ ）がよい。

ただし、本発明では輝度が 75% 未満にならなければ、どのような変化をさせても構わない。図 7 9 では S 本の水平走査線が点灯している状

態から点灯水平走査線数を2分割する場合に、 $S/2$ にしているがこれを S' 本と $S-S'$ 本に分割しても構わない($S' < S$)。また、一度に分割する量は2分割に限るものではない。仮に $N=3$ であるとする、1 水平走査期間ずつの間隔をあけると一度に4分割しても輝度は90%以上を保つことが可能であるため、処理に影響はない。図82では黒の挿入間隔を一定にする為、黒の挿入間隔が同じになる場所まで点灯間隔を制御した後に次の分割へと移っている。しかし、図83に示すように先に分割してから黒の挿入間隔を調整しても構わない。また、点灯間隔はそろえた方が画像劣化の改善効果が高いが必ずしもそろえる必要はない。

前記の方法は黒の挿入間隔を徐々に広げて行く方式であるが、図84のように逆に点灯水平走査線数を徐々に減らして行くやり方でも良い。 S 本点灯している状況から $S-N$ 本と N 本に分割し、次は $S-2N$ 本と $2N$ 本に分割すると言う方法で点灯させると、輝度は90%未満にはならないため、輝度の変化による画像劣化は起こらない。この方法は画像劣化の二つ目の理由である黒の挿入間隔の急激な変化を起こしてしまうため、画像劣化が起こると考えられる。しかし前述の通り、輝度の変化による画像劣化は解決できる為、効果がある。

図85に本発明の駆動方法を実現する回路構成図を示す。本発明の回路構成は二つのカウンター回路851、852、その二つのカウンターから信号を生成する回路853、854とその二つのカウンターの加算値を制御する加算値制御回路855、そして853から出力される出力856と854から出力される出力857のどちらかを出力するセレクター858により構成される。

回路854は図73に示した点灯率制御値とカウンター554の値から波形を分割して出力する回路をより遅延の少ない回路に構成しなおし

たものである。図 7 3 の回路と 8 5 4 は同じものであり、どちらを使用しても構わない。回路 8 5 3 はカウンタ 8 5 1 が 0 のときに出力 8 5 6 を H I にする。また、加算値制御回路 8 5 5 内で、点灯率制御値から出力 8 5 6 を L O W にするカウンタ値を生成する。点灯率制御値が N ビットであり、ゲートドライバ 1 2 に入力するスタートパルス S T 2 を 2 の t 乗に分割する場合、点灯率制御値の上位 (N - t) ビットの値になった時点で、出力 8 5 6 を L O W にする。また、カウンタ 8 5 1 は (N - t) ビットが全部 1 になる値で 0 に初期化する用に設定する。このカウンタ 8 5 1 を初期化する時に回路 8 5 4 からの出力 8 5 7 を選択するようにセレクタ 8 5 8 を制御する。

上記のような設定を行うのは回路構成を容易にする為である。

点灯率制御値は必ずしも割り切れる値とは限らない。スタートパルス を 2 の t 乗に分割する際に点灯率制御値が割り切れない場合は、分割したスタートパルスの長さが異なることになる。長さの違うスタートパルスを制御するには新たな回路構成が必要となり、回路構成が複雑となる。

そこで上記のような回路構成を使う利点が生まれる。スタートパルスを 2 の t 乗分割した場合、点灯率制御値の下位から t ビット間の値は点灯率制御値を 2 の t 乗分割した時の余りである。この余りの部分を補完することで回路の分割を可能にする。回路 8 5 4 と同等の図 7 3 に示す回路ににおいてカウンタ 8 5 2 の上位 t ビットが変化する時に点灯率制御値の下位から t ビット間のデータに応じて出力する。カウンタ 8 5 2 の上位 t ビット間が変化する時とカウンタ 8 5 1 の初期化時は同期している為、カウンタ 8 5 1 の初期化時に回路 8 5 4 の出力 8 5 7 をセレクタ 8 5 8 で選択することにより、余りの部分を補完することが可能となり、補完することでスタートパルスの分割が可能になる。こ

の回路構成を用いることで回路規模を小さくすることが可能である。

実際の値を用いて、図 8 6 にて上記回路の処理の流れについて説明する。8 6 1 が回路 8 5 3 の出力 8 5 6 であり、8 6 4 が回路 8 5 4 の出力 8 5 7 である。8 6 3 はカウンタ 8 5 1 の値であり、8 6 4 はカウンタ 8 5 2 の値である。点灯率制御値が 3 ビットの容量を持ち、値が 3 であるとする。2 進数で表記すると 0 1 1 である。これを 2 分割する場合、 $t = 1$ となるのでカウンタ 8 5 1 を初期化する値は 2 進数表記で 1 1、つまり 1 0 進数で 3 であり、回路 8 5 3 において出力を LOW に落とす値は 0 1 で 1 0 進数で 1 である。回路 8 5 3 ではカウンタ 8 5 1 が 0 で出力が HI になり、1 で出力が LOW になる。回路 8 5 4 ではカウンタ 8 5 2 が 2・4・6 のときに出力が HI になる。回路 8 5 4 の出力 8 5 7 を選択する期間はカウンタ 8 5 1 の初期化時、つまりカウンタ 8 5 2 が 4 のときであるので、この二つの出力を上記の回路構成により合成すると 8 6 5 のようになり、スタートパルスが 2 分割できることが確認できる。

続いて、加算値制御装置を使用した黒の挿入間隔を徐々に変化させる回路構成について説明する。加算値制御装置 8 5 5 は二つのカウンタ 8 5 1、8 5 2 を同時に制御する為に使用する。加算値制御装置 8 5 5 は 1 ずつ加算する状態と点灯率制御値と波形の分割数、または黒挿入の間隔から導き出される値を加算する状態と、何も加算しない状態を状況に応じて使い分けることにより、黒の挿入間隔を制御するものである。図 8 7 にて、加算値制御装置の状態の変化について説明する。カウンタ 8 5 1 が初期化される値を Y、出力 8 5 6 が LOW になる値を X とする。8 7 0 1 は垂直同期信号であり、8 7 0 2 は黒一括挿入状態のスタートパルス、8 7 0 3 は前段の黒挿入の間隔 8 7 0 4 を N (H) としたときの状態であり、8 7 0 5 は前段の黒挿入の間隔 8 7 0 4 と後段の黒

挿入 8706 の間隔をほぼ同間隔にした状態である。8703 の状態から 8705 の状態に変化させると前述の画像劣化が起きるため、8703 の状態で前段の黒挿入の間隔 8704 を $N \cdot 2N \cdot 3N \cdots$ と徐々に広げて、最終的に 8705 の状態にもって行くことで画像劣化を防ぐ。図 87 のグラフにより 8703 の状態の加算値制御回路 855 の動作について説明する。8707 に示す破線はカウンタ 851, 852 が 1 ずつ上昇した場合のカウンタの値のグラフである。それに対して実線で示したグラフ 8708 は加算値制御回路 855 によってカウンタ 851, 852 の増加値を制御されたカウンタの値のグラフである。カウンタ 851 の値が X になるまで、加算値制御回路 855 はカウンタ 851, 852 を 1 ずつ増やすように制御する。そしてカウンタ 851 の値が X の時点でスタートパルスは LOW になる。本来、次にスタートパルスが HI になるのはカウンタ 851 が初期化される Y のときであり、その間は $Y - X$ (H) 期間あるはずである。ここで加算値制御装置 855 は 8709 に示すようにカウンタ 851, 852 が $Y - N$ の値になるように値を加えるように制御する。これによってスタートパルスが次に HI になるまでの期間が N (H) に短縮される。ここで加算値制御装置 855 は 8710 のようにカウンタ 851, 852 に加算する値を 1 に戻す。カウンタ 851, 852 は $N - 1$ (H) 後には値が Y に達する。8709 の値の加算のやり方によって Y の値に到達するまでの期間は変化する。8709 がカウンタ 851 に対して非同期で行われる場合、 Y の値に到達するまでの期間は N (H) になる可能性がある。本発明ではどちらの加え方でもよい。そこでカウンタ 851 は初期化され、出力 857 が選択された後、再びスタートパルスが HI になる。これにより、前段の黒挿入の間隔 8704 が N (H) になる。スタートパルスが HI になってから X (H) 後、再びスタートパルスは LO

Wになる。ここで加算値制御装置 855 は 8711 に示すようにカウンタ 851, 852 の値を 8707 の値に等しくする為に、カウンタ 851, 852 が無加算状態になるように制御する。8709 の期間に加えた値と同様の期間、無加算状態を続けることにより、カウンタ 851, 852 は 8707 の値と等しくなる。カウンタ 851, 852 の値が 8707 と等しくなると、加算値制御装置 855 はカウンタ 851, 852 の増加値を 1 にもどす。2 分割から 4 分割に変化する時のカウンタ 851, 852 の変化図を図 88 に示し、その際の黒挿入間隔の変化を図 89 に示す。図 89 より上記の駆動方法を使用すると、急激な輝度変化による画像劣化と、急激な黒の挿入間隔の変化による画像劣化の問題を解決した黒の挿入間隔を徐々に調整する駆動方法が可能であることが分かる。

本発明は蓄積容量 19 にプログラミングされた電荷により駆動トランジスタ 11a、もしくは 271b が流す電流をスイッチングトランジスタ 11d が ON, OFF することにより、有機 EL 素子 15 に電流を印加する期間を制御する回路構成であれば、図 1 に限らず図 27 のような回路構成でも使用が可能である。また、回路構成に使用される TFT は P チャンネルでも N チャンネルでも本発明の駆動方法には影響しない。図 133 に示す回路構成は N チャンネルで構成されているが、この構成にも適用可能である。加えてソースドライバ 14 の構成には影響されない。図 90 のような蓄積容量 901 を直接電圧でチャージして駆動トランジスタ 902 を駆動させる電圧駆動方式のような回路であっても本発明の駆動方式は使用可能である。図 76 のような一般的にカレントミラーと呼ばれる TFT のミラー比を用いて電流量を決めるディスプレイにも使用可能である。

また、本駆動方式は点灯率の制御によりパネルの電流値を制御する駆

動方法であるが、図 9 6 に示すように点灯率を制御するためにゲートドライバ 1 2 に入力されている信号線 S T 2 を 9 6 1 のモジュールに入力し、図 9 7 のように点灯率に応じた電流値になるようにソースドライバ 1 4 の電子ボリュームを制御することによってソース信号泉 1 8 の電流を調整することでパネルの電流量を制御する方法も可能である。尚、9 6 2 は本発明に記載される電流量を制御するためのあらゆる駆動方法が適応されるものである。

前述の図 9 8 に示すような外部から送られてくるデータをもとに点灯率を制御する駆動方法は有機 E L 素子の寿命改善に効果がある。有機 E L 素子は図 9 1 に示すようにデバイスの温度 t が上がると有機 E L 素子の寿命が劣化する。また、有機 E L 素子を用いたデバイスはデバイスに流れる電流量 I に比例して温度上昇値 Δt が増加する。そのため、前述の点灯率を制御する駆動方法はデバイスに流れる電流量を抑制することが可能なため、デバイスの温度上昇を防ぐことができ、有機 E L 素子の寿命を改善することが可能である。

有機 E L 素子は図 1 2 に示すように有機 E L 素子 1 5 に流れる電流量に比例して発光量が大きくなる。そのため、有機 E L 素子を用いたディスプレイは有機 E L 素子に流れる電流を制御することにより映像の表現範囲を広げることが可能である。しかし、前述の通り有機 E L 素子を用いたデバイスはデバイスに流れる電流量に比例して温度が上昇する為、有機 E L 素子の劣化を引き起こしてしまう。そのために本発明では前述のように表示データから点灯率を制御することによりデバイスに流れる電流量を抑制する駆動を行い、映像の表現範囲を広げる駆動を提案した。しかしこの駆動方法でも点灯率の制御には限界がある為、映像の表現範囲を点灯率の倍率以上に広げることができない。

そこで本発明では図 9 2 に示すように入力される外部データが小さい

場合、点灯率を上げるだけでなく、ソースドライバー14の電子ボリュームを制御することにより、ソース信号線に流す電流の基準電流値を制御し、画素に流れる電流量を大きくして有機EL素子を用いたディスプレイの映像表現範囲を広げる駆動方法を提案する。本駆動使用時の外部データとデバイス全体の電流量の図を図93に示す。931は本駆動不使用時の電流値であり、932は本発明の点灯率抑制駆動を用いた場合の電流値である。さらに電子ボリュームを制御した際に得られる電流値が933であり、この図のとおり、電子ボリュームを変化させる範囲は点灯率制御駆動での最大電流値になる外部データの値を p とすると、外部データ x が $0 \leq x \leq p$ となる。

図94に1画素あたりの階調と輝度の関係図を示す。941は点灯率制御駆動をしない場合の関係図である。942は点灯率を行った場合の最大点灯率時の関係図である。943は点灯率制御駆動に加えて、基準電流制御駆動を行った場合の関係図である。寿命、バッテリーの関係で941の関係でしか電流を流せない構成の場合、点灯率の最大と最小時の比が3:1で点灯率制御駆動を行うと942は941の4倍明るく点灯させることができる。それに加えて、さらにソースドライバー14の電子ボリュームにより、基準電流値を3倍まで可変する場合、943は942のさらに3倍の明るさで発光させることが可能になり、941と比較すると12倍もの明るさで発光させることが可能になるため、1画素あたりの表現範囲は12倍になる。これにより、多彩な画像表現が可能となる。

有機EL素子15に流れる電流量を増やすには前述のようにソースドライバー14の電子ボリュームを制御する。制御する方法は電子ボリュームだけとは限らない、例えばD/Aコンバーターを使用して電圧を変化させても良い。蓄積容量19を電圧で直接チャージするような構成の場合でもチャージする電圧をデジタルデータにより制御できる構造であ

れば本発明を適用することが可能である。

電子ボリュームの設定には表示データ集計回路 951 の出力を利用する。表示データは図 95 では映像データである RGBが入っているが、サーミスタを利用した温度データなどデバイスの状況を確認できるデータであればなんでも使用可能である。951 は構造としては 552 と同じ構造を持つ。552 と違う点は点灯率を制御するのに必要なビット数よりさらに数ビット下のビットまで出力することである。仮に 952 が点灯率を制御するのに必要なビット数が 8 b i t の場合に映像データの合計値の上位 10 ビット分を出力するように設計したとする。この 10 b i t 分の上位 8 b i t は点灯率を制御するのに使われる。その際に残りの下位 2 b i t は上位 8 b i t の小数点の部分と考えることができる。ソースドライバ 14 の電子ボリュームが 6 b i t で、点灯率が 10 進数で 1 未満の領域において電子ボリュームを制御する場合、951 は点灯率制御に必要な 8 b i t にさらに小数点の部分で電子ボリュームを制御する為に 6 b i t 分を加えて計 14 b i t を出力することになる。これは例えであり、951 の出力を 15 b i t 以上出力し、そのうちの上位 8 b i t を点灯率制御に使用し、下位 6 b i t を電子ボリュームの制御に利用してもかまわない。また、点灯率の制御に使用するビットと、電子ボリュームの制御に利用するビットが重なってもかまわない。たとえば 951 が 10 b i t の出力を行い、上位 8 b i t を点灯率の制御に利用し、下位 6 b i t を電子ボリュームの制御に使用する場合、点灯率制御のデータの下位 4 b i t と電子ボリュームの制御の上位 4 b i t は同じビットを使うことになる。点灯率の制御と電子ボリュームの制御はともにデバイスの発光量を制御するものであるが、ともに明るさを制御する方向（明るくするか、暗くするか）が同じであるので映像上問題がない。まとめると点灯率の制御に a ビット必要とし、電子ボリュームの制御に

b ビット必要である状態で 9 5 1 が X ビット出力する際に 9 5 1 の出力の上位 a ビットを点灯率の制御に利用し、下位 b ビットを電子ボリュームの制御に利用すればよい。9 5 1 の出力データが NOT 回路 9 5 3 により反転されているのは電子ボリュームの変化と表示データの関係は表示データが小さくなると、電子ボリュームの値が大きくなると言った反転の関係にあるからである。図 9 2 のように表示データが小さいほど、点灯率を大きくしていくような駆動をする場合、表示データが小さければ小さいほど、電子ボリュームの値を大きくしていく構造になる。そのため、データを NOT 回路により反転させることによりデータが小さければ電子ボリュームが大きくなると言う構造を NOT 回路一つで実現する。これにより回路規模を大きくせずに実現することが可能である。

比較回路 9 5 4 は電子ボリュームを制御するブロックに対してイネーブル信号を出すものである。比較回路 9 5 4 は 9 5 1 から出力されるデータが N ビットで、下位 n ビットで電子ボリュームをする際に上位 (N - n) ビットが 0 かどうか判断するとイネーブル信号を出力する。これにより回路規模を大きくせずに特定の表示データ以下で電子ボリュームを制御する回路構成が実現できる。

また、図 9 9 に示すように点灯率を制御する値の下位数ビットを使用してもかまわない。動作原理としては前述と同じであるが、点灯率を制御する値で制御する場合、点灯率が大きいのほど電子ボリュームの値も大きくすれば良いので NOT 回路を入れる必要はない。この方式は図 6 1 のように表示データから点灯率を制御するデータを作る際にちらつき防止の遅延処理を行うようなモジュールを使用する場合に遅延処理と同時に使用することが可能であるため有効である。

NOT 回路が必要かどうかはソースドライバー 1 4 の電子ボリュームの構成でも変化する。電子ボリュームのスイッチが H I で動作するか、L

OWで動作するかでNOT回路が必要かどうかは変化する。

この方式は点灯率を制御するのに使用している信号線を利用して電子ボリュームを制御するため、回路規模はほとんど大きくせずに電子ボリュームを制御することが可能である。また、この処理により、1画素あたりの表現範囲を大きくすることが可能になるため、より多彩な画像表示が可能となる。

有機EL素子の劣化はデバイスの温度に依存する。また、デバイスの温度上昇はデバイスに流れる電流量の総和と素子に流れる電流量に依存する部分が多い。そのため、有機EL素子の劣化を防ぐためにデバイスの温度に応じて電流量を操作する仕組みが必要となる。デバイスの温度を感知する一つの方法としてデバイス内にサーミスタを配置して、サーミスタとA/Dコンバータにより、デジタルデータに変換して感知する方法がある。しかし、この方法はデバイス内部、もしくは画素内部にサーミスタを配置しなければならず、更にデジタルデータとして感知するためにはA/Dコンバータも必要になるため、回路規模が大きくなるという問題がある。

そのため、本発明では図111に示すような先に示した映像データから点灯走査線数を制御する仕組みを利用して温度制御をする駆動方法を提案する。

図29に先に示した映像データから点灯走査線数を制御する駆動方法を行った場合の映像データと点灯水平走査線数の関係を示す。点灯走査線数とデバイスに流れる電流の関係は1010のようになることから、点灯水平走査線数と映像データから演算処理を行うことにより、デバイスに流れる電流量を把握することが可能になる。そのため図102のような回路構成を利用する。1020はデバイスに表示する映像データである。1021は入力される映像データを加工するための回路である。仮

にRGBの三色が入力されているとして、RGBでデバイスに流れる電流量に差がある場合、1021内でデータに重み付けをすることにより、より正確な電流値を算出することが可能になる。また、データの精度が高くなっても良い場合は1021で下位数ビットを削ることにより、データの精度は落ちるがデータ量自体が小さくなる為、回路規模を小さくすることが可能となる。1022は1021から出力されたデータを加算する回路である。通常の映像データは50Hzから60Hzの間で表示される為、映像データも同じ速度で変化する。しかし、先に述べたように画像のちらつきなどの劣化を防ぐために点灯走査線数の変化は数フレームにかけて徐々に変化させ、また映像も1フレーム単位で画像が大きく変化しつづけることはほとんど無いと言って良い。そのため、()にて数フレーム分のデータを加算し、加算したフレーム数で割ることにより、数フレーム分の平均電流値を求める。この時、加算するフレーム数は2のn乗であることが望ましい。加算するフレーム数が2のn乗でない場合には正確な平均値を取るのに除算器を使う必要があり、回路規模が大きくなる。加算するフレーム数が2のn乗である場合には加算値をnビット分LSB側にシフトすることにより除算するのと同じ効果が得られ、回路規模を小さくすることが可能となる。先に述べたように点灯水平走査線数の変化には10～200フレームかけることから1022の出力も16～256フレーム分の平均データを求めるのが望ましい。60Hzの映像データの場合、1秒に60フレームかかることから、特に64フレーム分の平均値を求めると1022の出力データが1秒あたりの平均電流量とみなせるため、電流量を把握しやすい。

1022の出力はFIFOメモリ1023を含む一定期間の電流値を把握する回路1024に入力される。FIFOメモリ1023は書き込みのアドレスと、読み込みのアドレスを制御するカウンタを内蔵した

メモリであり、メモリ内部の一番新しいデータと一番古いデータを同時に見ることが可能であるため、F I F Oメモリを使用することにより、常に一定期間の電流データを把握することが可能になる。なお、この場合にメモリはかならずしもF I F Oである必要はない。読み込みと書き込みにアドレスのカウンターを用意し、制御することにより新しいデータと古いデータを制御することはF I F Oを使うのと同じことである。

図103によりF I F Oメモリを使用した一定期間の電流値を把握する回路1024の仕組みを説明する。F I F Oメモリは先に示したように書き込みのアドレスと読み込みのアドレスを制御するカウンタを内蔵したメモリである。F I F Oメモリは書き込みのアドレスが読み込みアドレスの一つ手前まで来るとF U L L信号1030を出す。これは読み込みのアドレスの一つ手前まで書き込みのアドレスがきていることを示しており、言い換えればF U L L信号1030が出ている状態でのF I F Oからの出力データ1032はF I F Oメモリの中で一番古いデータであることを示している。1033はF I F O内部のデータの総加算値を収納するためのレジスタである。F I F Oはデータを入れ替えるような構造になるため、出力側データ1032と入力側のデータ1034の差を取り、1035で加算する。1036はF U L L信号によってF I F Oからの出力データ1032か、0かを選択するセレクターである。F U L L信号が出ているときはF I F Oからの出力を選択し、出ていないときは0を選択することにより、1033にはF I F Oメモリ内の一番新しいデータと一番古いデータの差が入力されることになる。また、この方式をとることにより、立ち上げ時からF I F Oメモリが満たされるまでの期間を保証することが可能になり、回路の精度も上げることが可能となる。F I F Oメモリはライトイネーブル信号1031と、リードイネーブル信号1037が存在する。イネーブル信号が入力されている時

にFIFOメモリの入力されるクロックにより書き込みアドレスに入力データが書き込まれたり、出力データ1033が読み込まれたりする。1038の回路によりこのライトイネーブル信号と、リードイネーブル信号をFULL信号により制御する。リードイネーブル信号はFULL信号が出ているときのみFIFOに入力するようにし、ライトイネーブル信号はFULL信号が出ているときはFIFOに入力しないようにする。このような回路構成を用いることにより、FIFOメモリの内部データの精度を上げることが可能になる。

FIFOメモリの容量によって蓄積できるデータすなわち電流量の測定期間が変化する。図104に示すようにデバイスの温度上昇は飽和するまでの時間は発光面積により変化し、発光面積が小さい場合で1分、発光面積が広い場合は10分かかる。そのため、現在から過去1分～10分の間の電流値を把握できる分のメモリを用意する必要がある。また、電流の飽和までの時間はデバイスの大きさ、放熱条件、有機EL素子の材料によっても変化する為、条件によってはもっと長い時間の電流値を把握する必要もある。

次に図105により、電流量の制御方法について説明する。前述のように本発明では映像データから点灯水平操作線数を操作することにより、点灯時間を制御して電流量を抑制している。映像データから点灯水平操作線数を制御する方法は最大の点灯水平操作線数1050と最小の点灯水平操作線数1051を点灯率制御回路1054入力し、その二点から演算することにより映像データと点灯水平操作線数との関係を導き出し、入力データ1052に対して出力データ1053を出力する。演算方法は1050と1051との差を取り、映像データによる分割数で除算を行うことにより傾きを出す方法がよい。この際に1060のように1051と1050との差を等分すれば関係は比例関係になるし、1061

のように重みをつけて分割することにより曲線を描くことも可能である。本発明は図 107 に示すように 1050 と 1051 を 1024 の出力値により制御する回路 1070 を用いて電流抑制を行う。1070 に入力されている 1071 は電流抑制を行うかどうかの境界値を入力するものである。1024 からの出力が 1071 より大きい場合には電流抑制を行い、1071 より小さい場合には電流抑制を行わない。電流抑制には前述の用に最大の点灯水平操作線数 1050 と最小の点灯水平操作線数 1051 を操作することによって行う。1024 の出力が 1071 よりも大きい場合は入力されている最大の点灯水平操作線数 1050 と最小の点灯水平操作線数 1051 を下げた値 1072, 1073 を出力することにより電流を抑制するが、下げる方法としては 1071 を越えた場合に一定量下げるか、もしくは 1024 の出力と 1071 の差を演算して、その値分下げる方法がある。後者の方が電流の抑制量を細かく制御できる為、抑制量の精度が高まる。また、1051 と 1050 を制御する場合、下げる値を同じにする必要はない。図 108 のように 1050 だけを下げる方法も考えられる。

図 109 に最大の点灯水平操作線数 1050 と最小の点灯水平操作線数 1051 を制御した場合の点灯水平操作線数と映像データとの関係と、制御を行った場合の映像データに対するデバイスに流れる電流量の関係図を示す。

1093 は全く点灯水平走査線数を制御しない場合である。1094 は点灯水平走査線数を制御した場合である。1095 は 1051, 1050 を制御した場合である。一定時間電流量を抑制するとその間 1033 に入力されるデータが小さくなる為、結果として 1024 から出力される値が小さくなり電流の抑制値が小さくなりまた 1090 のような状況に戻る。これによりサーミスタなどの外部回路を用いて温度の測定をし

なくとも映像データだけで温度上昇を抑制する駆動を行うことが可能である。

また、温度上昇は一箇所が集中的に点灯することによっても上昇しやすい。そのため、図 7 1 のような静止画を検出する回路を用いることにより、静止画期間を 1 0 5 1, 1 0 5 0 の制御値として利用することも非常に有効な手段である。その際の回路構成図は図 1 1 0 のようになる。

前述のように間欠駆動を行い、黒を一括で挿入すると、動画表示時に輪郭がはっきりとした鮮明な画像を作ることが可能となる。しかし、間欠駆動における黒挿入率が高くなると画面がちらついて見えるという問題点がある。特に有機 E L 素子を用いたディスプレイでは液晶ディスプレイと違って白から黒に変わる（もしくはその逆）速度が速いため、より顕著にちらつきが見えてしまう。ちらつきを抑える駆動方法として図 8 5 に示すような回路構成を用いることによりちらつきの見えやすい静止画期間や、黒挿入率が非常に高い状況下で、黒挿入を分割する回路構成を用いることでちらつきを抑える方法がある。しかし、この駆動方法は画面の一部のみが動いている動画の場合は黒を分割挿入しないため、ちらつきが発生してしまう。画面の表示状態を正確に判断するのは非常に困難であり、この問題を解決することはこの駆動方法では不可能である。そのため、図 1 1 2 に示すように黒挿入率がちらつきが起きる領域に入ると黒挿入の場所を新たに作ることにより、ちらつきを抑え、且つ一定の黒挿入の間隔を維持することにより動画性能の向上を実現する駆動方法を提案する。

前述のように有機 E L ディスプレイにおいて間欠駆動を行う場合、トランジスタ 1 1 d を制御することによって行う。また、トランジスタ 1 1 d はゲートドライバー 1 2 から出力されている 1 7 b によって制御されるため、黒挿入率の制御を行うには 1 7 b を制御すればよい。

本発明では1フレームを8分割して各ブロック単位で黒挿入の制御を行う。1フレームを8分割するため、1つあたりは1フレームの12.5%となる。この12.5%にする理由としては、黒挿入によるちらつきの条件として15%から25%あたりの黒挿入率からちらつきが見え始め、25%から50%間で顕著にちらつきが見えるということが判明したためである。このちらつきが見える黒挿入率以上にしないために、12.5%のブロックにすることにより、一つの黒の塊が12.5%を超えないようにする。ただし、このちらつきの見える範囲はディスプレイの大きさや、発光輝度、映像周波数などで変化するため、ちらつきが見える黒挿入率が小さい場合は1フレームを16分割(6.75%)してもよいし、逆にちらつきが見える黒挿入率が高い場合は1フレームを4分割(25%)としてもよい。

図113に示すように分割した場所に番号をつける。この番号は点灯水平走査線数により点灯する順番を示している。1フレーム間を前述のように8分割したとすると図113のように0・4・2・6・1・5・3・7の順に番号をつける。0番から順番に点灯するように17bを制御する。逆を言えば7番から順に非点灯状態、すなわち黒挿入を行うことになる。1131のように黒挿入が0%から12.5%までの間は7番のブロックを非点灯状態にする。1132のように12.5%から25%までの間は7番のブロックを全部非点灯状態にしたまま、6番の期間を非点灯状態にする。この駆動方法により、黒の塊をある一定量に保ったまま、別の場所に黒挿入を行い、動画性能を向上させたままちらつきを抑えることが可能となる。この駆動を実現する回路構成を図114に示す。例として1フレーム間を2のn乗分割したとする。点灯水平走査線数1142がNビットで構成されている場合、点灯水平走査線数1142の上位nビット1143と点灯順序1144との比較をとる。点

灯順序 1 1 4 4 は水平同期信号でカウントアップするカウンターの値 1 1 4 1 の上位 n ビットを変換器 1 1 4 6 に通した出力値である。点灯順序 1 1 4 4 より 1 1 4 3 が小さい場合、ゲート信号線 1 7 b からの出力を制御する信号 1 1 4 5 は LOW を出力する。この場合、1 1 4 5 が LOW の場合は 1 1 d を OFF 状態にするものとする。点灯順序 1 1 4 4 と 1 1 4 3 が同じ場合、1 1 4 2 の下位 ($N - n$) ビットの値分 HI 出力を行う。1 1 4 4 より 1 1 4 3 が大きい場合、1 1 4 5 は HI 出力を行う。これを行うと図 1 1 3 のようになるため、12.5%以上の黒挿入率がある場合は少なくともひとつの区間で12.5%の黒挿入を確保することができ、一定量の黒挿入を行うことによる動画性能の向上を実現したまま、ちらつきを防止することが可能である。この際、図 1 1 3 のように番号をつけることが最もちらつきを防止することが可能であるが、本発明はこの順番に限定するものではない。あくまで分割期間に番号を振り、番号と点灯水平走査線数の制御線との大小比較を行うことにより、黒挿入の場所を選択するものである。また、図 1 1 5 に示すように動画性能を高めることができる量の黒挿入を確保した後は細かく黒を挿入するという方法も有効である。一般的に動画性能を向上させるには25%以上の黒挿入が必要とされている。また、50%以上の領域に一括して黒挿入を行うとフリッカが起こりやすい。そのため、0から50%までは一括して黒挿入を行い、50%以降はフリッカが起きないように分割して黒挿入を行うように駆動するのが特に良い。

また、変換器 1 1 4 6 は入力値に対して出力値を選択するようなテーブルを作る方法と、図 1 2 2 に示すような上位と下位を順に入れ替えるような変換回路を用いる方法がある。後者のやり方は回路規模を小さくするというメリットがある。

図 1 1 6 ・ 1 1 7 ・ 1 1 8 ・ 1 1 9 ・ 1 2 0 ・ 1 2 1 は図 7 1 に示す

ようなフレームメモリを使わずに静止画を検出する回路構成を実現したものである。この回路構成を用いることにより、回路規模をあまり大きくせずに静止画を検出することが可能である。この回路により有機ELの焼きつきを防止することが可能となる。

有機ELには前述のように素子の劣化による寿命が存在する。素子劣化の原因としては素子の周辺の温度や、素子自体に流れる電流量があげられる。前述のように有機EL素子は電流量に比例して温度が上昇する。有機EL素子を用いたディスプレイは有機EL素子を各画素に配置して構成されているため、各画素に配置された有機EL素子に流れる電流量が増えるほど、各EL素子が発光することによりディスプレイ全体の温度が上昇し、素子の劣化につながる。そのため、有機EL素子を用いたディスプレイではディスプレイ全体の発熱量が多くなるような画像の場合は有機EL素子に流れる電流を抑制する必要がある。

前述のように有機EL素子の電流量を抑制する方法としては図29に示すような入力データに対して有機EL素子の発光時間を制御する方法がある。有機ELの発光時間を制御することにより、電流量が抑制され発熱量が減少し、寿命を改善する効果がある。しかし、有機EL素子に流れる電流量も素子劣化の原因の一つであるため、図123のように素子に流れる電流量自体を抑制することによりディスプレイ全体の電流量を減らす駆動を行うと素子の劣化をさらに防ぐことが可能となる。

素子に流れる電流量自体を抑制する方法はソースドライバー14が駆動トランジスタ11aに電流を流すための基準電流線629の電流量を抑制すればよい。基準電流線629の電流量を抑制する手段としては基準電源線636の電圧を作るための抵抗を可変抵抗にし、抵抗値自体を操作する方法がある。また、図62に示すようにソースドライバー自体に基準電流を操作する電子ボリューム625をつくり、電子ボリューム

6 2 5 を操作する方法がある。図 1 2 4 に電子ボリュームを使って電流量を制御するための回路構成を示す。表示データを集計する回路 1 2 4 1 により映像データを判定し、電流抑制回路 1 2 4 2 に入力する。電流量抑制回路は 5 5 5 のような点灯率を演算する回路や、6 1 2 のような遅延回路を有する回路であり、入力データから電流を抑制するための点灯水平走査線数を算出する回路である。点灯水平走査線の制御でなく電子ボリュームで電流量を制御する場合は、点灯水平走査線数を制御する信号線を変換回路 1 2 4 3 で変換し、電子ボリューム制御回路 1 2 4 4 に入力することにより制御することが可能になる。また、この際、電子ボリューム制御回路（変換回路）1 2 4 4 内に電流抑制方法を選択する信号線 1 2 4 5 を用意することにより、点灯水平走査線数でも電子ボリュームでもどちらでも電流量を制御する回路構成を生成することが可能となる。

しかし、電子ボリューム等で基準電流を抑制して電流量を抑制する方法には欠点がある。

前述のようにソース信号線 1 8 には浮遊容量 4 5 1 が存在する。ソース信号線電圧を変化させるにはこの浮遊容量の電荷を引き抜く必要がある。この引き抜きにかかる時間 ΔT は、 ΔQ （浮遊容量の電荷） $= I$ （ソース信号線に流れる電流） $\times \Delta T = C$ （浮遊容量値） $\times \Delta V$ となる。階調が低くなるほど I の値が小さくなるため、浮遊容量 4 5 1 の電荷を引き抜きにくくなるため、所定輝度に変化する前の信号が画素内部に書き込まれてしまうという問題は、低階調表示ほど顕著に現れる。そのため、電子ボリュームを使用して基準電流量を抑制すると低階調表示時において上記の問題がさらに顕著に現れることになる。そのため、低階調部において階調性を保つことは困難になる。

そのため、本発明では図 1 2 5 に示すように入力されたデータ自体を

変換して、一律データを小さくすることにより電流量を小さくする方法を提案する。データ量自体を小さくするため、表現できる階調は小さくなってしまいが、低階調部でもソースドライバー14の出力自体は小さくならないため、上記のような浮遊容量による書き込み不足の問題はなくなる。また、データ量を小さくすることは即ち有機EL素子に流れる電流量自体も小さくすることになるため、素子劣化を防ぐことが出来る。データを小さくするというのはすなわち表現できる最大階調数を落とすことである。図125に示すように入力データの合計量に対して最大階調数を x から $x/4$ まで落とすことにより、電流量を最大 $1/4$ まで抑制することが可能となる。1251は最大階調数を削減した場合のほかの階調を示す図である。最大階調が $1/4$ まで減少したことにより、それまでの中間階調も同様に減少する。この駆動の利点は通常、階調数を減らすと言うことは1階調あたりの電流量の差が大きくなる。そのため、画像を表示すると明るさの差が目に見えて擬似輪郭が見えるようになるという問題が発生する。しかし、この駆動では最大階調数は減少しているが、1階調あたりの電流量は変化していない。そのため、階調数が減っているとは言っても擬似輪郭は発生しないのである。

データ量を小さくする方法としては図126に示すように入力データを拡張するガンマカーブを変換することによって行う方法がある。ガンマカーブは数点の折れ点を有するガンマカーブ変換回路を用いて行う。図126に示すように電流量を抑制しない場合の折れ点を1261a、1261b・・・1261hとする。それに対して、1262a、1262b・・・1262hのようにデータを減少させるための点を設ける。このそれぞれの折れ点を結んだ線を電流の抑制値1264で分解して、再結線することで1263のようなガンマカーブの生成が可能となり、入力データに対する出力データの比率を崩すことなく全体のデータを

一律に削減することが可能となる。1 2 6 2 a、1 2 6 2 b・・・1 2 6 2 hの値は0が良い。1 2 6 2 a、1 2 6 2 b・・・1 2 6 2 hが0の場合は1 2 6 1 a、1 2 6 1 b・・・1 2 6 1 hの値を制御値で割るだけでよいからである。しかし、本発明は1 2 6 2 a、1 2 6 2 b・・・1 2 6 2 hの値を0に限るものではない。1 2 6 2 a、1 2 6 2 b・・・1 2 6 2 hの値を仮に1 2 6 1 a、1 2 6 1 b・・・1 2 6 1 hの値の1/2に設定するとどのような制御を行っても電流値が1/2までしか下がらないように限定することが可能となる。

前述のようにデータ自体を削減することによる電流抑制法は点灯率を制御する抑制法よりも素子劣化を防ぐ効果があるが、データ自体が削減される分、表現できる階調範囲が減ってしまうと言う欠点がある。また、前述のように点灯率を制御する抑制法は間欠駆動になることにより動画性能が上昇すると言う利点があり、階調性も維持できることから表示映像に関しては点灯率を制御する抑制方法のほうが優れている。

そこで本発明では図1 2 7に示すように一定の抑制量までは点灯率を制御することにより電流量の抑制を行い、それ以降の抑制量はデータ自体を小さくすることにより電流量を抑制する駆動を提案する。図1 2 7の波形は抑制方法の一例である。図1 2 7では電流抑制量が1/2までは点灯率を抑制することにより制御する。そして、残りの1/2から1/4までの抑制はデータ自体を抑制することにより電流量を1/4まで抑制する。データは1/2まで削減することになるので仮にデータが8 b i tで表現されている場合は7 b i t分の階調表現しか出来ないが高点灯領域は基本的に一画素あたりのデータ量が大きく、階調性が判断しにくい領域であるため階調がすくなることのデメリットは少ない。この駆動を行う場合は点灯率100%の白ラスタを表示した場合、発行期間のみで制御する場合と比べて電流量は同じでも画素に瞬間に流れる電

流量は $1/2$ になっているため、素子劣化は 2 倍以上防ぐことが可能となる。

本発明を実現するための回路構成を図 128 に示す。1281 では外から入力されるデータを演算し、映像状態を判断する仕組みを有する。

1282 は 1281 から出力されるデータにより電流量をを制御する仕組みを有する。1283 はガンマカーブからを生成する仕組みを有する。

1283 で生成されたガンマカーブはガンマ変換回路 1284 に入力される。このガンマ変換回路 1294 で入力データ RGB は変換され、ソースドライバ 14 に入力される。1285 は 1282 の出力を点灯水平走査線数の制御とガンマカーブの制御に振り分ける仕組みを有する。点灯水平走査線数の制御値はゲートドライバ 12 に入力され、ガンマカーブの制御値は 1283 に入力される。仮に 1282 の出力が全体の電流量を $1/4$ に制御しようとしているものとする。その際に 1285 では点灯水平走査線数を $1/2$ に制御するように変換し、且つガンマカーブを $1/2$ に制御するように変換する。これにより全体の電流量は $1/4$ になる。1285 で点灯水平走査線数の制御とガンマカーブの制御に振り分ける率を変えることにより、さまざまな電流抑制方法を実現することも可能となる。

また、データ自体を削減する方法の変わりに基準電流量を削減する方法もある。この方法を用いる場合は前述のように浮遊容量による書き込み不足の問題があるが、技術的には可能である。また、回路構成としては複雑になるが、データ自体を削減する方法や、点灯水平走査線数を制御する方法と合わせて使用することも可能である。

本発明の内容は表示装置を駆動させるためのコントローラ IC に適応することが可能である。コントローラ IC には高度な演算機能を持った DSP も含まれる。また、FPGA も含まれる。

図 3 4 は本発明の実施の形態におけるビューファインダの断面図である。但し、説明を容易にするため模式的に描いている。また一部拡大あるいは縮小した箇所が存在し、また、省略した箇所もある。たとえば、図 3 4 において、接眼カバーを省略している。以上のことは他の図面においても該当する。

ボデー 3 4 4 の裏面は暗色あるいは黒色にされている。これは、E L 表示パネル（表示装置）から出射した迷光がボデー 3 4 4 の内面で乱反射し表示コントラストの低下を防止するためである。また、表示パネルの光出射側には位相板（ $\lambda/4$ 板など）1 0 8、偏光板 1 0 9 などが配置されている。

接眼リング 3 4 1 には拡大レンズ 3 4 2 が取り付けられている。観察者は接眼リング 3 4 1 をボデー 3 4 4 内での挿入位置を可変して、表示パネル 3 4 5 の表示画像 5 0 にピントがあうように調整する。

また、必要に応じて表示パネル 3 4 5 の光出射側に正レンズ 3 4 3 を配置すれば、拡大レンズ 3 4 2 に入射する主光線を収束させることができる。そのため、拡大レンズ 3 4 2 のレンズ径を小さくすることができ、ビューファインダを小型化することができる。

図 5 2 はビデオカメラの斜視図である。ビデオカメラは撮影（撮像）レンズ部 5 2 2 とビデオカメラ本体 3 4 4 と具備し、撮影レンズ部 5 2 2 とビューファインダ部 3 4 4 とは背中合わせとなっている。また、ビューファインダ（図 3 4 も参照）3 4 4 には接眼カバーが取り付けられている。観察者（ユーザー）はこの接眼カバー部から表示パネル 3 4 5 の画像 5 0 を観察する。

一方、本発明の E L 表示パネルは表示モニターとしても使用されている。表示部 5 0 は支点 5 2 1 で角度を自由に調整できる。表示部 5 0 を使用しない時は、格納部 5 2 3 に格納される。

スイッチ 5 2 4 は以下の機能を実施する切り替えあるいは制御スイッチである。スイッチ 5 2 4 は表示モード切り替えスイッチである。スイッチ 5 2 4 は、携帯電話などにも取り付けることが好ましい。この表示モード切り替えスイッチ 5 2 4 について説明をする。

以上の切り替え動作は、携帯電話、モニターなどの電源をオンしたときに、表示画面 5 0 を非常に明るく表示し、一定の時間を経過した後は、電力セーブするために、表示輝度を低下させる構成に用いる。また、ユーザーが希望する明るさに設定する機能としても用いることができる。たとえば、屋外などでは、画面を非常に明るくする。屋外では周辺が明るく、画面が全く見えなくなるからである。しかし、高い輝度で表示し続けると E L 素子 1 5 は急激に劣化する。そのため、非常に明るくする場合は、短時間で通常の輝度に復帰させるように構成しておく。さらに、高輝度で表示させる場合は、ユーザーがボタンと押すことにより表示輝度を高くできるような構成しておく。

したがって、ユーザーがスイッチ（ボタン） 5 2 4 で切り替えできるようにしておくか、設定モードで自動的に変更できるか、外光の明るさを検出して自動的に切り替えできるように構成しておくことが好ましい。また、表示輝度を 5 0 %、6 0 %、8 0 % とユーザーなどが設定できるように構成しておくことが好ましい。

なお、表示画面 5 0 はガウス分布表示にすることが好ましい。ガウス分布表示とは、中央部の輝度が明るく、周辺部を比較的暗くする方式である。視覚的には、中央部が明るければ周辺部が暗くとも明るいと感じられる。主観評価によれば、周辺部が中央部に比較して 7 0 % の輝度を保っておれば、視覚的に遜色ない。さらに低減させて、5 0 % 輝度としてもほぼ問題がない。

なお、ガウス分布表示はオンオフできるように切り替えスイッチなど

を設けることが好ましい。たとえば、屋外などで、ガウス表示させると画面周辺部が全く見えなくなるからである。したがって、ユーザーがボタンで切り替えできるようにしておくか、設定モードで自動的に変更できるか、外光の明るさを検出して自動的に切り替えできるように構成しておくことが好ましい。また、周辺輝度を50%、60%、80%とユーザーなどが設定できるように構成しておくことがこのましい。

液晶表示パネルではバックライトで固定のガウス分布を発生させている。したがって、ガウス分布のオンオフを行うことはできない。ガウス分布をオンオフできるのは自己発光型の表示デバイス特有の効果である。

また、フレームレートが所定の時、室内の蛍光灯などの点灯状態と干渉してフリッカが発生する場合がある。つまり、蛍光灯が60Hzの交流で点灯しているとき、EL表示素子15がフレームレート60Hzで動作していると、微妙な干渉が発生し、画面がゆっくりと点滅しているように感じられる場合がある。これをさけるにはフレームレートを変更すればよい。本発明はフレームレートの変更機能を付加している。

以上の機能をスイッチ524で実現できるようにする。スイッチ524は表示画面50のメニューにしたがって、複数回おさえることにより、以上に説明した機能を切り替え実現する。

なお、以上の事項は、携帯電話だけに限定されるものではなく、テレビ、モニターなどに用いることができることはいうまでもない。また、どのような表示状態にあるかをユーザーがすぐに認識できるように、表示画面にアイコン表示をしておくことが好ましい。以上の事項は以下の事項に対しても同様である。

本実施の形態のEL表示装置などはビデオカメラだけでなく、図53に示すような電子カメラ、スチルカメラなどにも適用することができる。表示装置はカメラ本体531に付属されたモニター50として用いる。

カメラ本体 5 3 1 にはシャッタ 5 3 3 の他、スイッチ 5 2 4 が取り付けられている。

以上は表示パネルの表示領域が比較的小型の場合であるが、30インチ以上と大型となると表示画面 5 0 がたわみやすい。その対策のため、本発明では図 5 4 に示すように表示パネルに外枠 5 4 1 をつけ、外枠 5 4 1 をつりさげられるように固定部材 5 4 4 で取り付けしている。この固定部材 5 4 4 を用いて、壁などに取り付ける。

しかし、表示パネルの画面サイズが大きくなると重量も重たくなる。そのため、表示パネルの下側に脚取り付け部 5 4 3 を配置し、複数の脚 5 4 2 で表示パネルの重量を保持できるようにしている。

脚 5 4 2 は A に示すように左右に移動でき、また、脚 5 4 2 は B に示すように収縮できるように構成されている。そのため、狭い場所であっても表示装置を容易に設置することができる。

図 5 4 のテレビでは、画面の表面を保護フィルム（保護板でもよい）で被覆している。これは、表示パネルの表面に物体があたって破損することを防止することが 1 つの目的である。保護フィルムの表面には A I R コートが形成されており、また、表面をエンボス加工することにより表示パネルに外の状況（外光）が写り込むことを抑制している。

保護フィルムと表示パネル間にビーズなどを散布することにより、一定の空間が配置されるように構成されている。また、保護フィルムの裏面に微細な凸部を形成し、この凸部で表示パネルと保護フィルム間に空間を保持させる。このように空間を保持することにより保護フィルムからの衝撃が表示パネルに伝達することを抑制する。

また、保護フィルムと表示パネル間にアルコール、エチレングリコールなど液体あるいはゲル状のアクリル樹脂あるいはエポキシなどの固体樹脂などの光結合剤を配置または注入することも効果がある。界面反射

を防止できるとともに、前記光結合剤が緩衝材として機能するからである。

保護フィルムとしては、ポリカーボネートフィルム（板）、ポリプロピレンフィルム（板）、アクリルフィルム（板）、ポリエステルフィルム（板）、PVAフィルム（板）などが例示される。その他エンジニアリング樹脂フィルム（ABSなど）を用いることができることは言うまでもない。また、強化ガラスなど無機材料からなるものでもよい。保護フィルムを配置するかわりに、表示パネルの表面をエポキシ樹脂、フェノール樹脂、アクリル樹脂で0.5mm以上2.0mm以下の厚みでコーティングすることも同様の効果がある。また、これらの樹脂表面にエンボス加工などを行うことも有効である。

また、保護フィルムあるいはコーティング材料の表面をフッ素コートすることも効果がある。表面についた汚れを洗剤などで容易にふき落とすことができるからである。また、保護フィルムを厚く形成し、フロントライトと兼用してもよい。

本発明の実施例における表示パネルは、3辺フリーの構成と組み合わせることも有効であることはいうまでもない。特に3辺フリーの構成は画素がアモルファスシリコン技術を用いて作製されているときに有効である。また、アモルファスシリコン技術で形成されたパネルでは、トランジスタ素子の特性バラツキのプロセス制御が不可能のため、本発明のN倍パルス駆動、リセット駆動、ダミー画素駆動などを実施することが好ましい。つまり、本発明におけるトランジスタ11などは、ポリシリコン技術によるものに限定するものではなく、アモルファスシリコンによるものであってもよい。つまり、本発明の表示パネルにおいて画素16を構成するトランジスタ11はアモルファスシリコン技術で用いて形成したトランジスタであってもよい。また、ゲートドライバ回路12、

ソースドライバ回路 14 もアモルファスシリコン技術を用いて形成あるいは構成してもよいことは言うまでもない。

本発明の実施例で説明した技術的思想はビデオカメラ、プロジェクター、立体テレビ、プロジェクションテレビなどに適用できる。また、ビューファインダ、携帯電話のモニター、PHS、携帯情報端末およびそのモニター、デジタルカメラおよびそのモニターにも適用できる。

また、電子写真システム、ヘッドマウントディスプレイ、直視モニターディスプレイ、ノートパーソナルコンピュータ、ビデオカメラ、電子スチルカメラにも適用できる。また、現金自動引き出し機のモニター、公衆電話、テレビ電話、パーソナルコンピュータ、腕時計およびその表示装置にも適用できる。

さらに、家庭電器機器の表示モニター、ポケットゲーム機器およびそのモニター、表示パネル用バックライトあるいは家庭用もしくは業務用の照明装置などにも適用あるいは応用展開できることは言うまでもない。照明装置は色温度を可変できるように構成することが好ましい。これは、RGBの画素をストライプ状あるいはドットマトリックス状に形成し、これらに流す電流を調整することにより色温度を変更できる。また、広告あるいはポスターなどの表示装置、RGBの信号器、警報表示灯などにも応用できる。

また、スキャナの光源としても有機EL表示パネルは有効である。RGBのドットマトリックスを光源として、対象物に光を照射し、画像を読み取る。もちろん、単色でもよいことは言うまでもない。また、アクティブマトリックスに限定するものではなく、単純マトリックスでもよい。色温度を調整できるようにすれば画像読み取り精度も向上する。

また、液晶表示装置のバックライトにも有機EL表示装置は有効である。EL表示装置（バックライト）のRGBの画素をストライプ状ある

いはドットマトリックス状に形成し、これらに流す電流を調整することにより色温度を変更でき、また、明るさの調整も容易である。その上、面光源であるから、画面の中央部を明るく、周辺部を暗くするガウス分布を容易に構成できる。また、R、G、B光を交互に走査する、フィールドシーケンシャル方式の液晶表示パネルのバックライトとしても有効である。また、バックライトを点滅しても黒挿入することにより動画表示用などの液晶表示パネルのバックライトとしても用いることができる。

尚、本発明のプログラムは、上述した本発明の自己発光表示装置の駆動回路の全部又は一部の手段（又は、装置、素子等）の機能をコンピュータにより実行させるためのプログラムであって、コンピュータと協働して動作するプログラムである。

又、本発明のプログラムは、上述した本発明の自己発光表示装置の駆動方法の全部又は一部のステップ（又は、工程、動作、作用等）の動作をコンピュータにより実行させるためのプログラムであって、コンピュータと協働して動作するプログラムである。

又、本発明の記録媒体は、上述した本発明の自己発光表示装置の駆動回路の全部又は一部の手段（又は、装置、素子等）の全部又は一部の機能をコンピュータにより実行させるためのプログラムを担持した記録媒体であり、コンピュータにより読み取り可能且つ、読み取られた前記プログラムが前記コンピュータと協働して前記機能を実行する記録媒体である。

又、本発明の記録媒体は、上述した本発明の自己発光表示装置の駆動方法の全部又は一部のステップ（又は、工程、動作、作用等）の全部又は一部の動作をコンピュータにより実行させるためのプログラムを担持した記録媒体であり、コンピュータにより読み取り可能且つ、読み取られた前記プログラムが前記コンピュータと協働して前記動作を実行する

記録媒体である。

尚、本発明の上記「一部の手段（又は、装置、素子等）」とは、それらの複数の手段の内の、一つ又は幾つかの手段を意味し、本発明の上記「一部のステップ（又は、工程、動作、作用等）」とは、それらの複数のステップの内の、一つ又は幾つかのステップを意味する。

又、本発明の上記「手段（又は、装置、素子等）の機能」とは、前記手段の全部又は一部の機能を意味し、本発明の上記「ステップ（又は、工程、動作、作用等）の動作」とは、前記ステップの全部又は一部の動作を意味する。

又、本発明のプログラムの一利用形態は、コンピュータにより読み取り可能な記録媒体に記録され、コンピュータと協働して動作する態様であっても良い。

又、本発明のプログラムの一利用形態は、伝送媒体中を伝送し、コンピュータにより読みとられ、コンピュータと協働して動作する態様であっても良い。

又、記録媒体としては、ROM等が含まれ、伝送媒体としては、インターネット等の伝送媒体、光・電波・音波等が含まれる。

又、上述した本発明のコンピュータは、CPU等の純然たるハードウェアに限らず、ファームウェアや、OS、更に周辺機器を含むものであっても良い。

尚、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

産業上の利用可能性

本発明は、表示画像の輝度が高いとパネルに流れる電流量を減らし、輝度が低いと電流量を増やすことにより有機EL素子やバッテリーを保護しつつ全体的に画像を明るくする。したがって、実用的効果は大きい。

また、本発明の表示パネル、表示装置等は、高画質、良好な動画表示性能、低消費電力、低コスト化、高輝度化等のそれぞれの構成に応じて特徴ある効果を発揮する。

なお、本発明を用いれば、低消費電力の情報表示装置などを構成できるので、電力を消費しない。また、小型軽量化できるので、資源を消費しない。また、高精細の表示パネルであっても十分に対応できる。したがって、地球環境、宇宙環境に優しいこととなる。

請 求 の 範 囲

1. 各画素を構成する複数の自己発光素子が画素列方向と画素行方向にマトリクス状に配置され、前記各自己発光素子のアノード電極とカソード電極の間に電流を流すことにより前記各画素を発光させることで表示部を駆動するための自己発光表示装置の駆動方法であって、

外部から入力される映像データに対応して、前記アノード電極と前記カソード電極の間に流れるべき第1の電流量を取得し、かつ前記第1の電流量は前記映像データ周辺の映像データ値分布状況によらず、予め定められた単一の値を取得する処理を行う第1の処理と、

外部から入力される前記映像データに対応して、前記アノード電極と前記カソード電極の間に流れるべき第2の電流量を取得し、かつ前記第2の電流量は前記映像データ周辺の前記映像データ値分布状況によって、前記第1の電流量が所定の割合で抑制された値が1つ準備され、かつ前記抑制割合は前記映像データ値分布状況に応じて可変である処理を行う第2の処理と、

前記第1または前記第2の処理手段の結果に基づき、前記画素行毎に流れる電流量を制御することで、前記表示部を発光させる自己発光表示装置の駆動方法。

2. 外部から入力される前記映像データの階調値が、第1の所定の階調値よりも、黒表示を行う為の低階調側のときに、前記第1の処理により対応する前記各自己発光素子の前記アノード電極と前記カソード電極の間に印加される前記第1の電流量が決定される請求の範囲第1項記載の、自己発光表示装置の駆動方法。

3. 外部から入力される前記映像データの階調値が、第1の所定の階調値よりも、白表示を行う為の高階調側のときに、前記第2の処理に

より対応する前記各自己発光素子の前記アノード電極と前記カソード電極の間に印加される前記第2の電流量 x が決定され、このとき前記階調値に対し前記第1の処理を行った場合の前記第1の電流量を y としたとき、前記第1の電流量 y と前記第2の電流量 x の間に、

$$0.20y \leq x \leq 0.60y$$

の関係が成立する請求の範囲第1項記載の、自己発光表示装置の駆動方法。

4. 前記印加電流量は、第1の期間に外部から入力される前記映像データの最大値である電流値 i_1 を取得し、第2の期間に入力される前記映像データから適正な電流値 i_2 を演算により求め、前記第2の期間に入力される所定の前記映像データに基づき表示される前記各画素に印加する電流量を比率 i_2 / i_1 に基づき順次算出する処理により決定される請求の範囲第1項から第3項の何れかに記載の、自己発光表示装置の駆動方法。

5. 前記印加電流量は、入力される前記映像データの最大値である第3の電流値 i_3 を取得し、前記各自己発光素子の前記アノード電極と前記カソード電極の間に実際に電流を印加し、最適値をもとめその値を前記第2の電流値 i_4 とし、比率 i_4 / i_3 を入力される前記映像データに乗算することにより、所定の前記映像データに基づき表示される前記各画素に印可する電流量を順次算出することで決定される請求の範囲第1項から第3項の何れかに記載の、表示装置の駆動方法。

6. 外部から入力される前記映像データの階調値が、第1の所定の階調値よりも、白表示を行う為の高階調側で、前記各自己発光素子の前記アノード電極と前記カソード電極の間に印加される電流量は黒挿入率で制御される請求の範囲第1項から第3項の何れかに記載の、自己発光表示装置の駆動方法。

7. 前記黒挿入は1行目から順に終端行まで行われ、1フレーム内で黒領域は一括して挿入される請求の範囲第6項記載の、自己発光表示装置の駆動方法。

8. 前記黒挿入は前記1行目から順に前記終端行まで行われ、前記1フレーム内で前記黒領域は複数の領域に分割して挿入される請求の範囲第7項記載の、自己発光表示装置の駆動方法。

9. 前記黒挿入は、1フレーム内で黒領域は複数の領域に分割して挿入され、1行目から終端行まで順番に行われるのではなく、順番を入れ替えながら挿入される請求の範囲第6項記載の、自己発光表示装置の駆動方法。

10. 外部から入力される前記映像データの階調値が、第1の所定の階調値よりも、白表示を行う為の高階調側で、前記各自己発光素子の前記アノード電極と前記カソード電極の間に印加される電流量はソース線群に流れる電流量を調整することで制御される請求の範囲第1項から第3項の何れかに記載の、自己発光表示装置の駆動方法。

11. 前記ソース線群に流れる前記電流量の前記調整が、基準電流値を増減することにより行われる請求の範囲第10項記載の、自己発光表示装置の駆動方法。

12. 前記ソース線群に流れる前記電流量の前記調整が、階調数を増減することにより行われる請求の範囲第10項記載の、自己発光表示装置の駆動方法。

13. 第1のフレーム期間に前記各自己発光素子の前記アノード電極と前記カソード電極の間に流れる第1の電流と、前記第1のフレーム期間の次の第2のフレーム期間に流れる前記第2の電流との差分を取得し、差分値を $1/n$ (n は1以上の数)にした n 差分電流値を演算し、前記 n 差分電流値より画素行の選択値を決定する請求の範囲第1項から

第 3 項の何れかに記載の、自己発光表示装置の駆動方法。

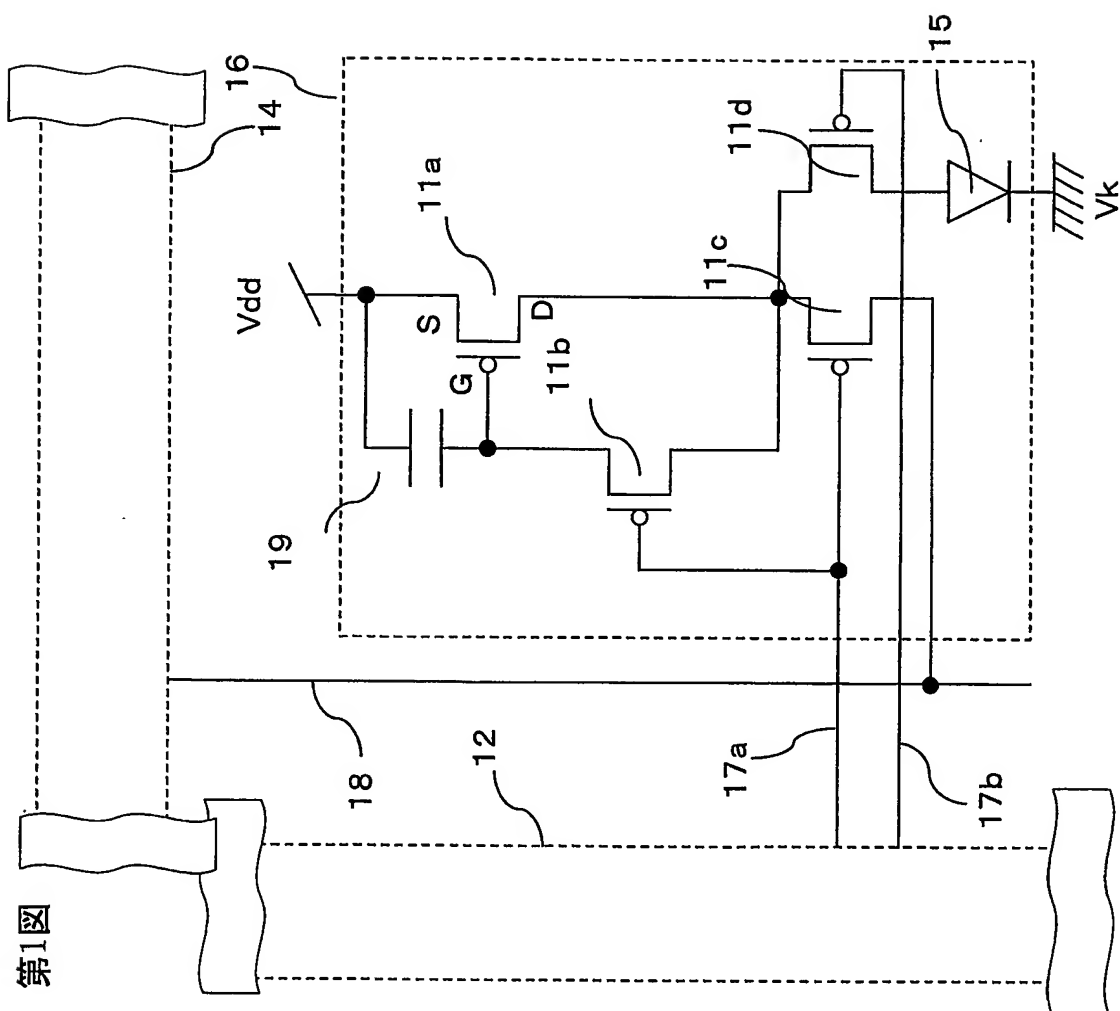
14. 前記 n 値は、 $4 \leq n \leq 256$ である請求の範囲第 13 項記載の、自己発光表示装置の駆動方法。

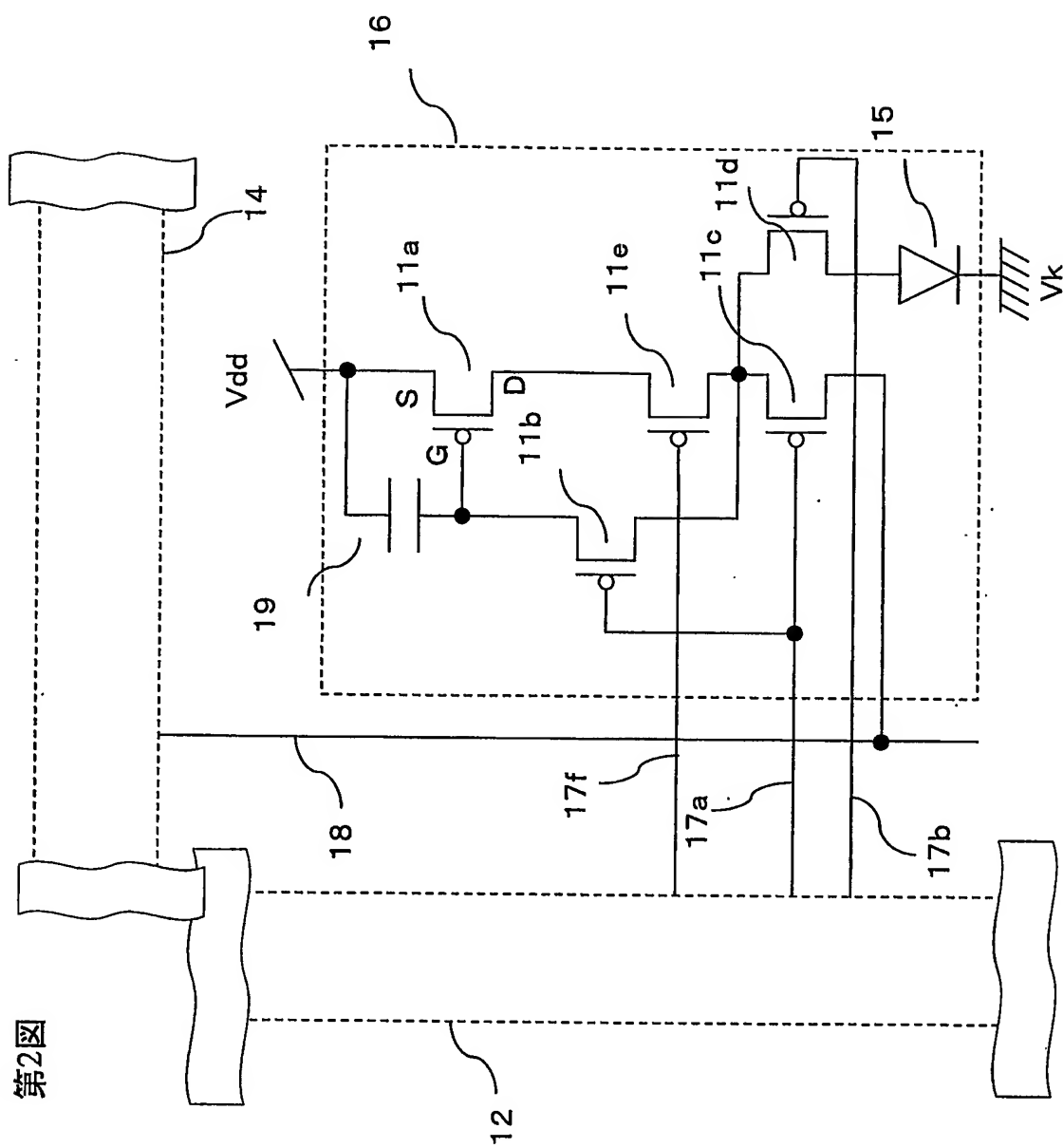
15. 前記各自己発光素子の前記アノード電極と前記カソード電極の間に流れる電流量によって、 γ 定数が最適になるよう補正される請求の範囲第 1 項から第 3 項の何れかに記載の、自己発光表示装置の駆動方法。

16. 前記 γ 定数は複数の γ 曲線の間値を順次組み合わせて構成される曲線上の点の集合である請求の範囲第 15 項記載の、自己発光表示装置の駆動方法。

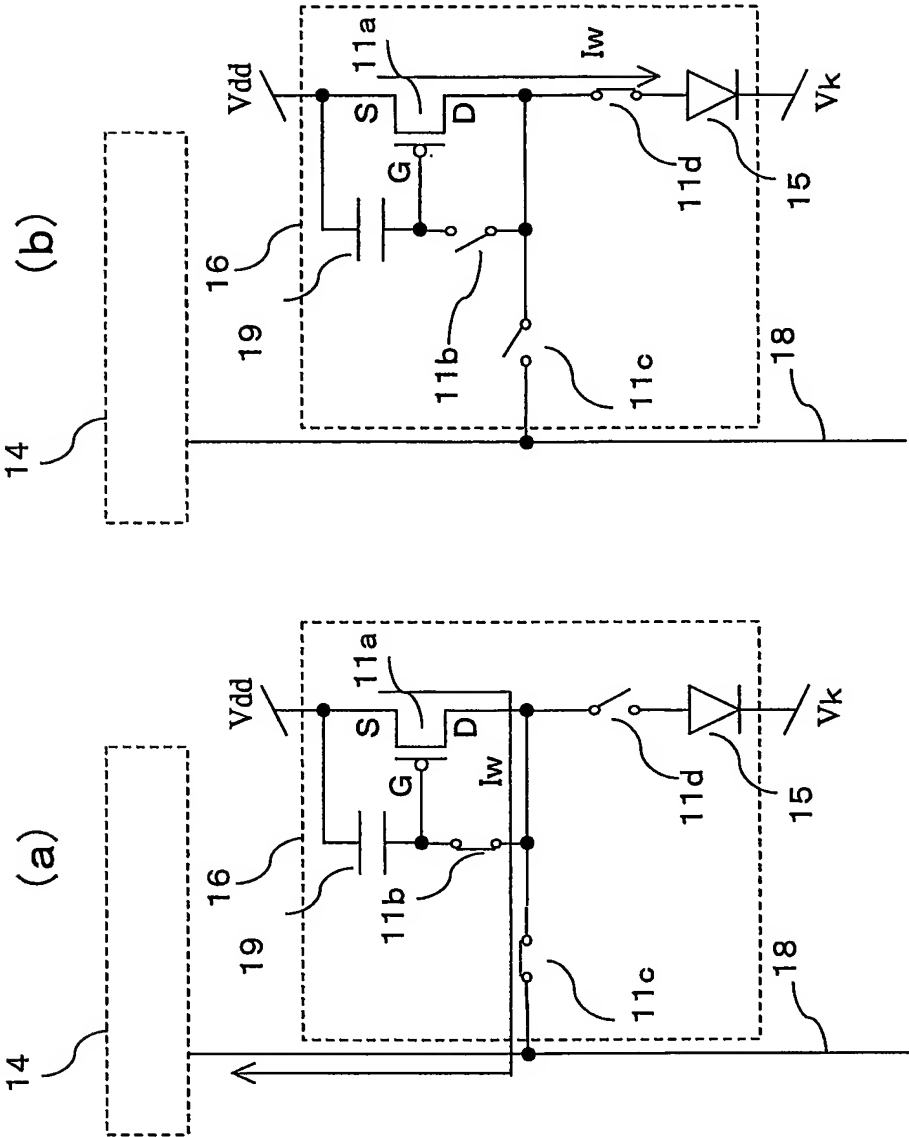
17. 前記 γ 定数の増減は前記自己発光素子の発光期間の長短により調整される請求の範囲第 15 項記載の、自己発光表示装置の駆動方法。

18. 前記第 2 の処理手段に対するスイッチング手段を配設し前記第 2 の処理の入切を制御することで、入にしたときには前記第 1 の処理と前記第 2 の処理の組み合わせで前記各自己発光素子の前記アノード電極と前記カソード電極の間に流れる電流量を決定し、切にしたときには前記第 1 の処理のみで前記各自己発光素子の前記アノード電極と前記カソード電極の間に流れる電流量を決定する請求の範囲第 1 項から第 3 項の何れかに記載の、自己発光表示装置の駆動方法。

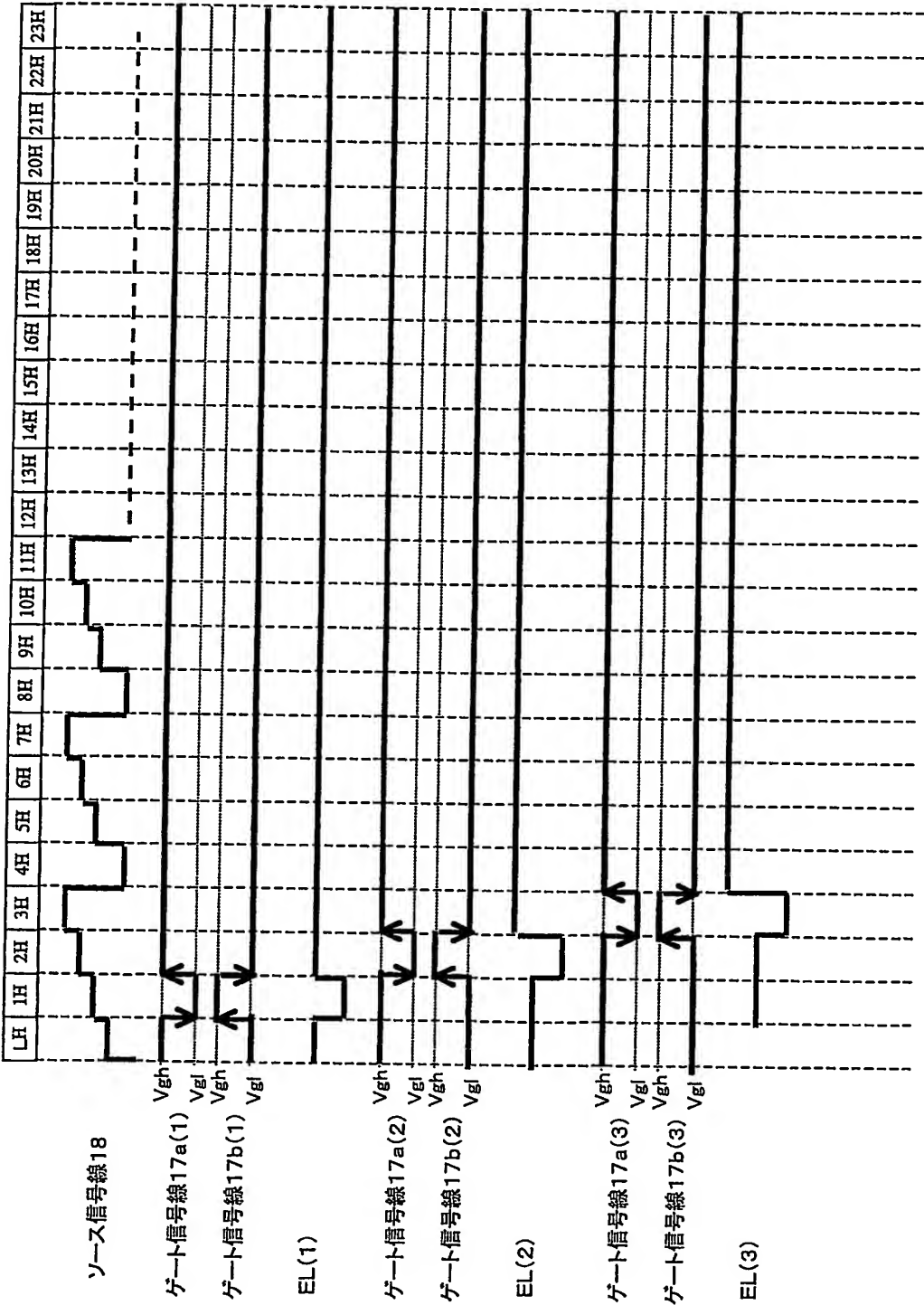




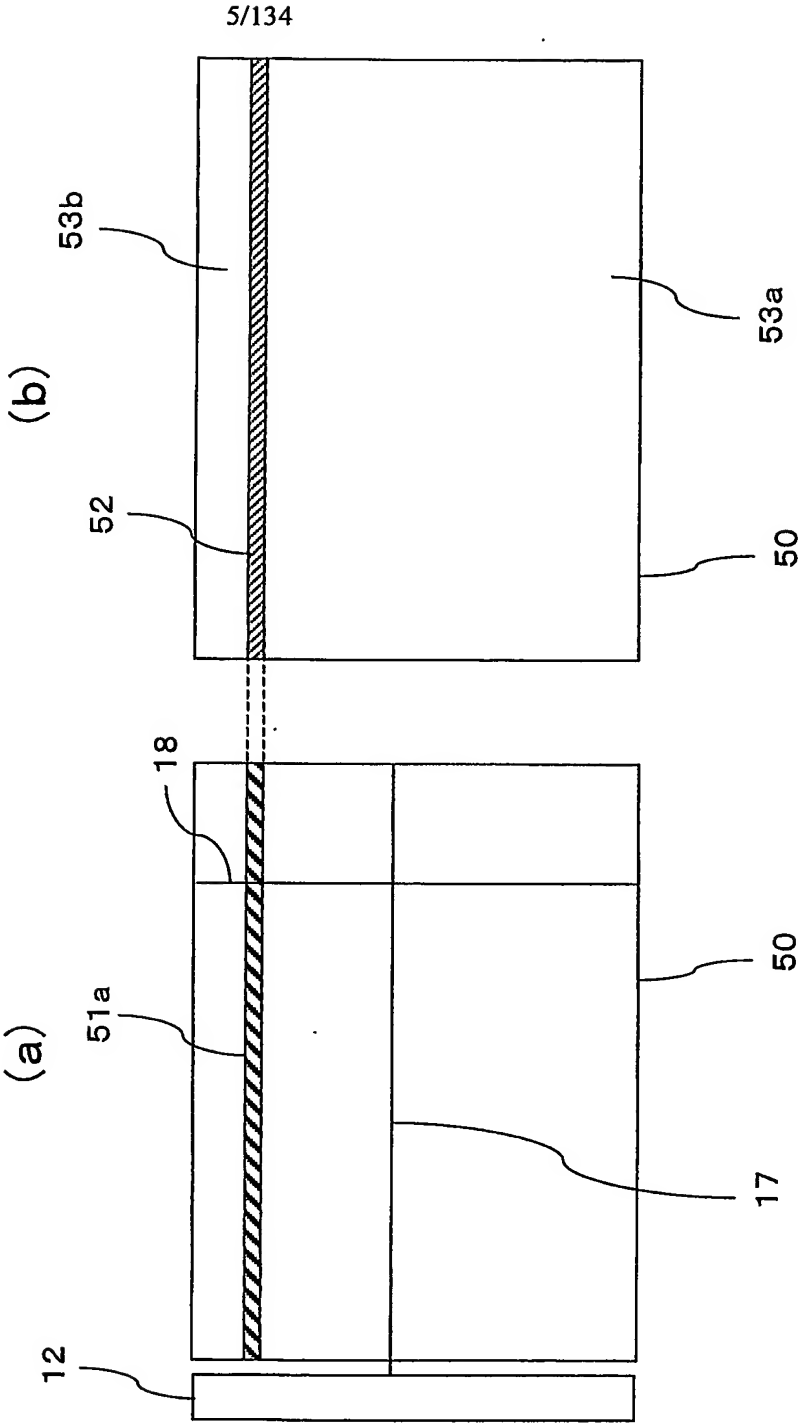
第3図



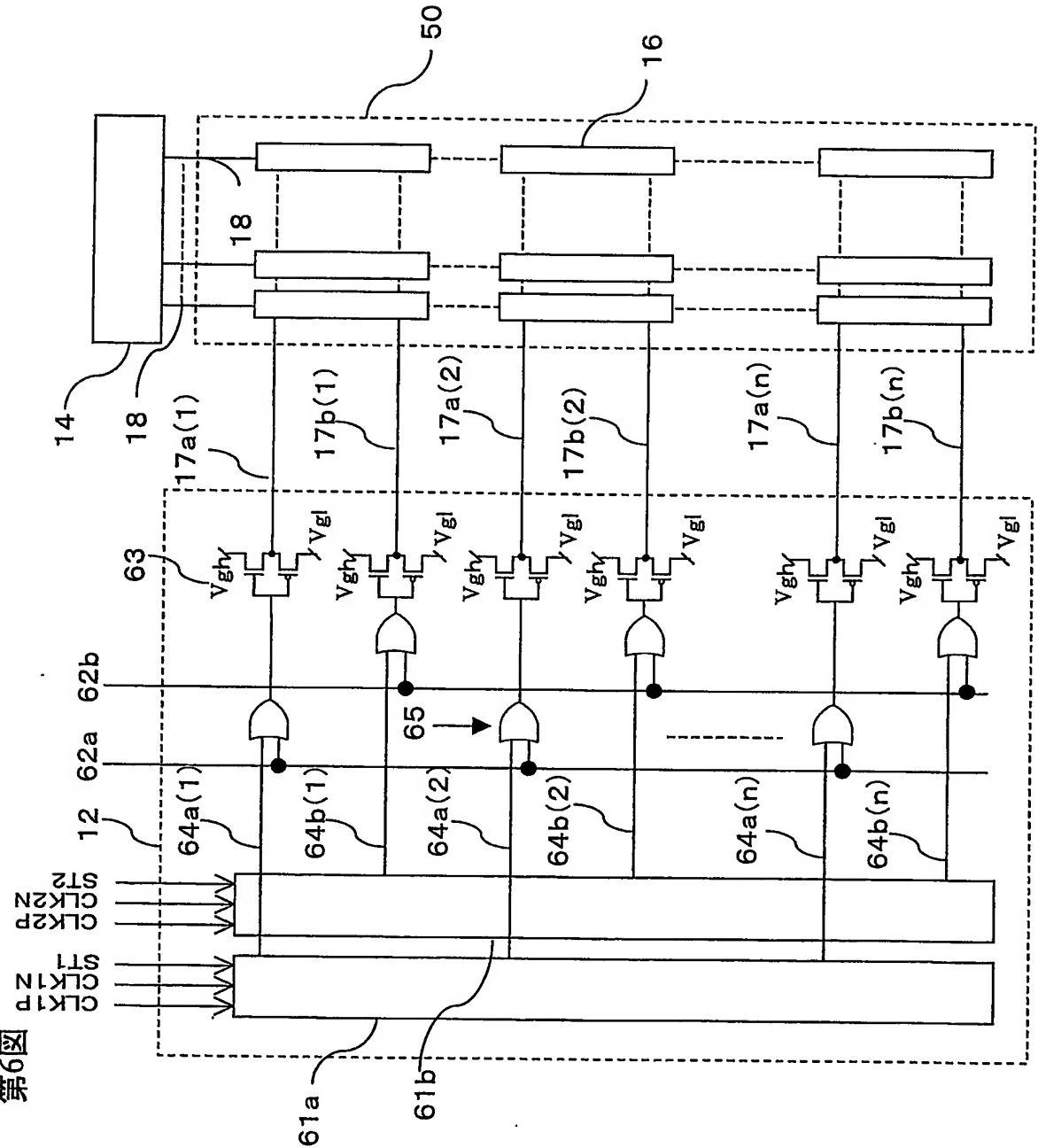
第4図



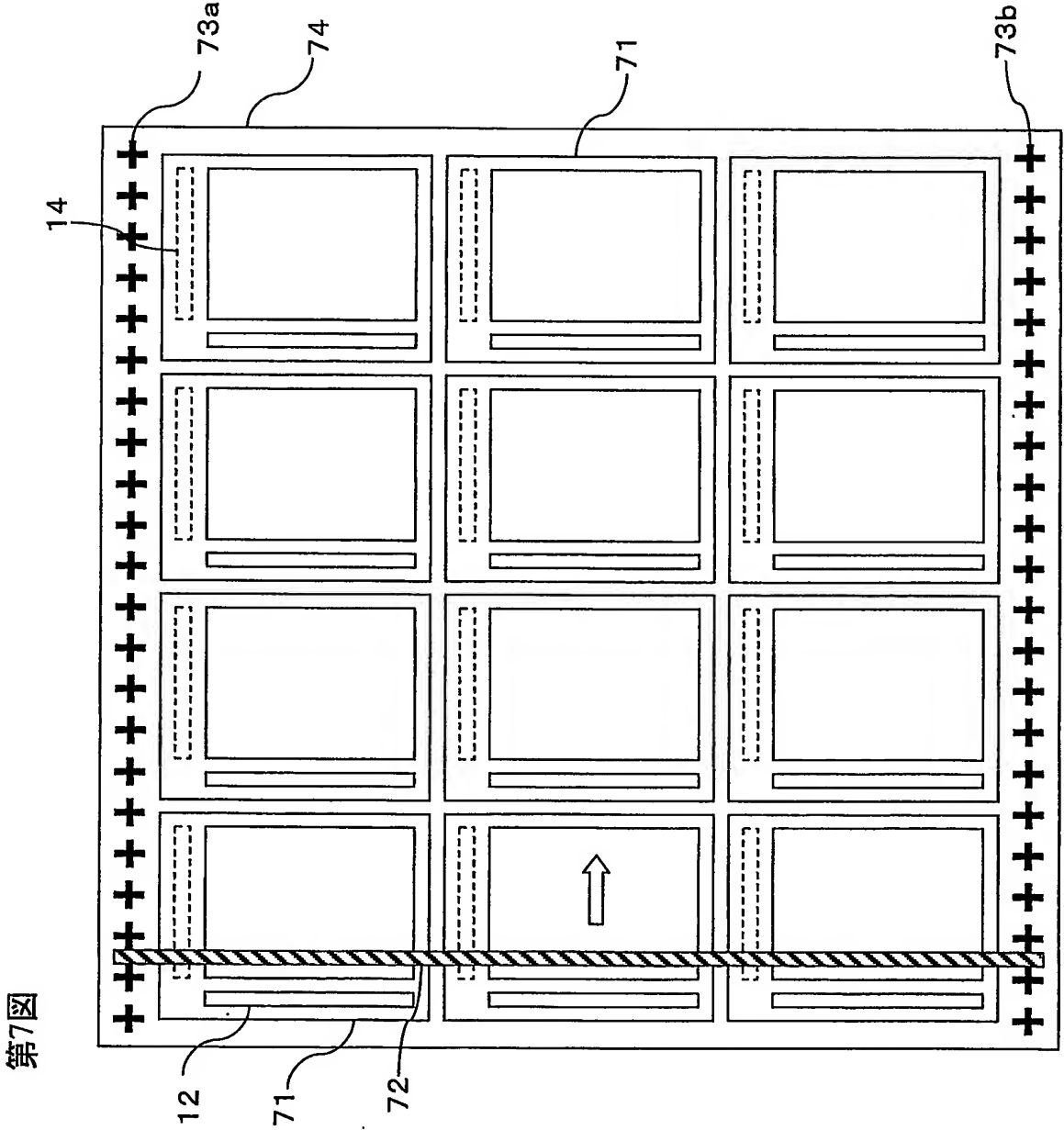
第5図



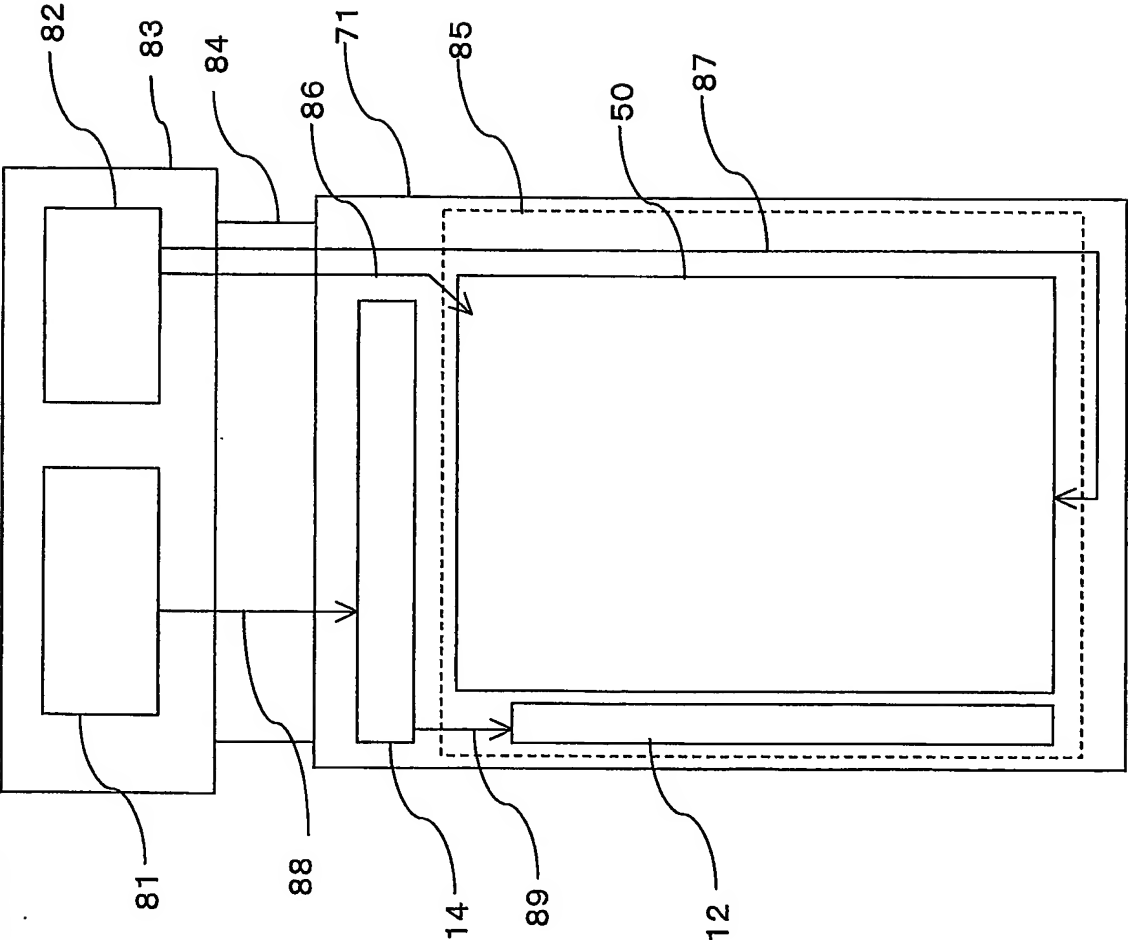
第6図



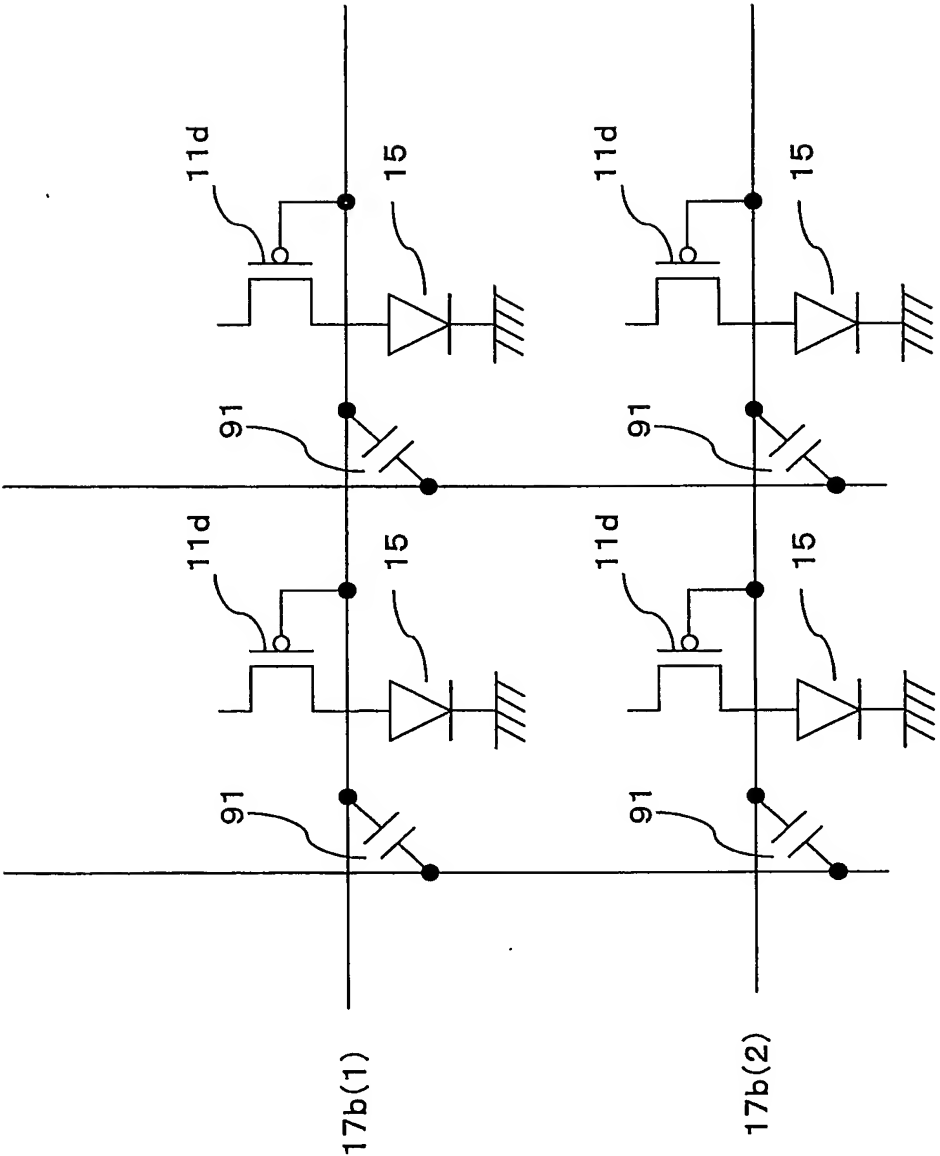
7/134



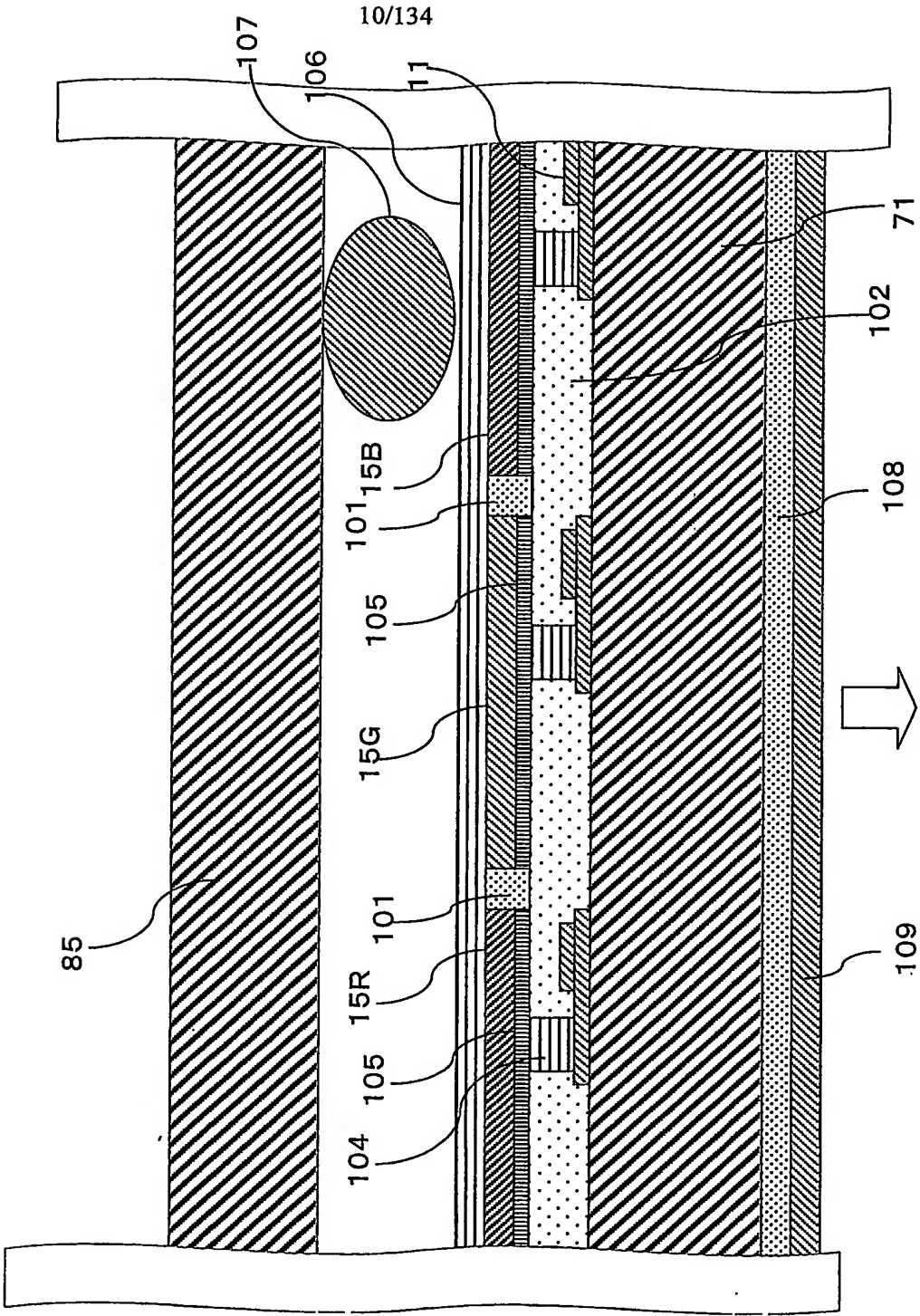
第8図



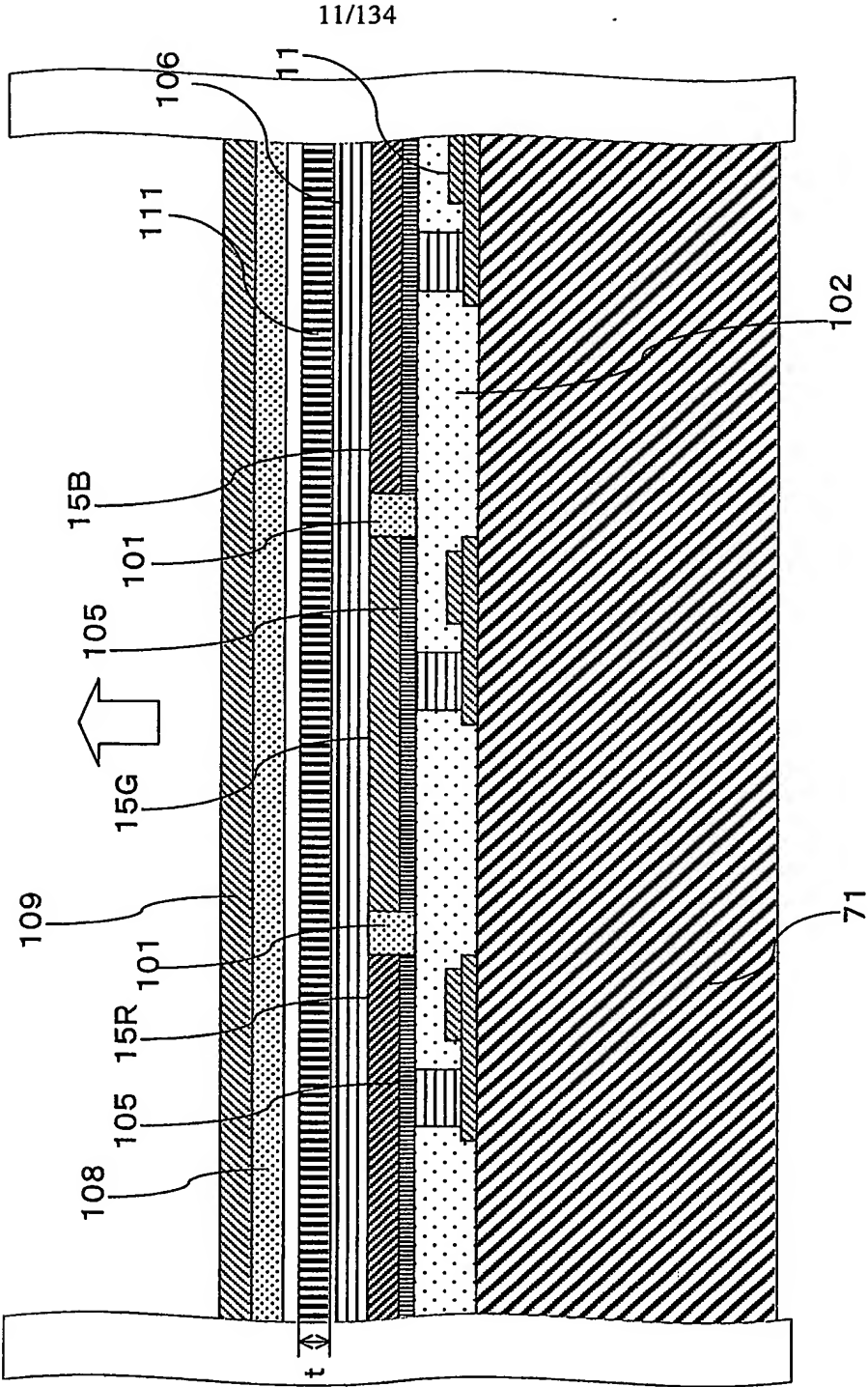
第9図



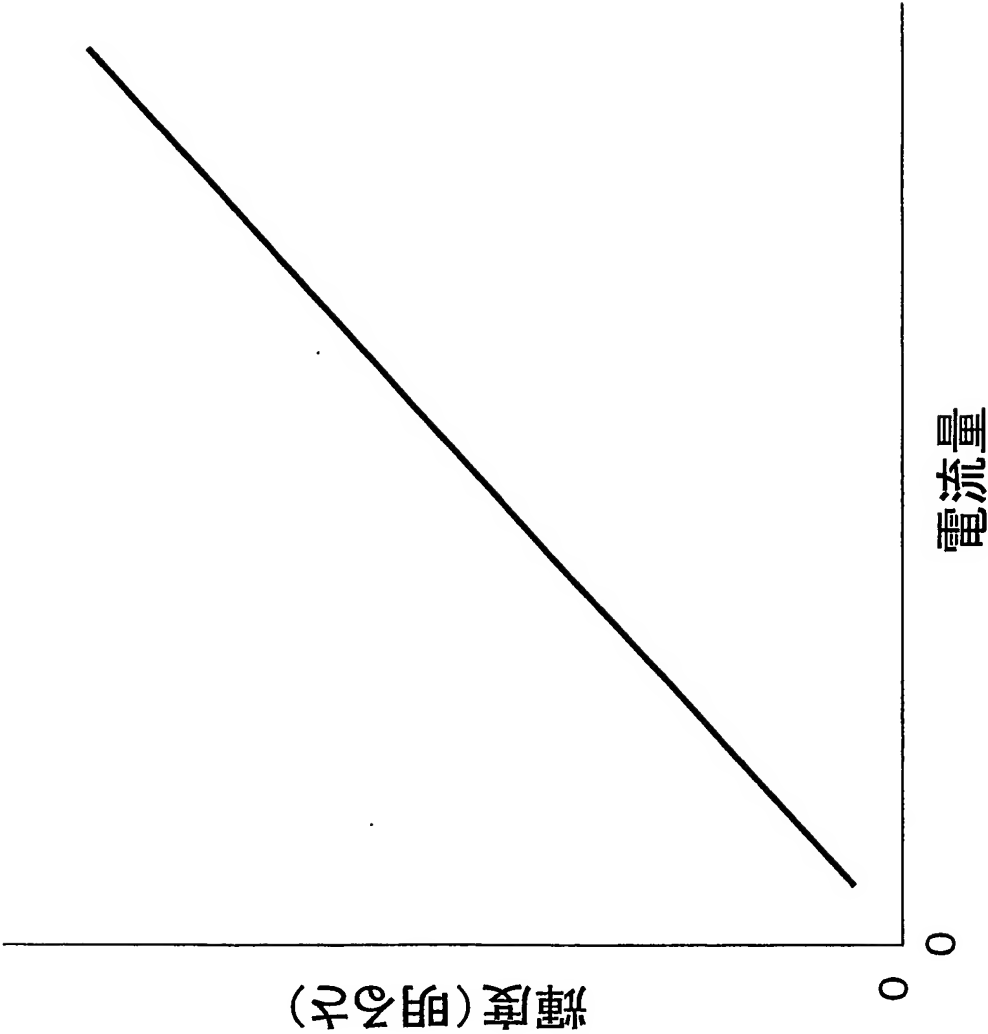
第10図



第11图

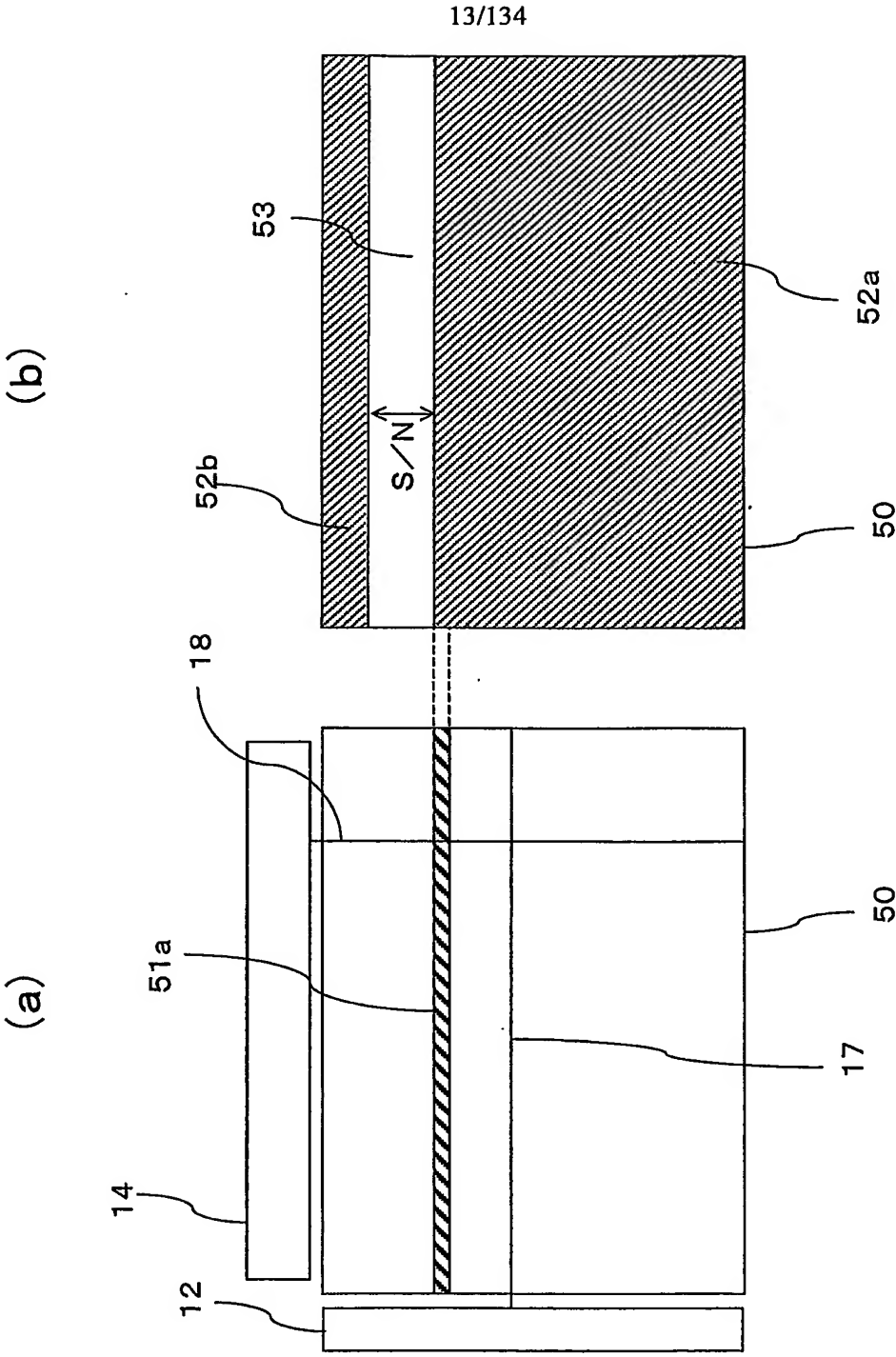


12/134

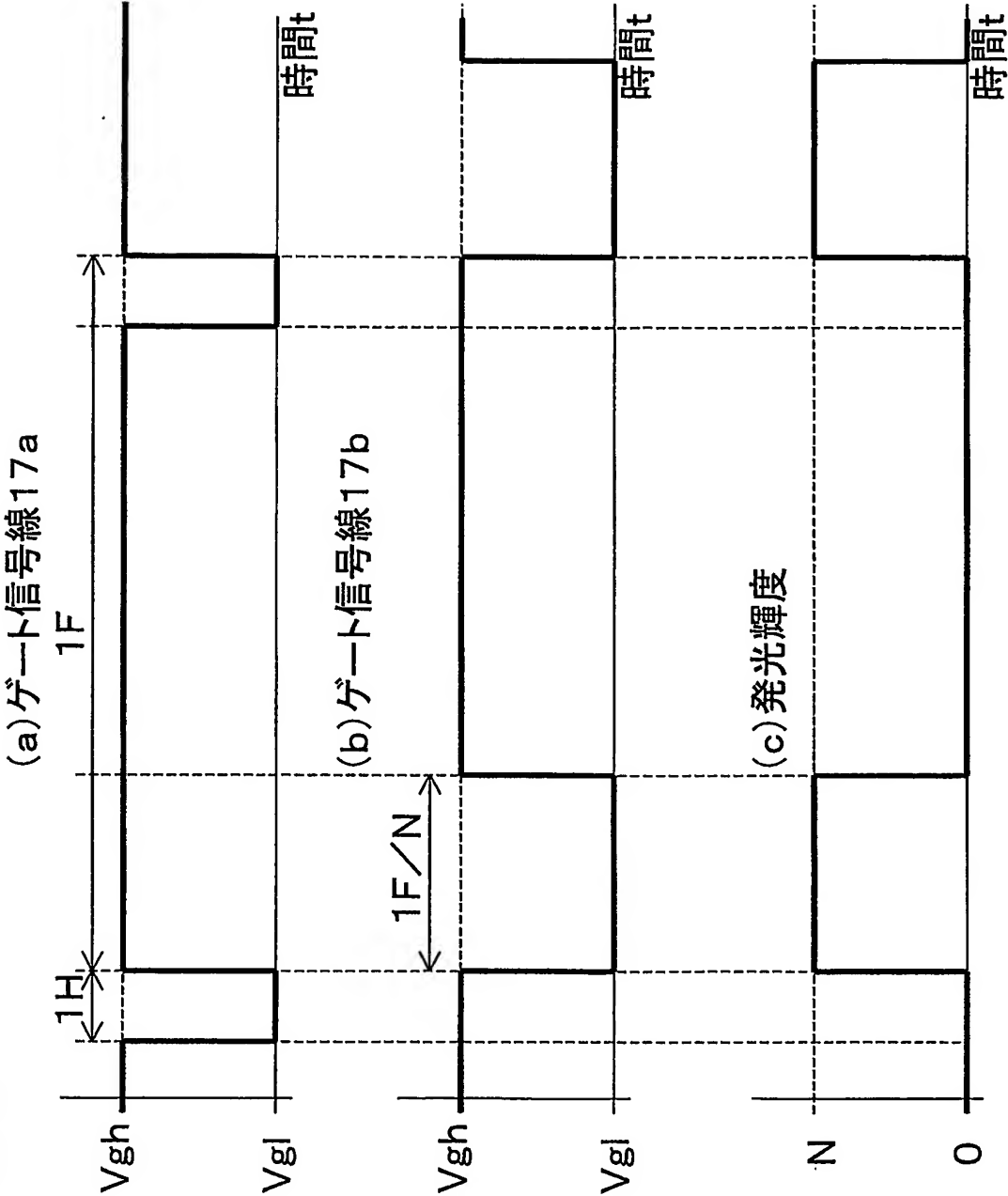


第12図

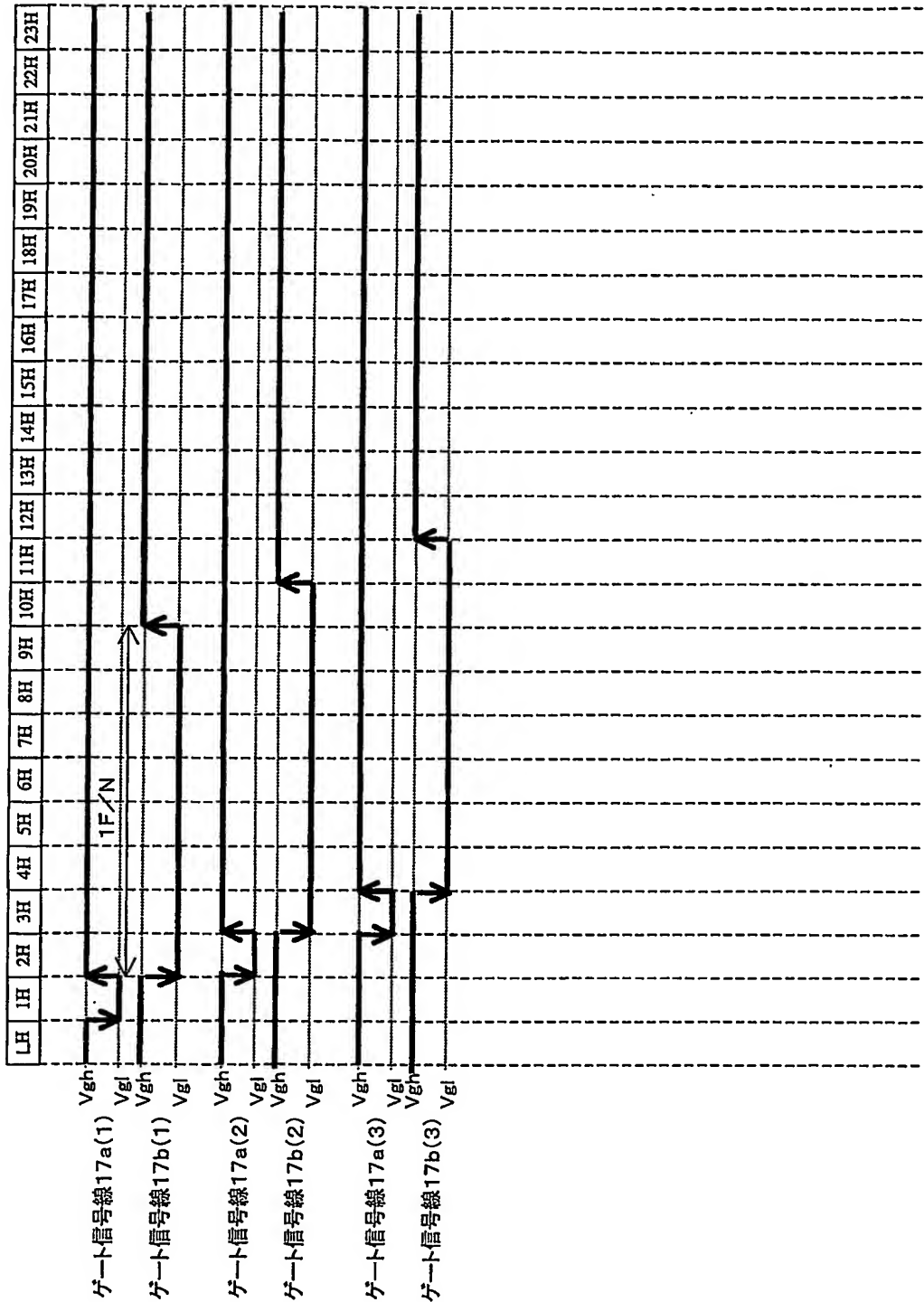
第13図



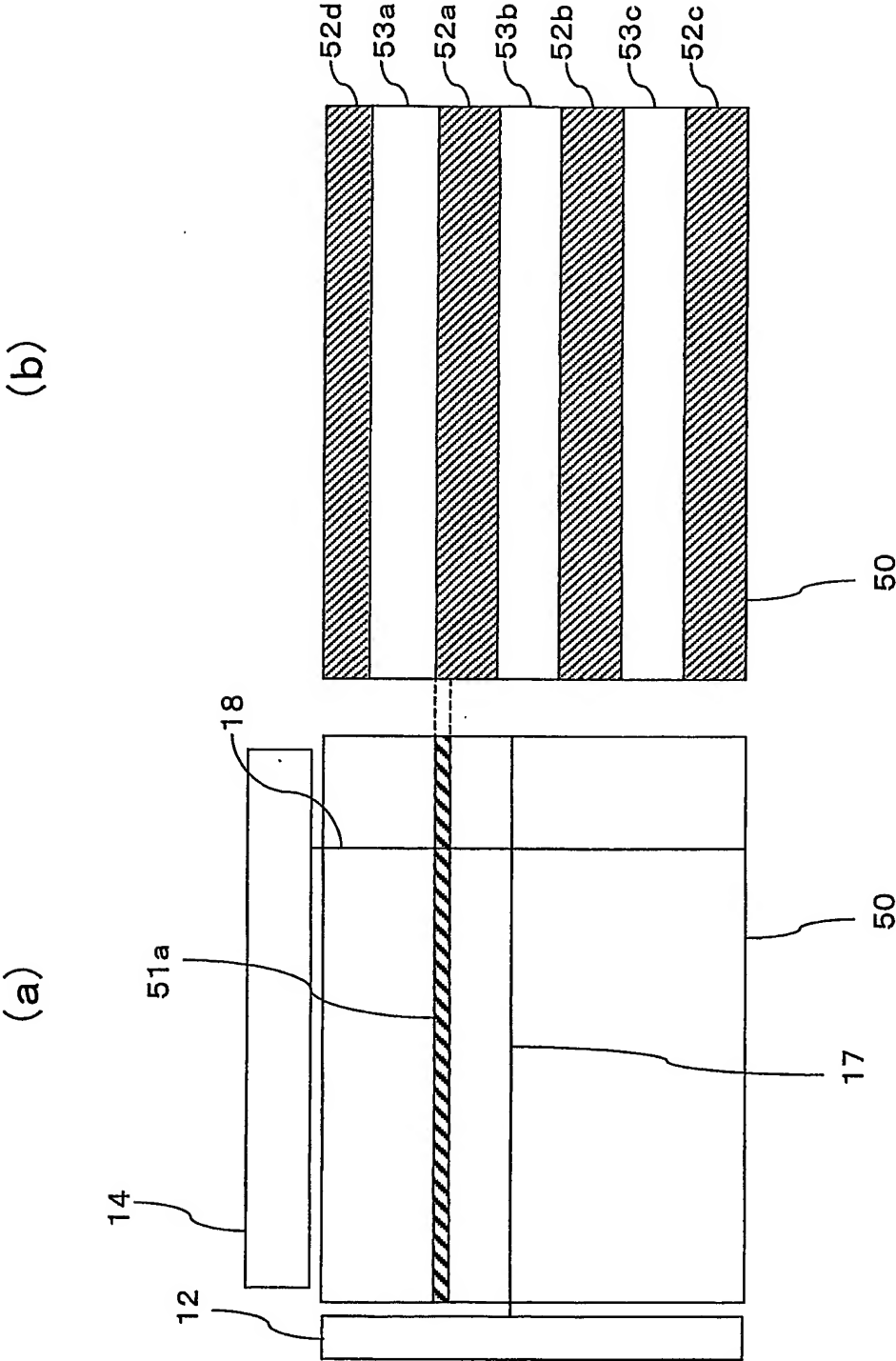
第14図



第15図



第16図



第17図

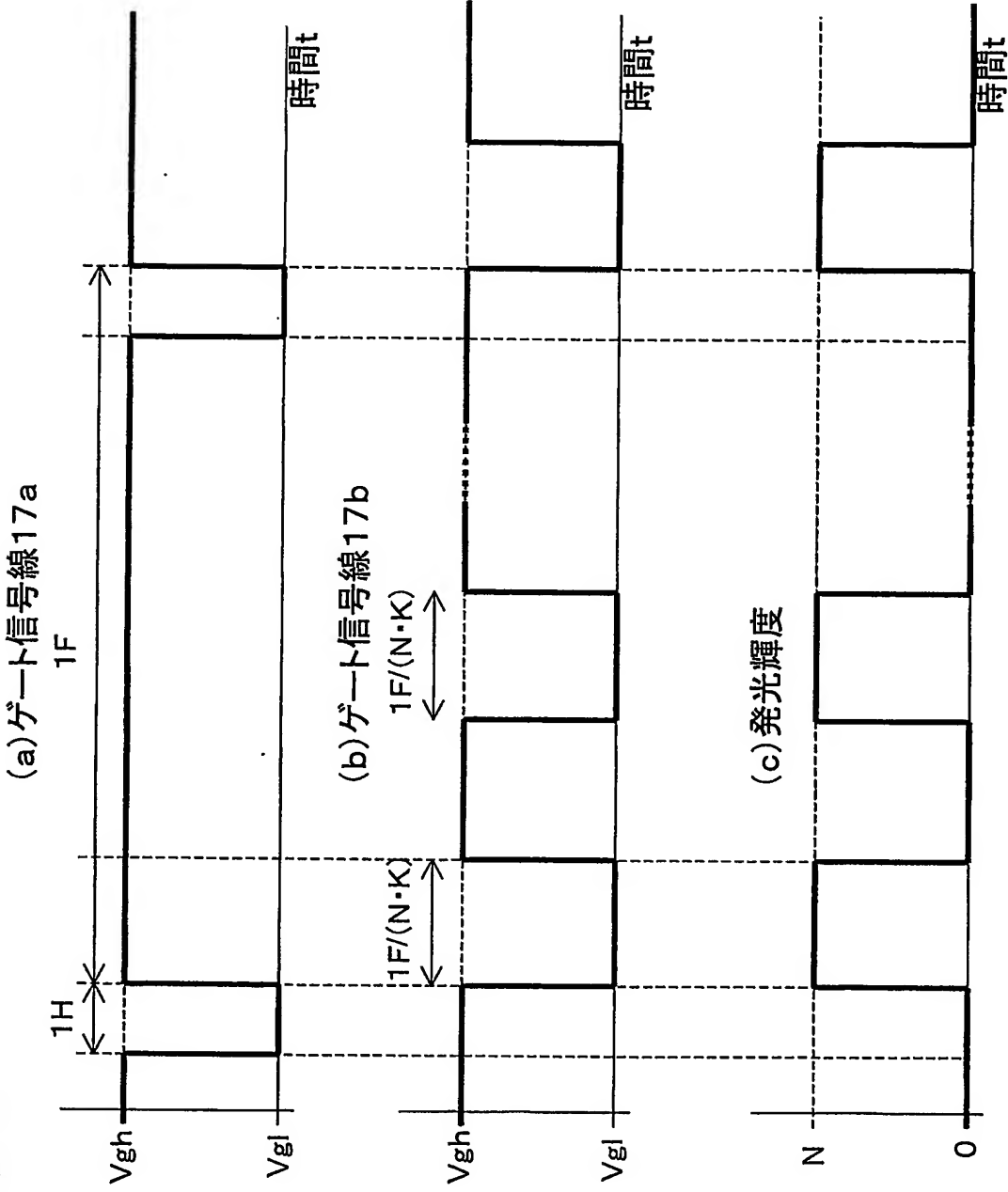
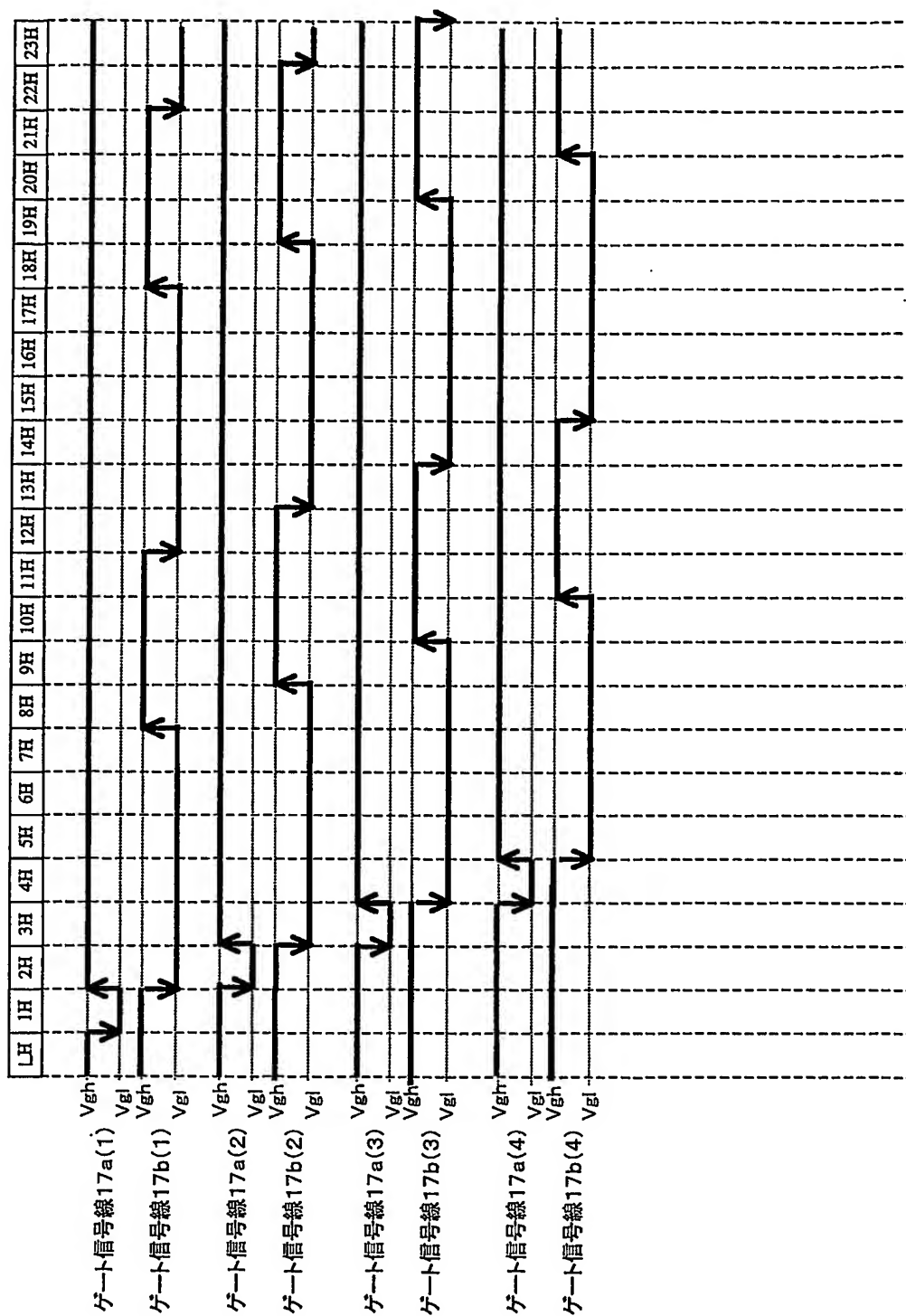
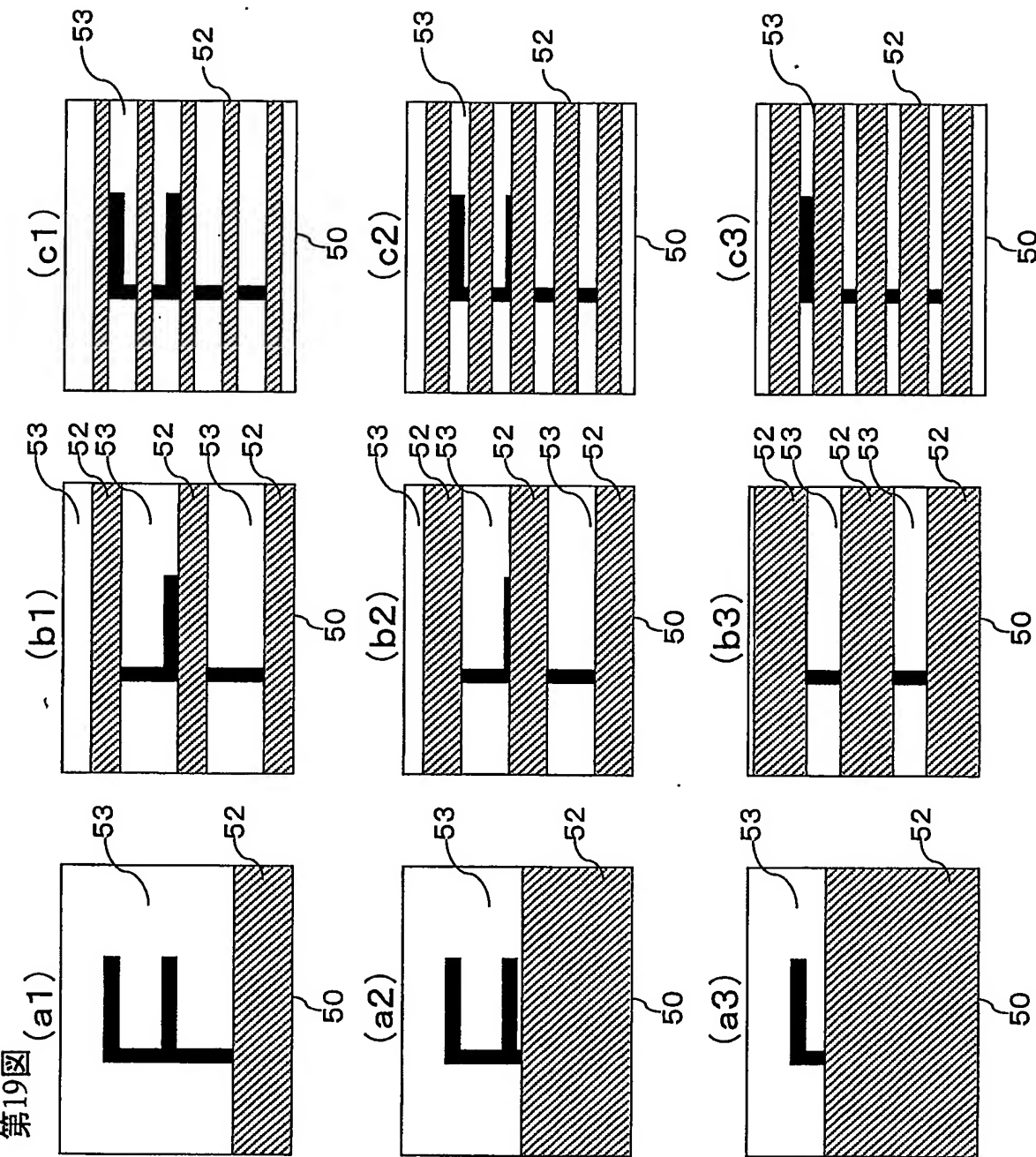
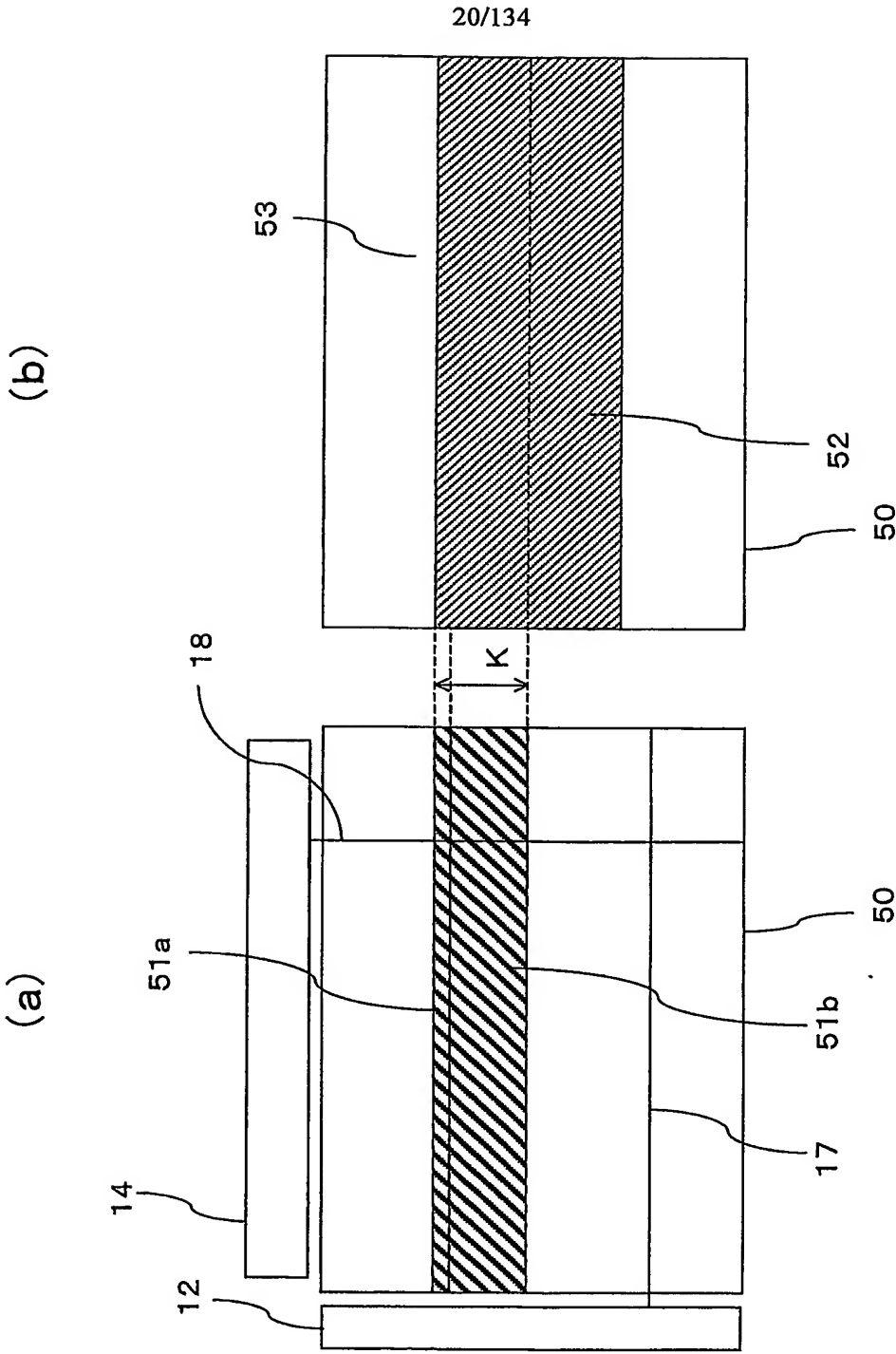


図 81 概

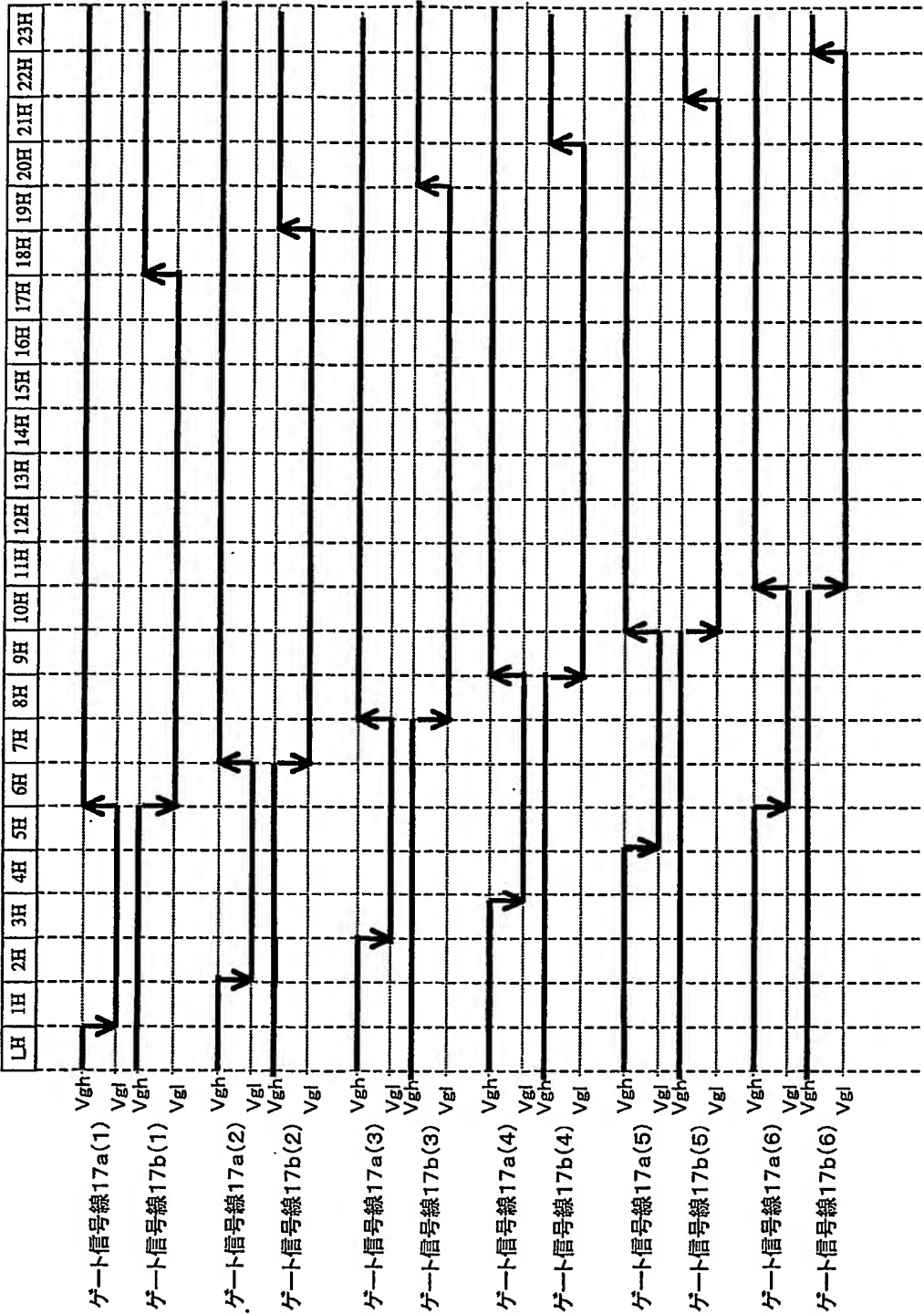




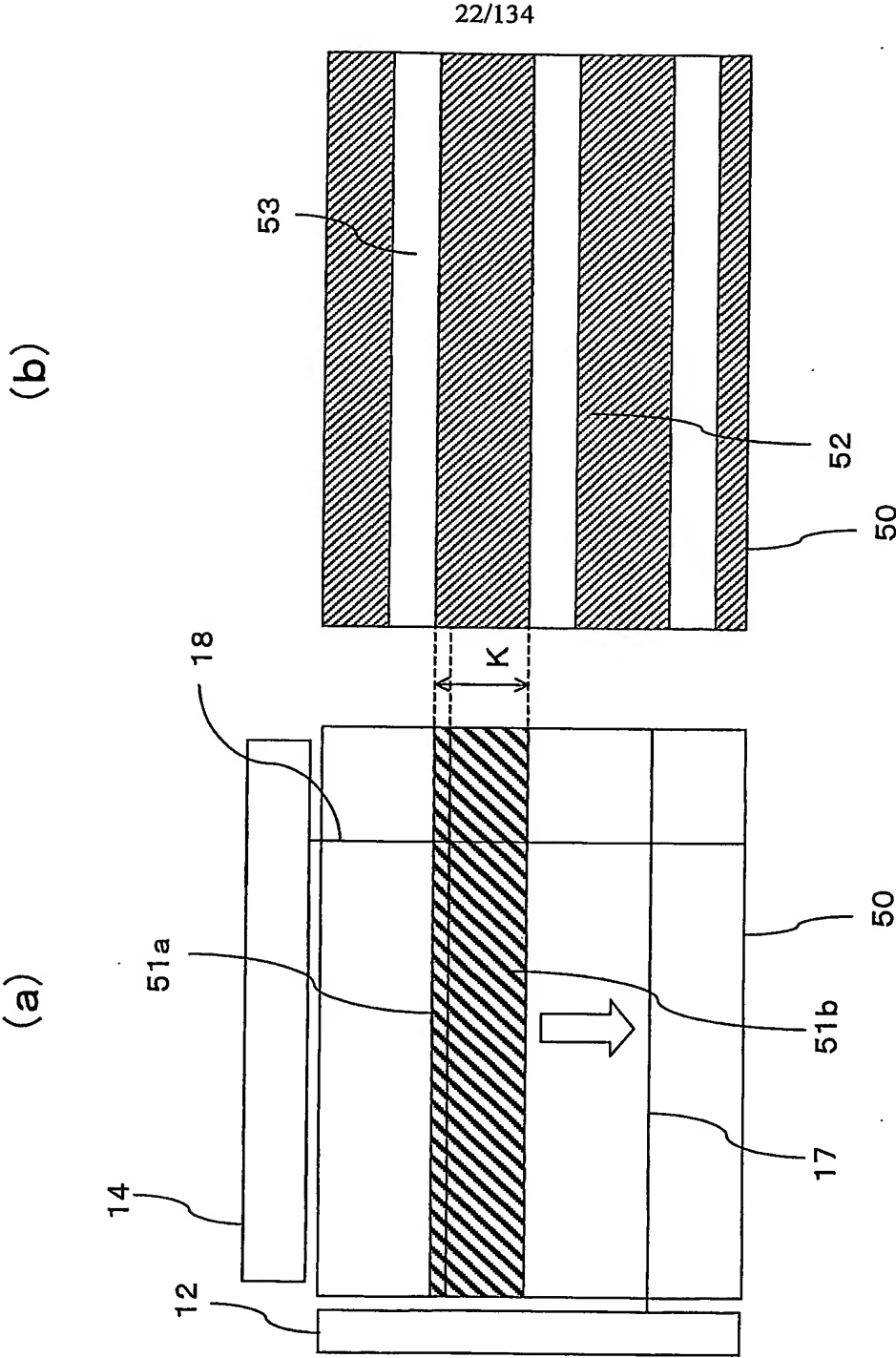
第20図



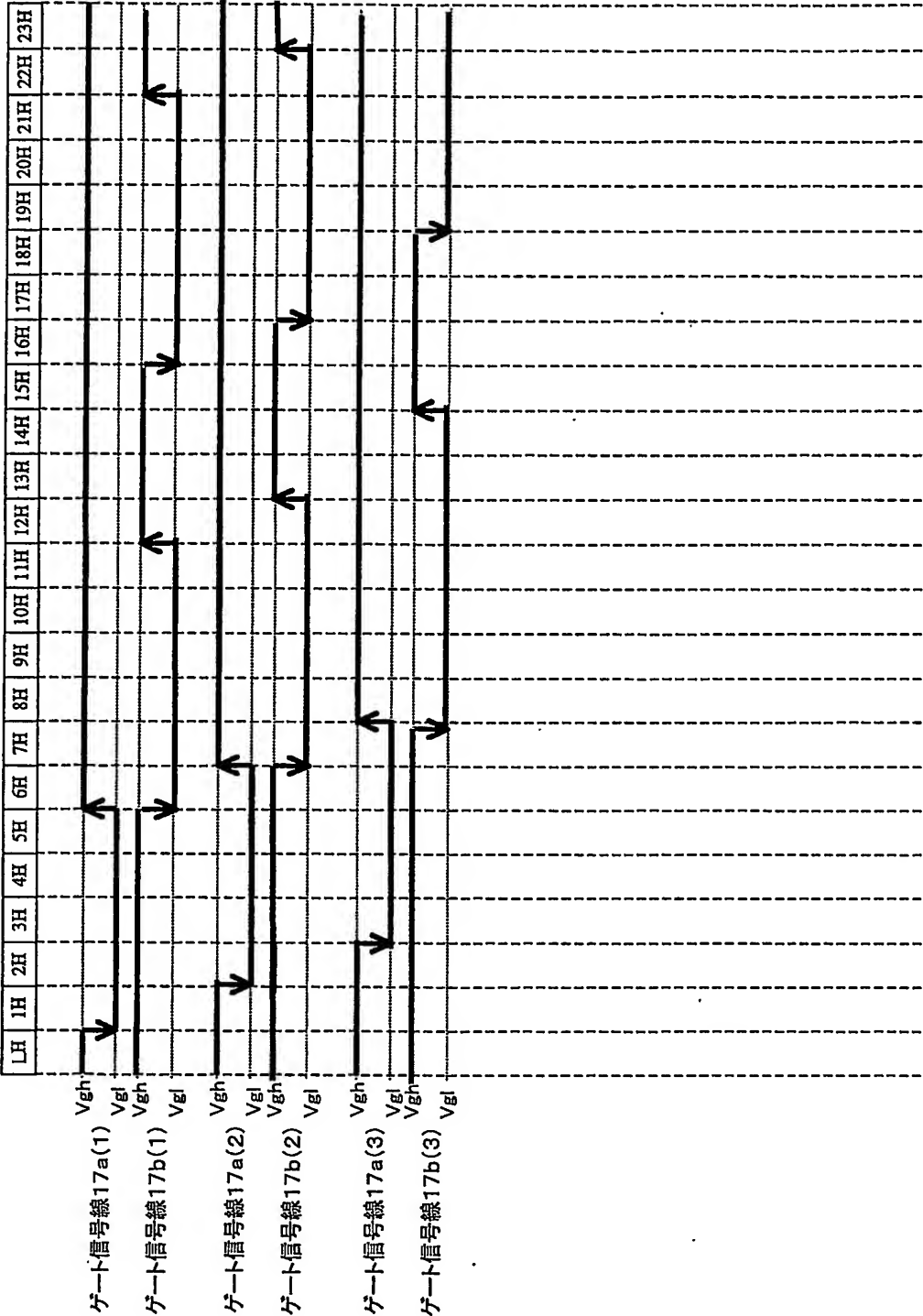
第21図



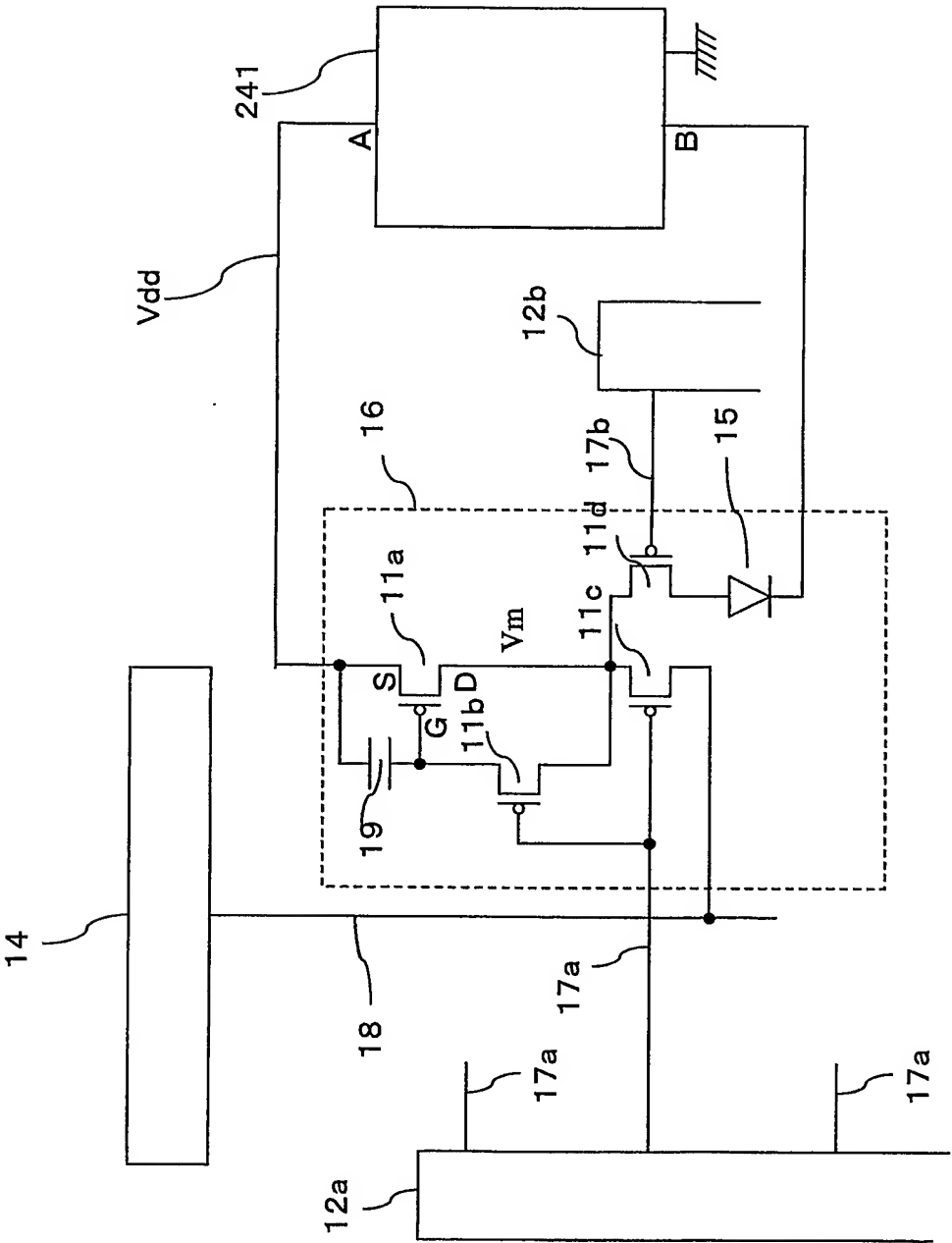
第22図



第23図

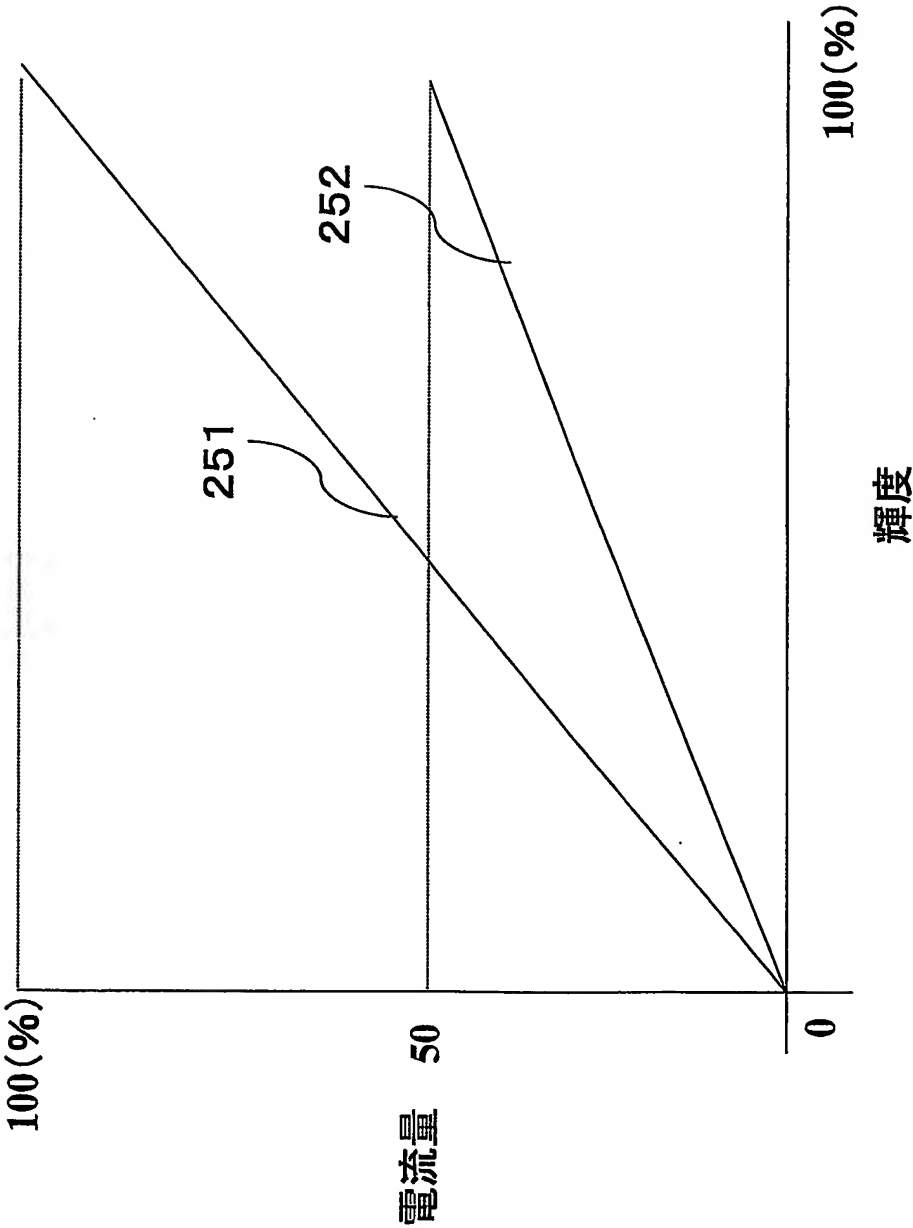


24/134

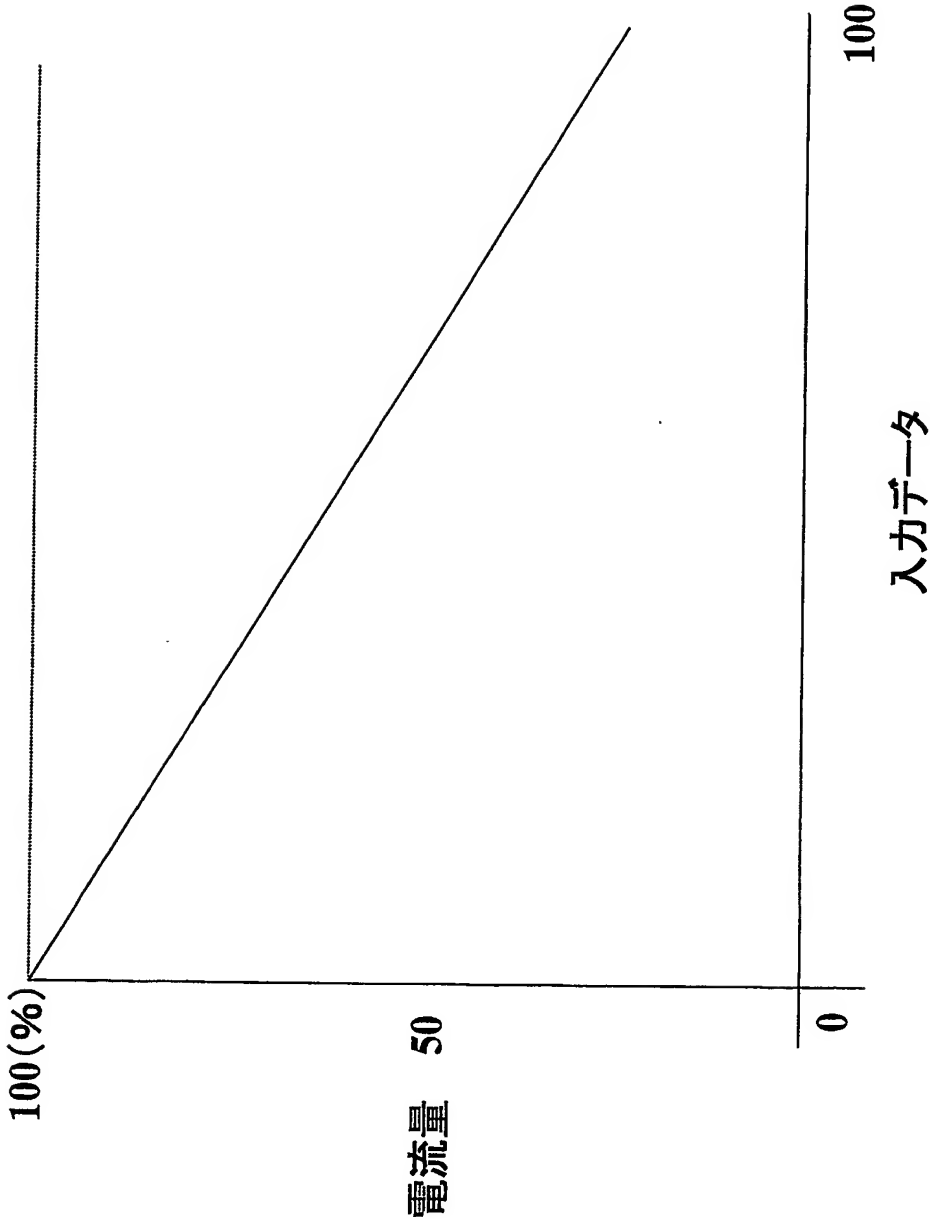


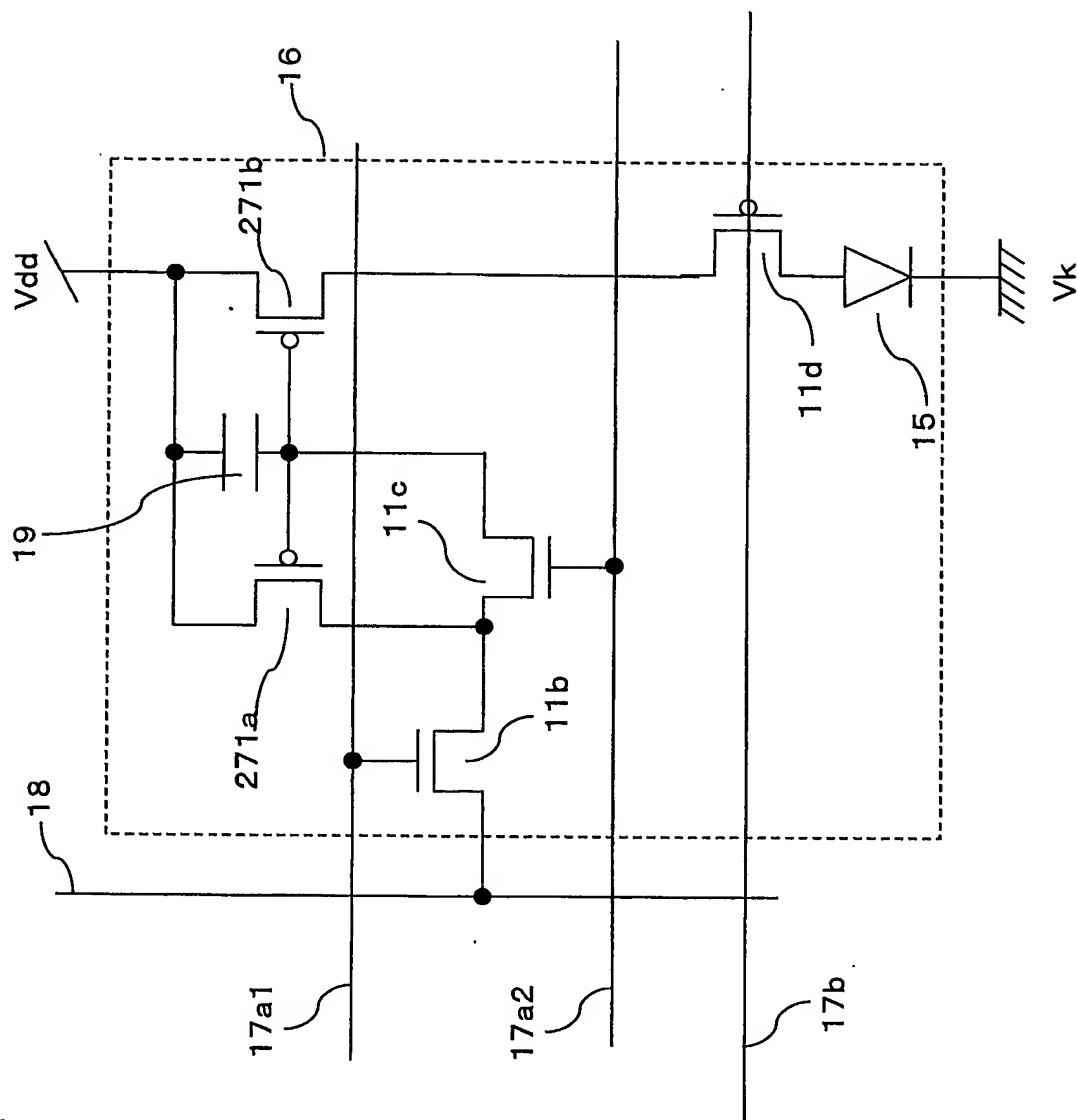
第24図

第25図



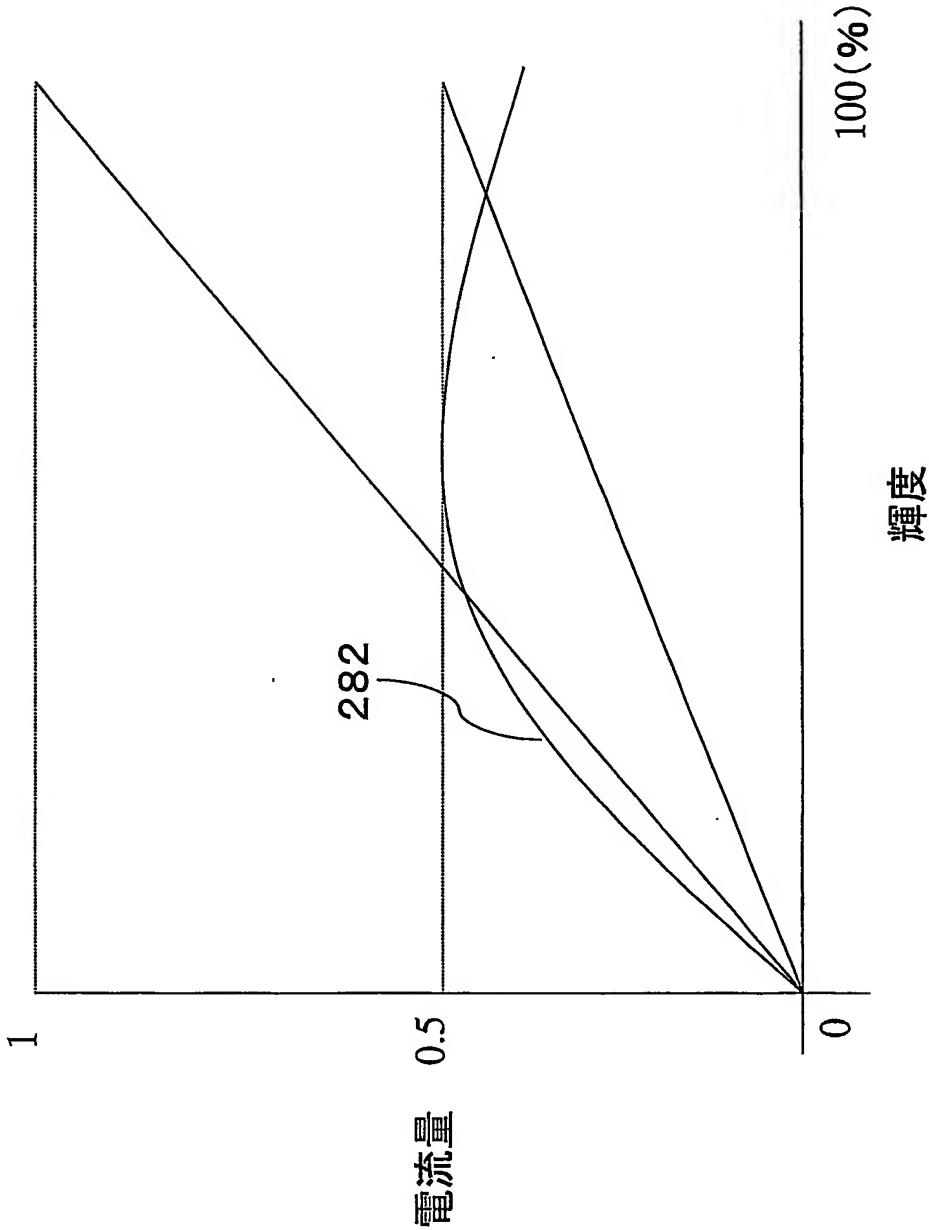
第26図



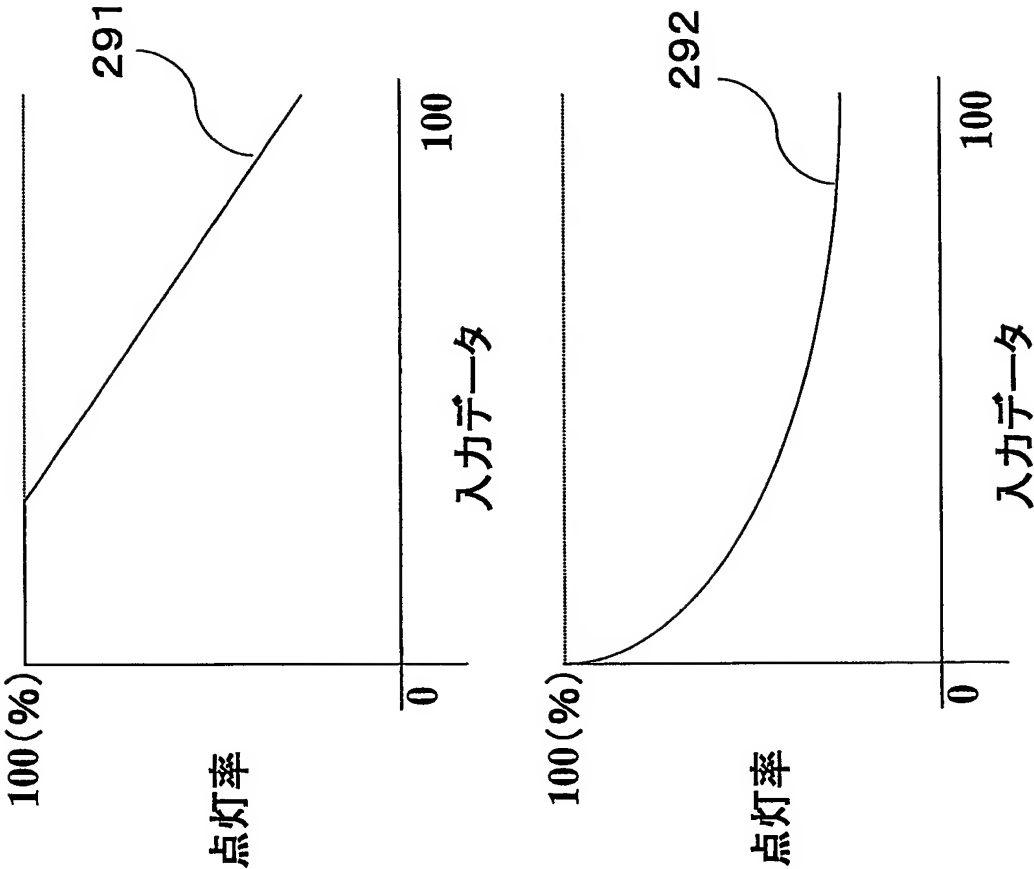


第27圖

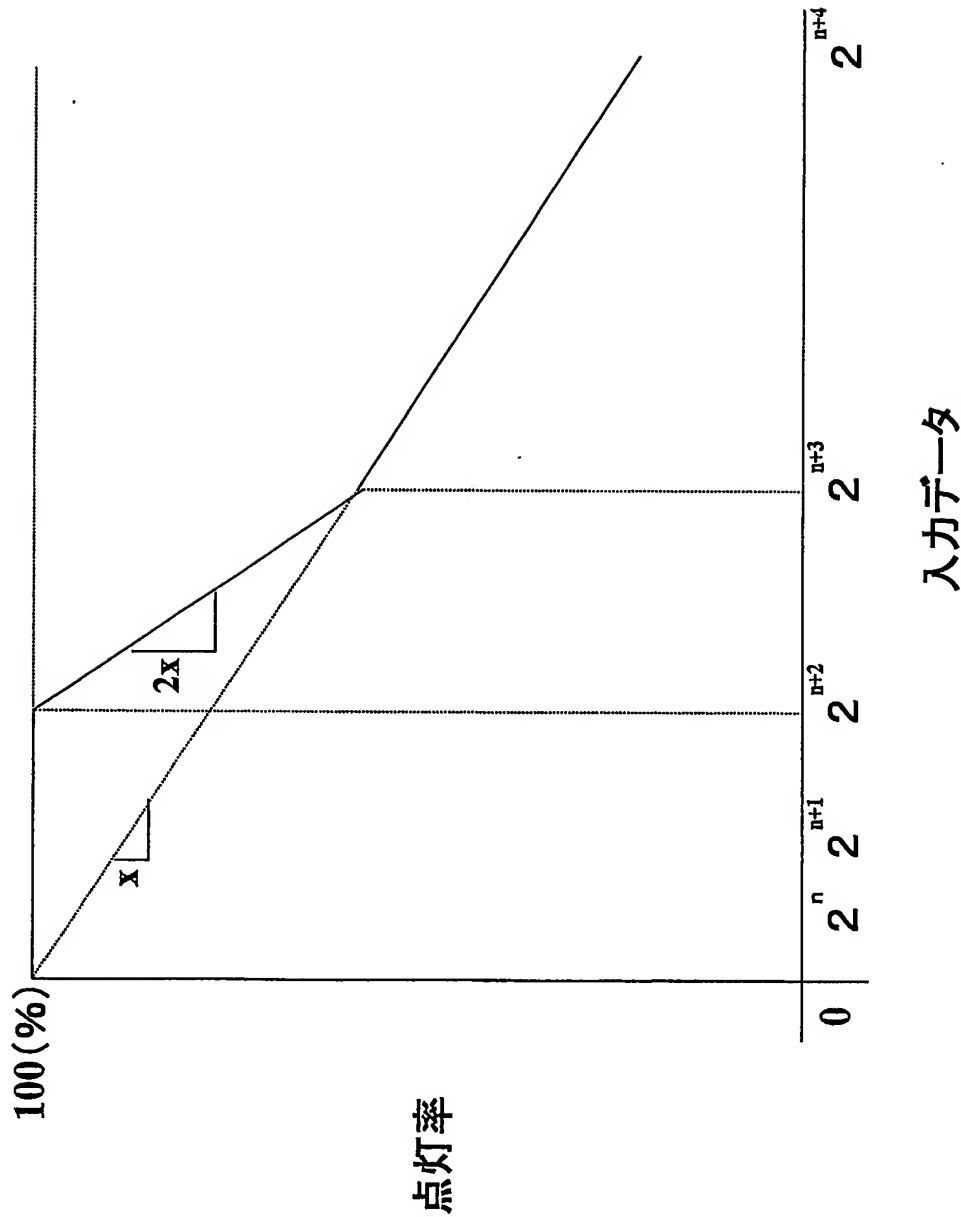
第28図



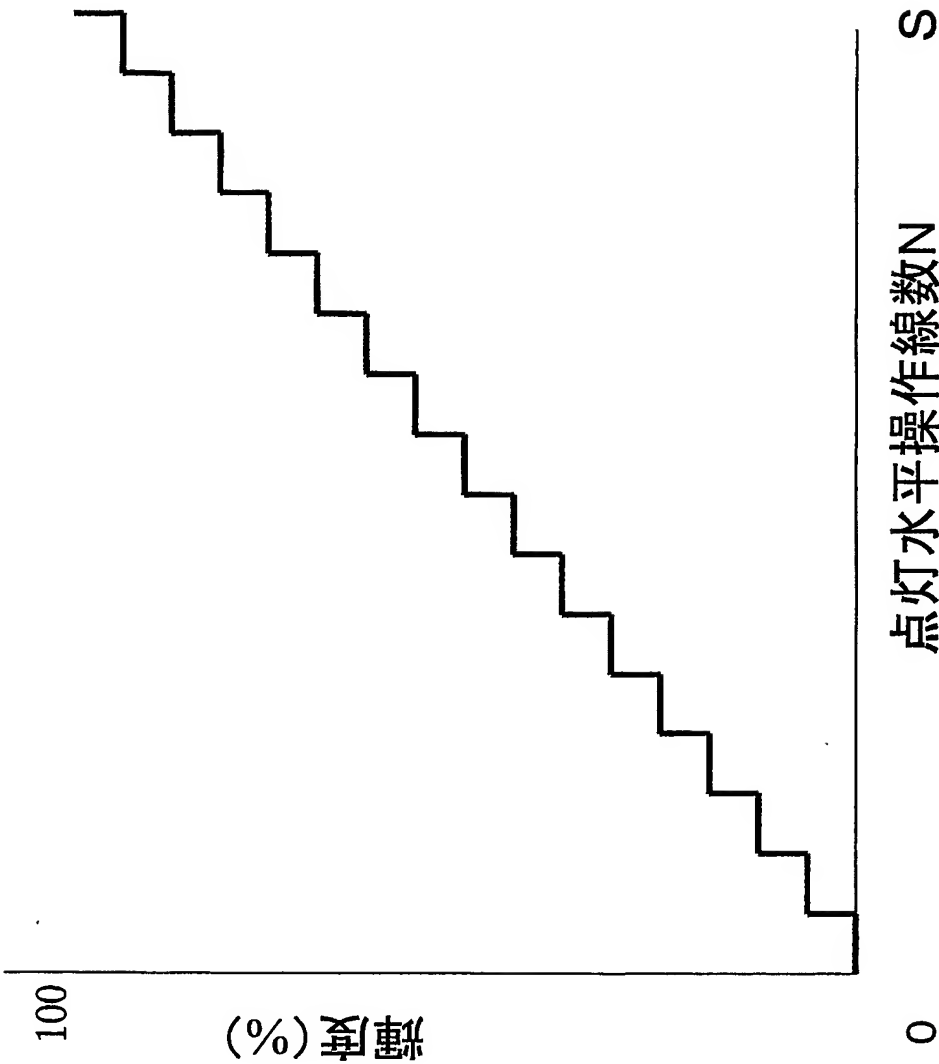
第29図



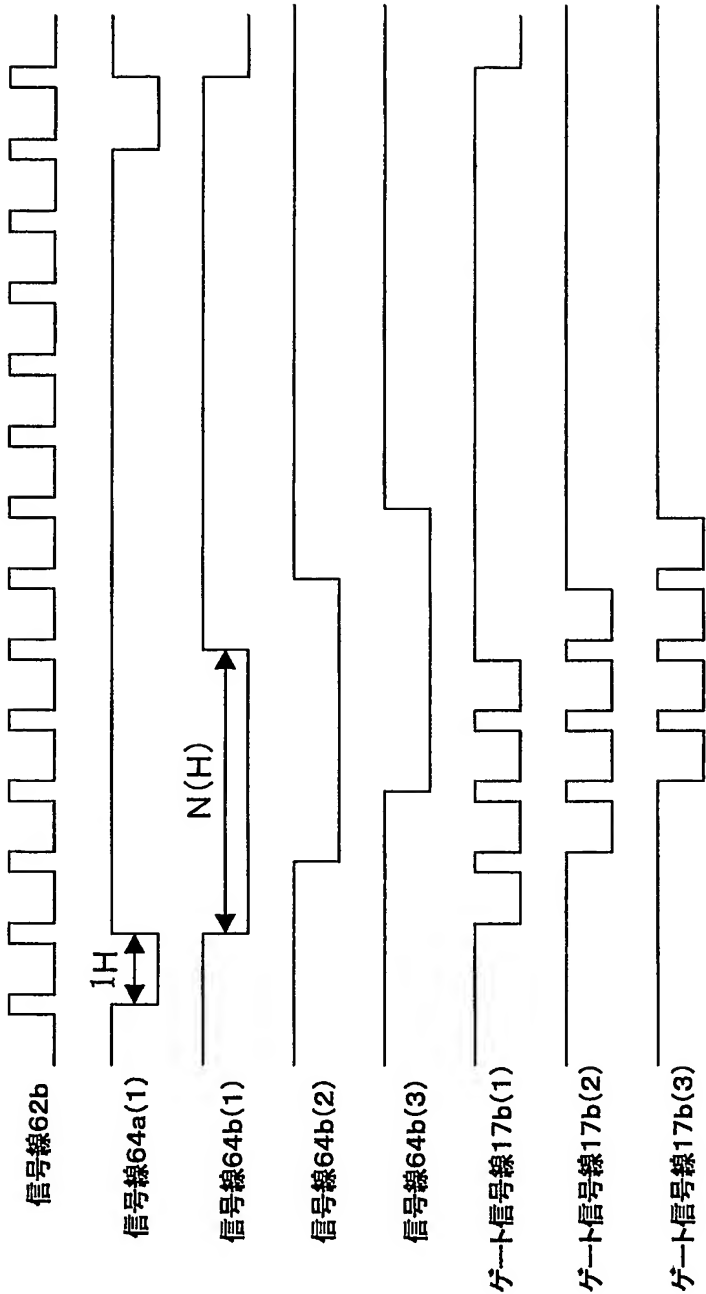
第30図



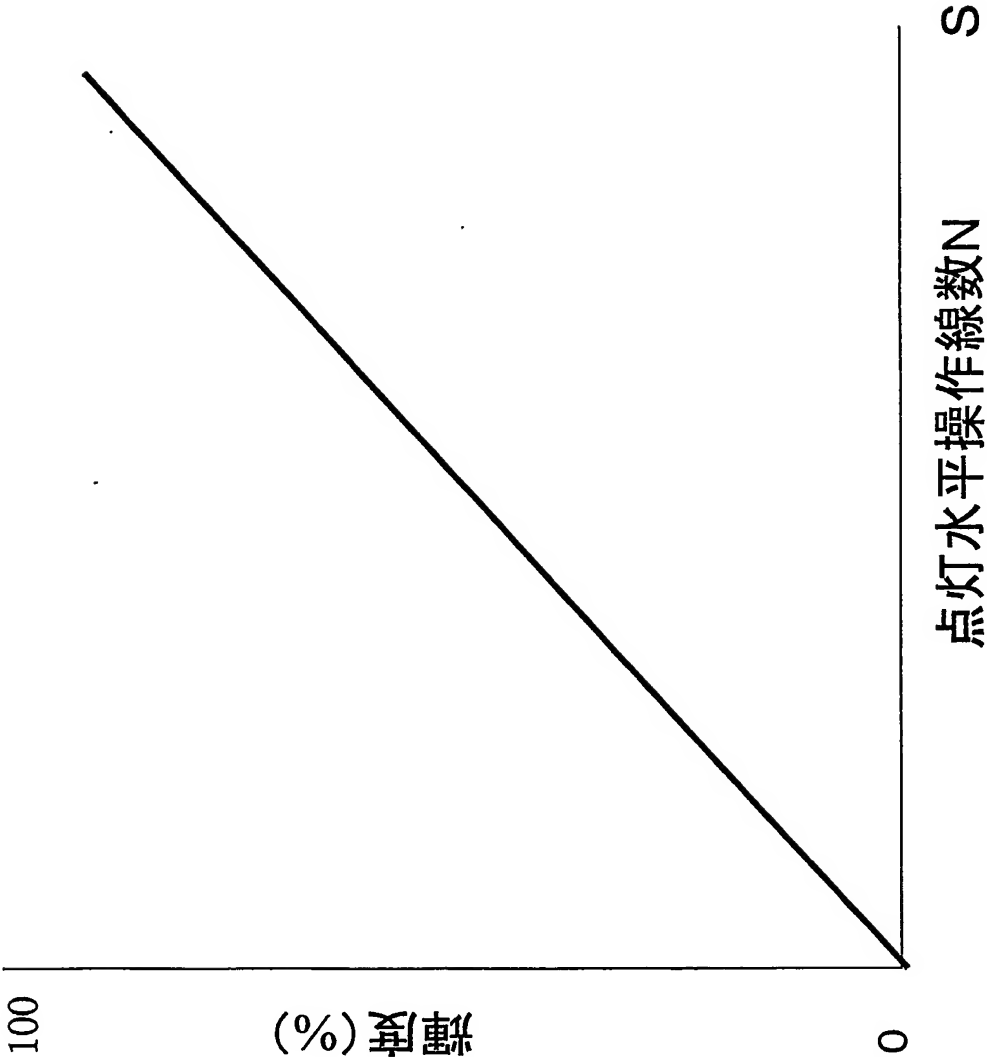
第31図



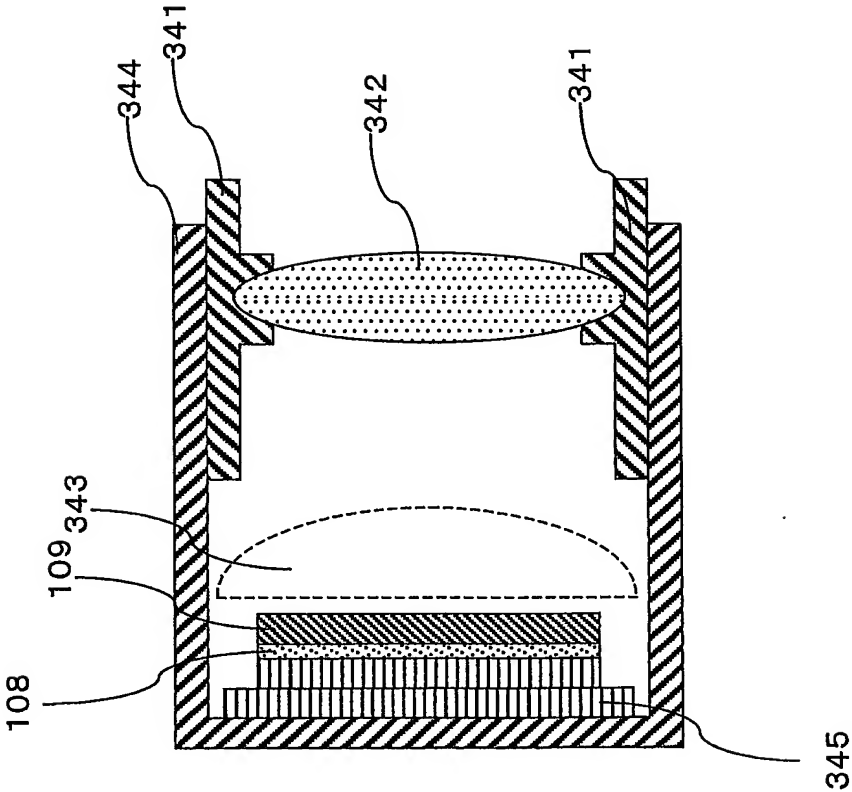
第32図



第33図

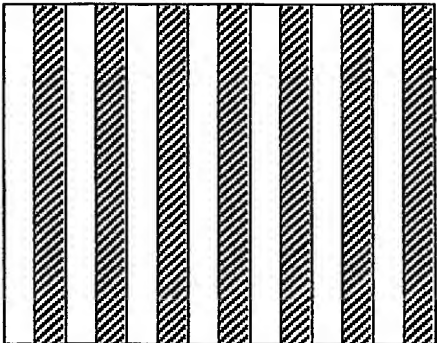


34/134

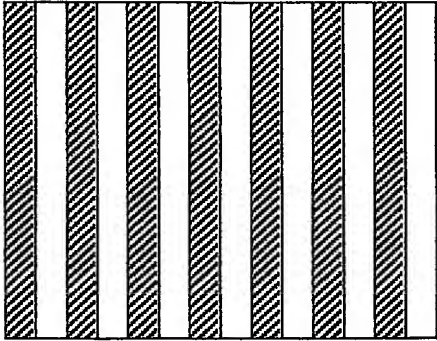


第34図

35/134

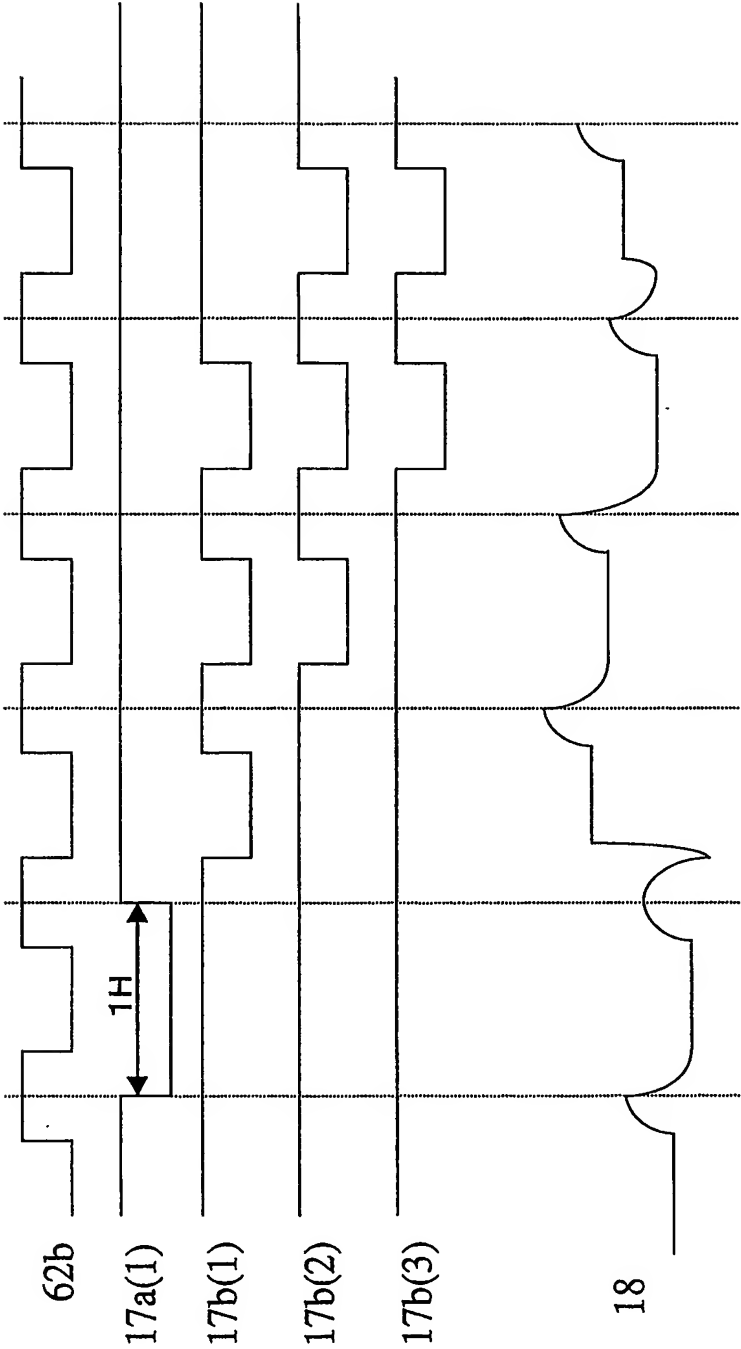


351b

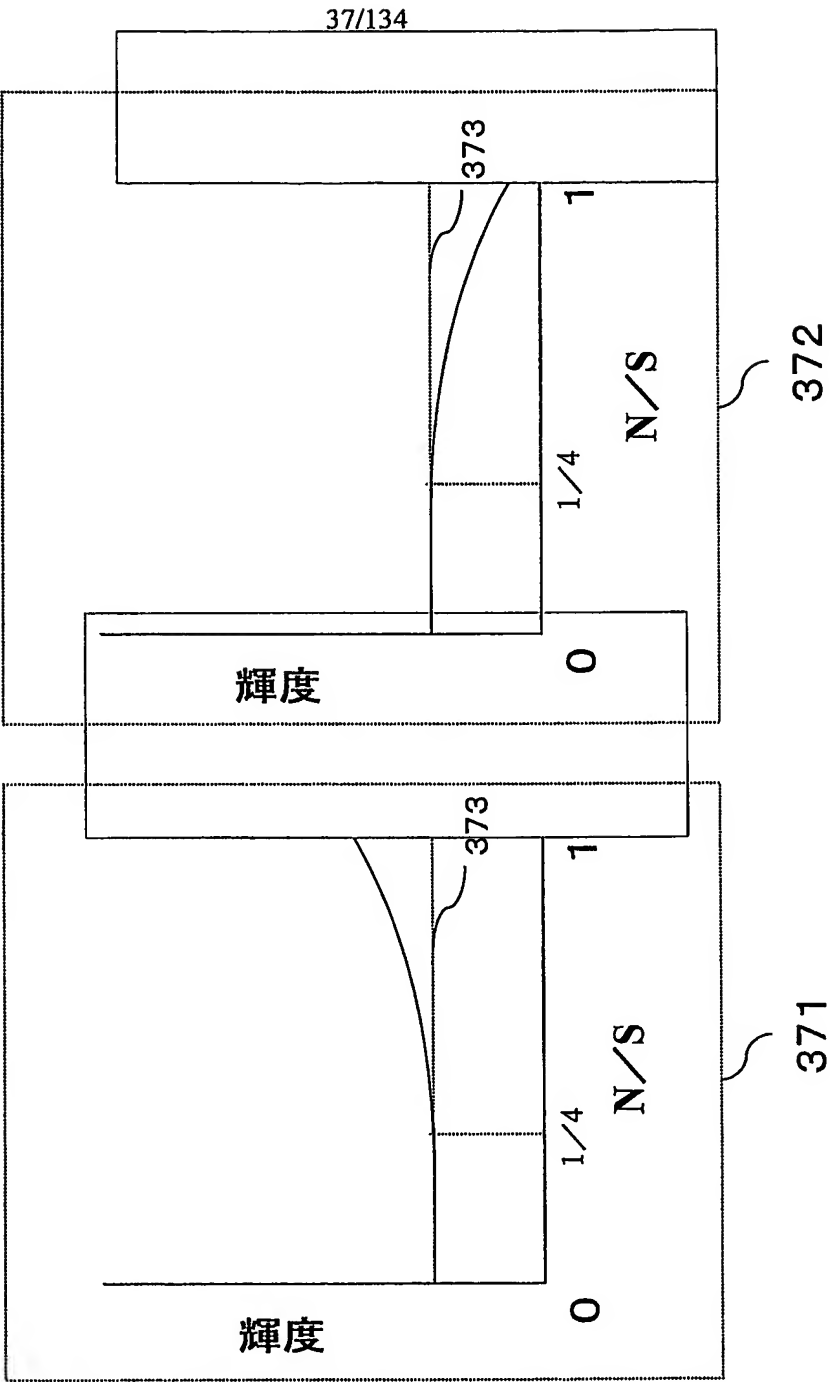


351a

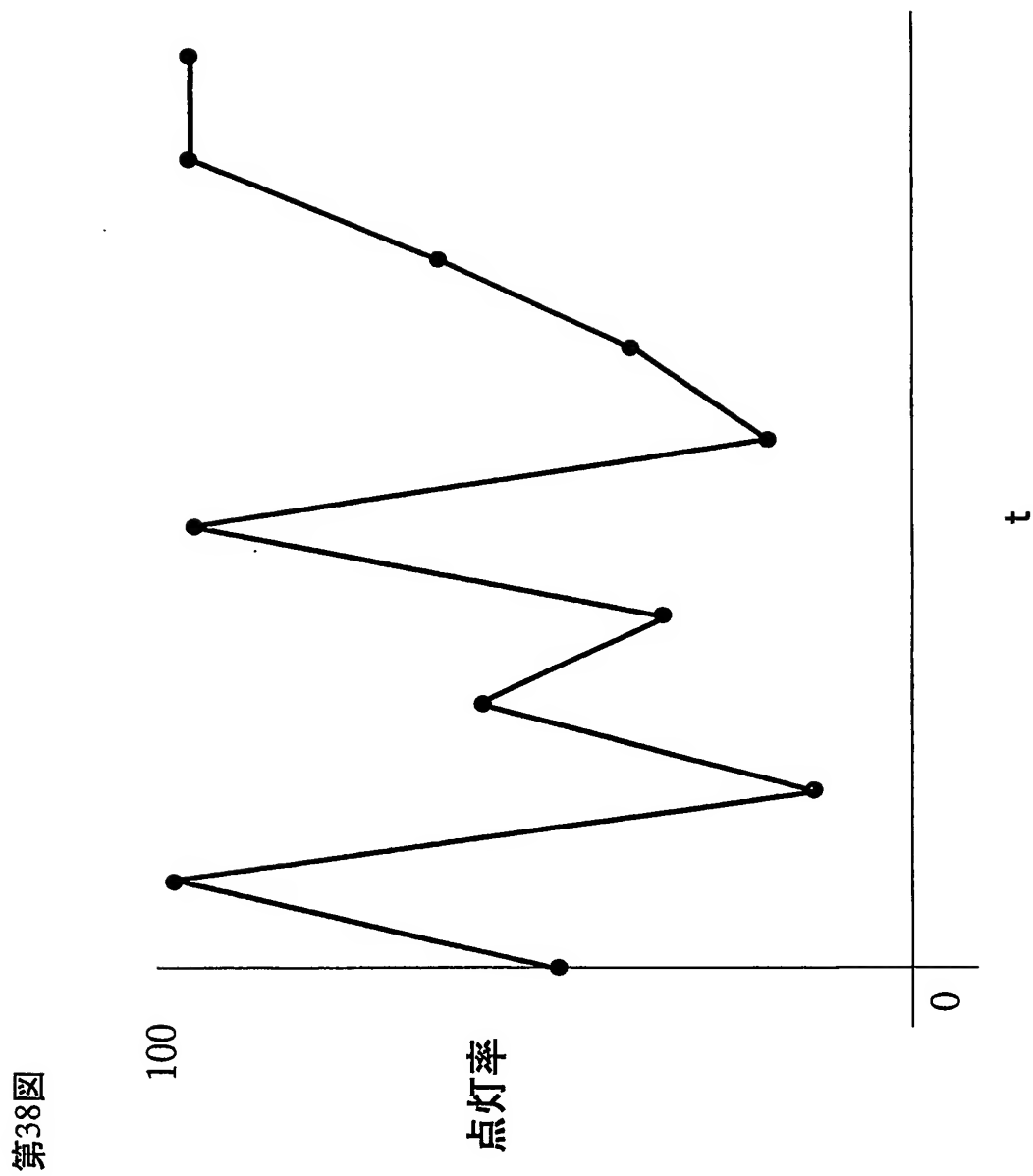
第36図



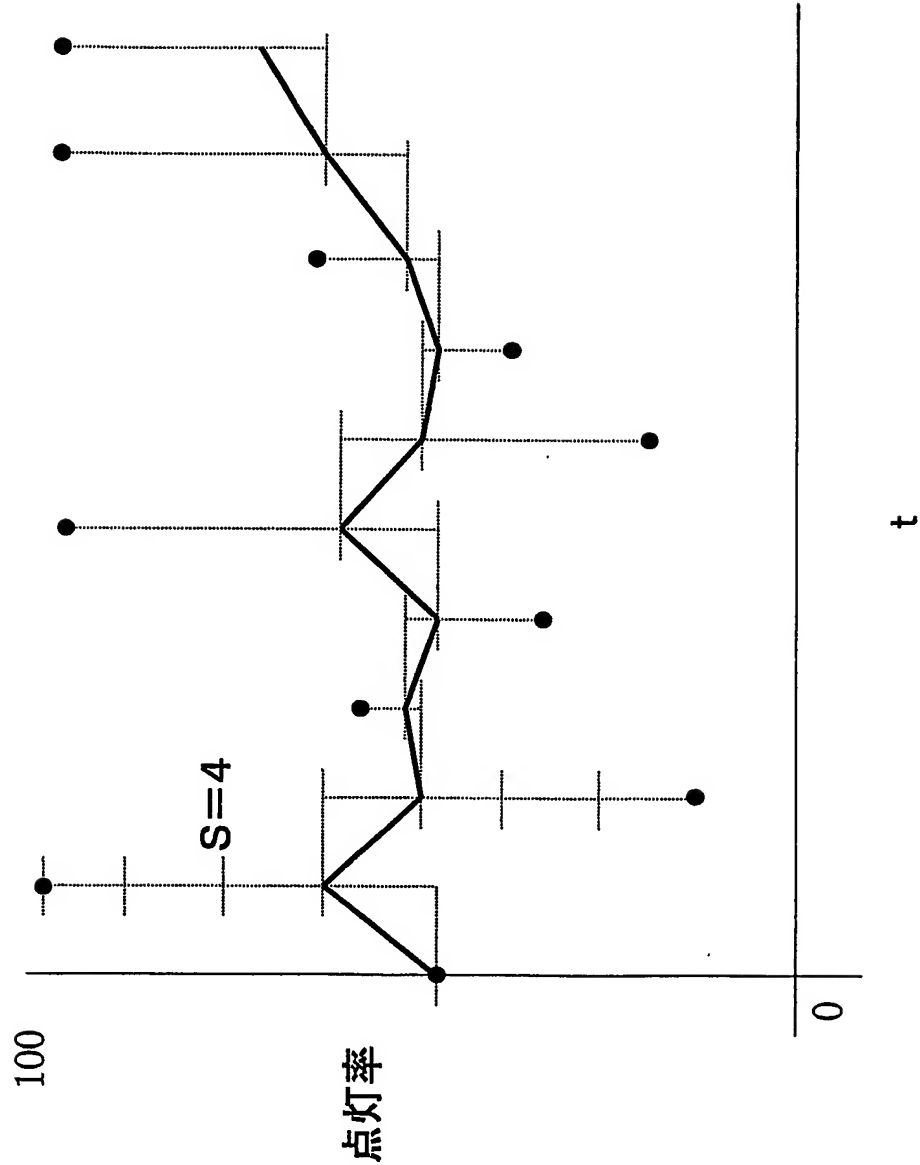
第37図



38/134

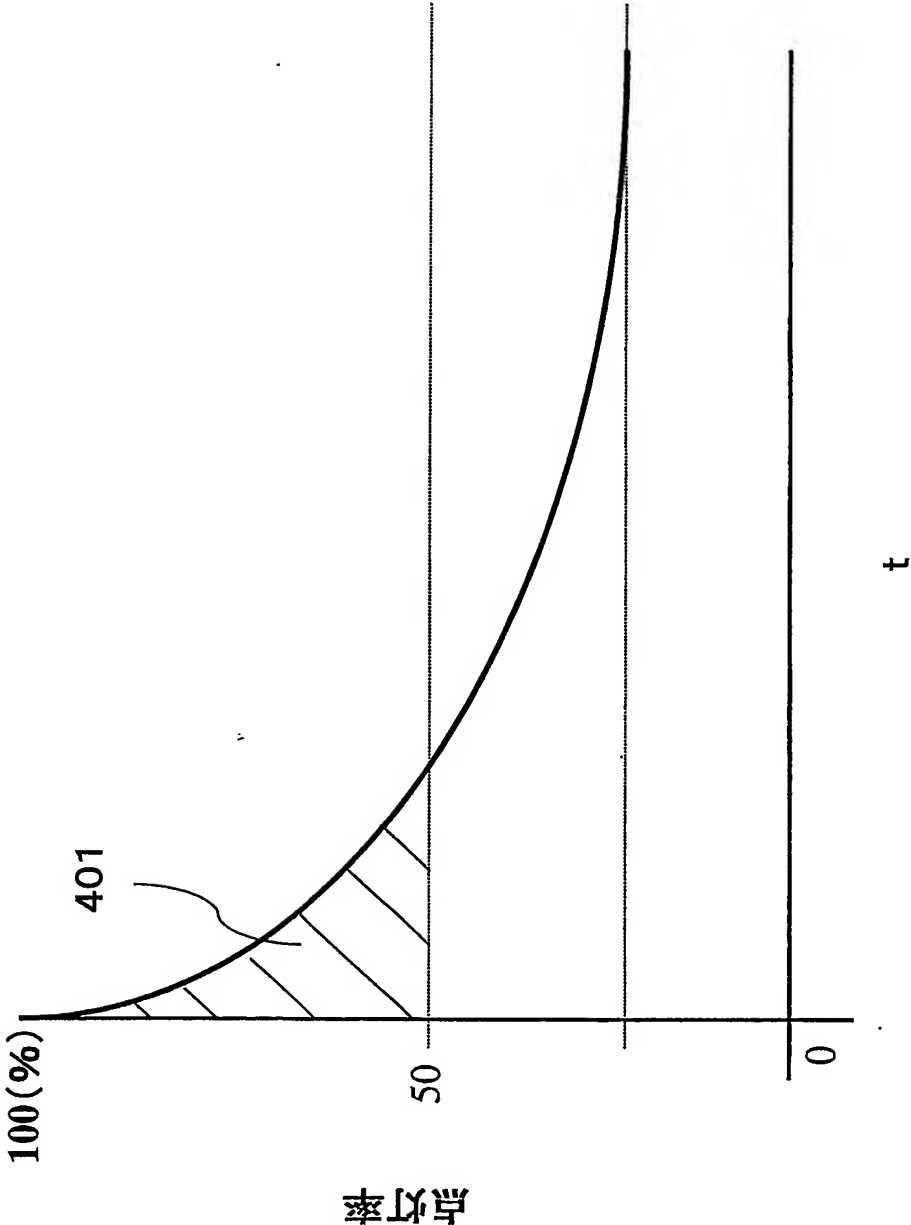


第39图



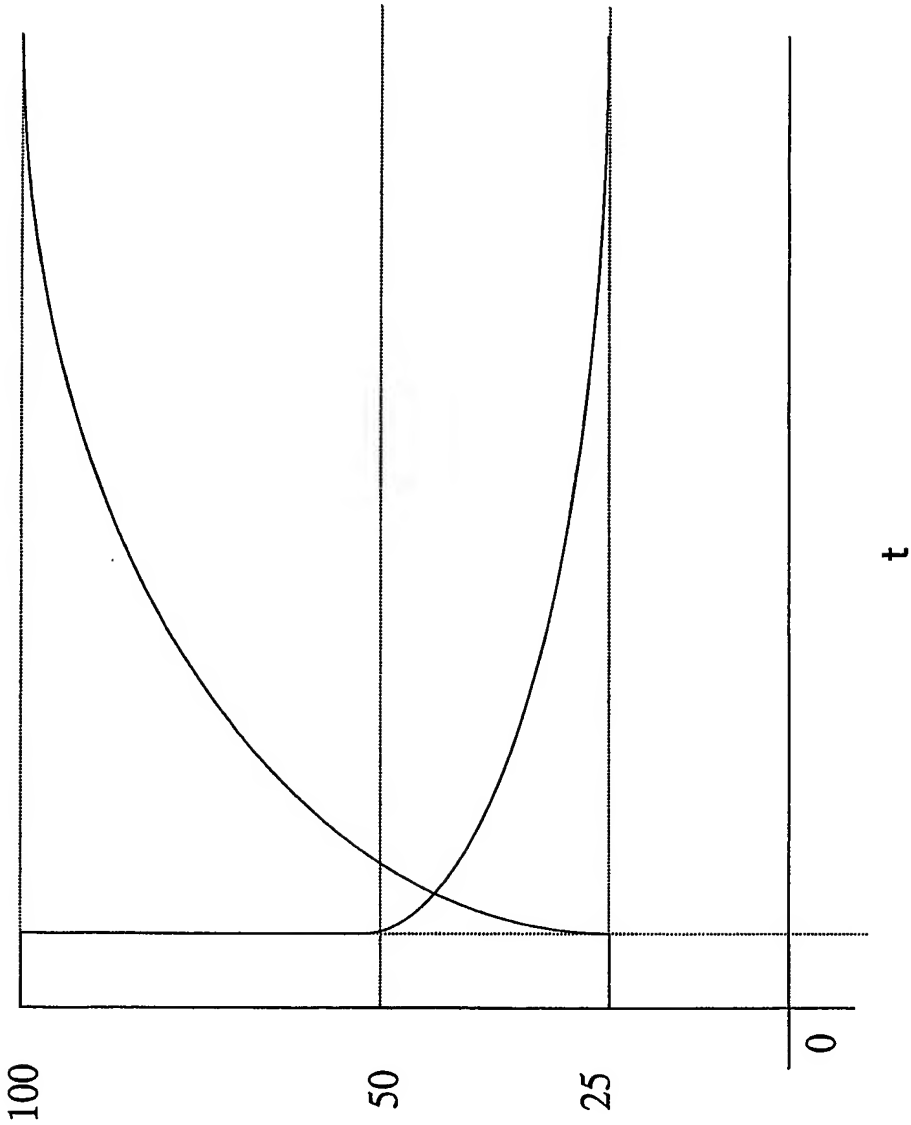
40/134

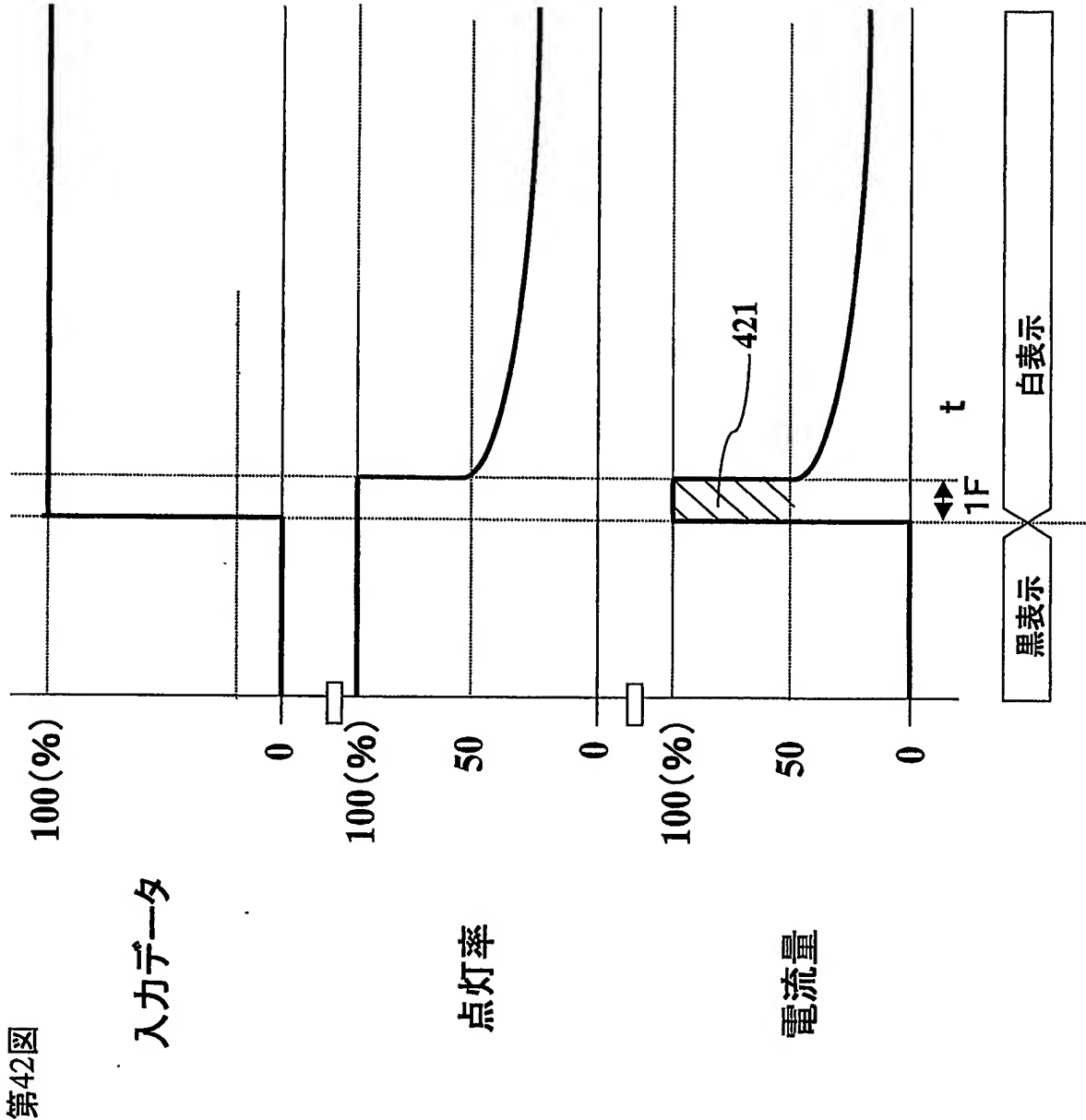
第40図



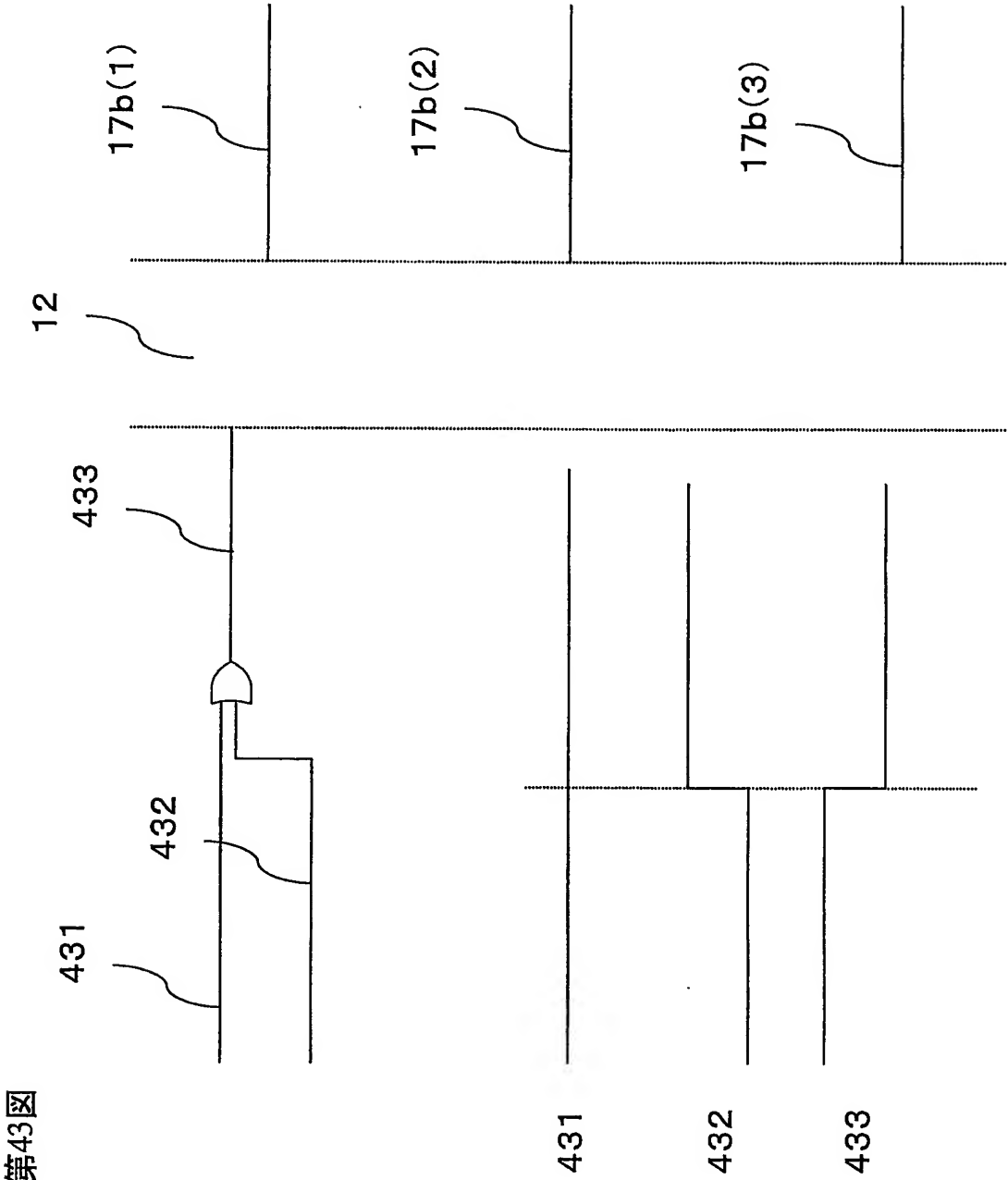
41/134

第41図



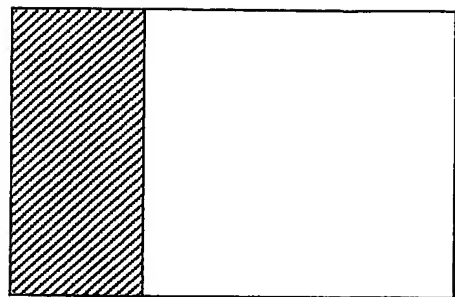


43/134

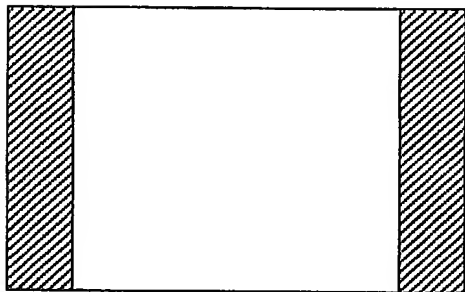


第43図

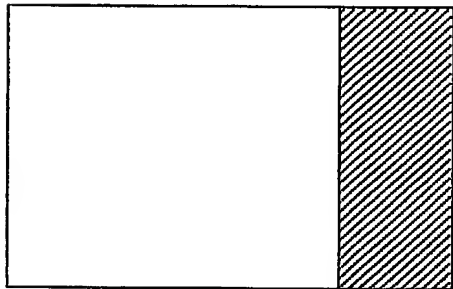
44/134



443



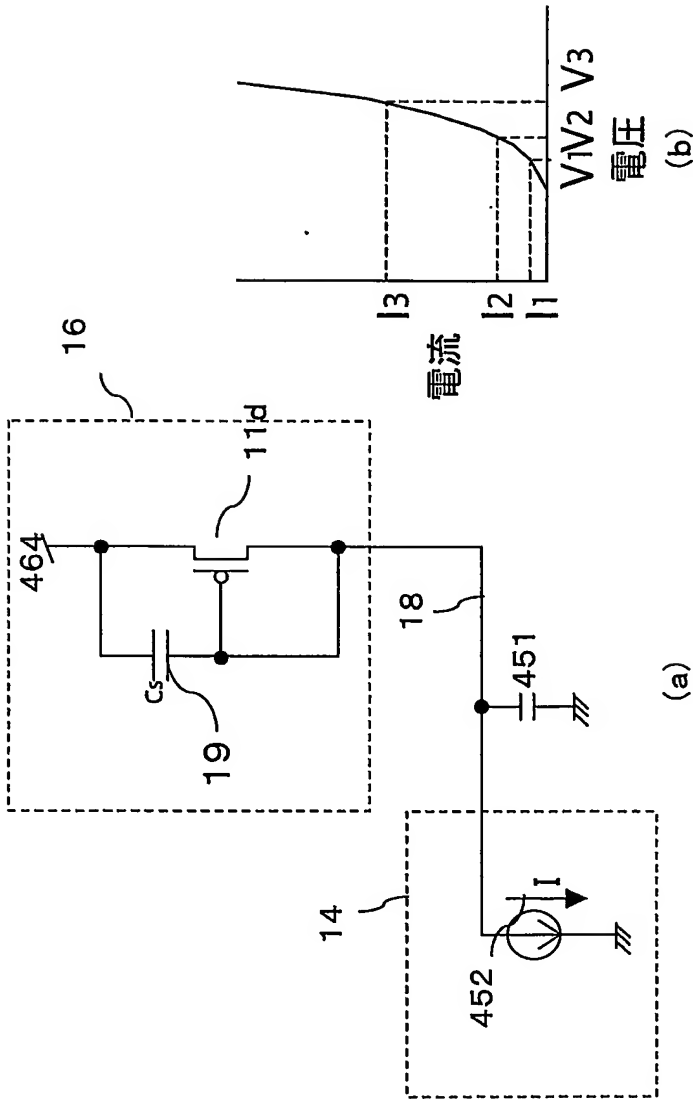
442



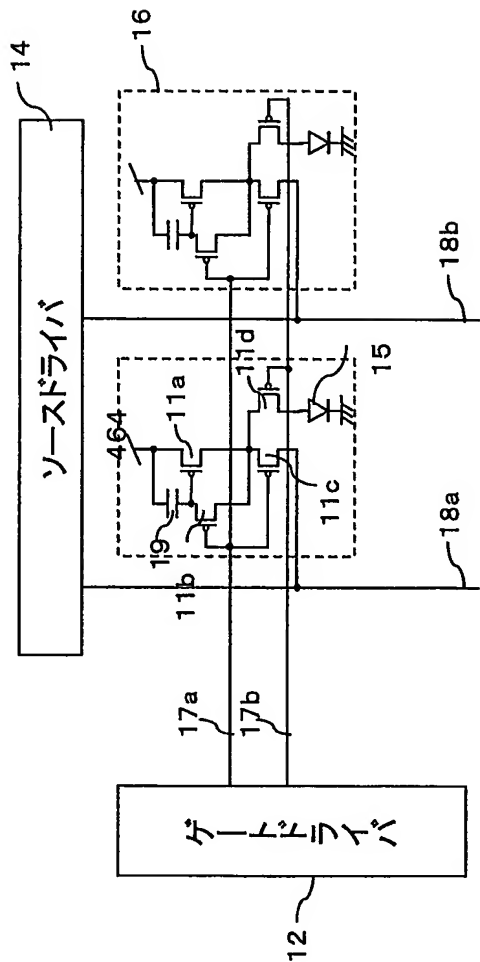
441

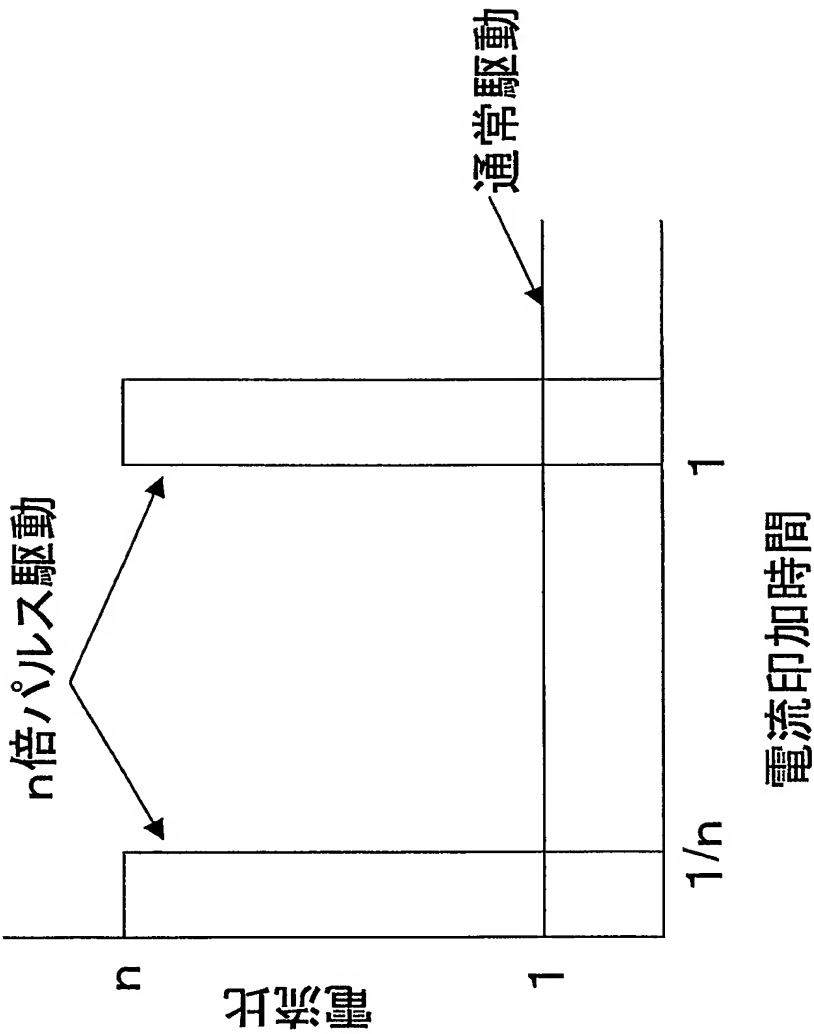
第44図

第45図



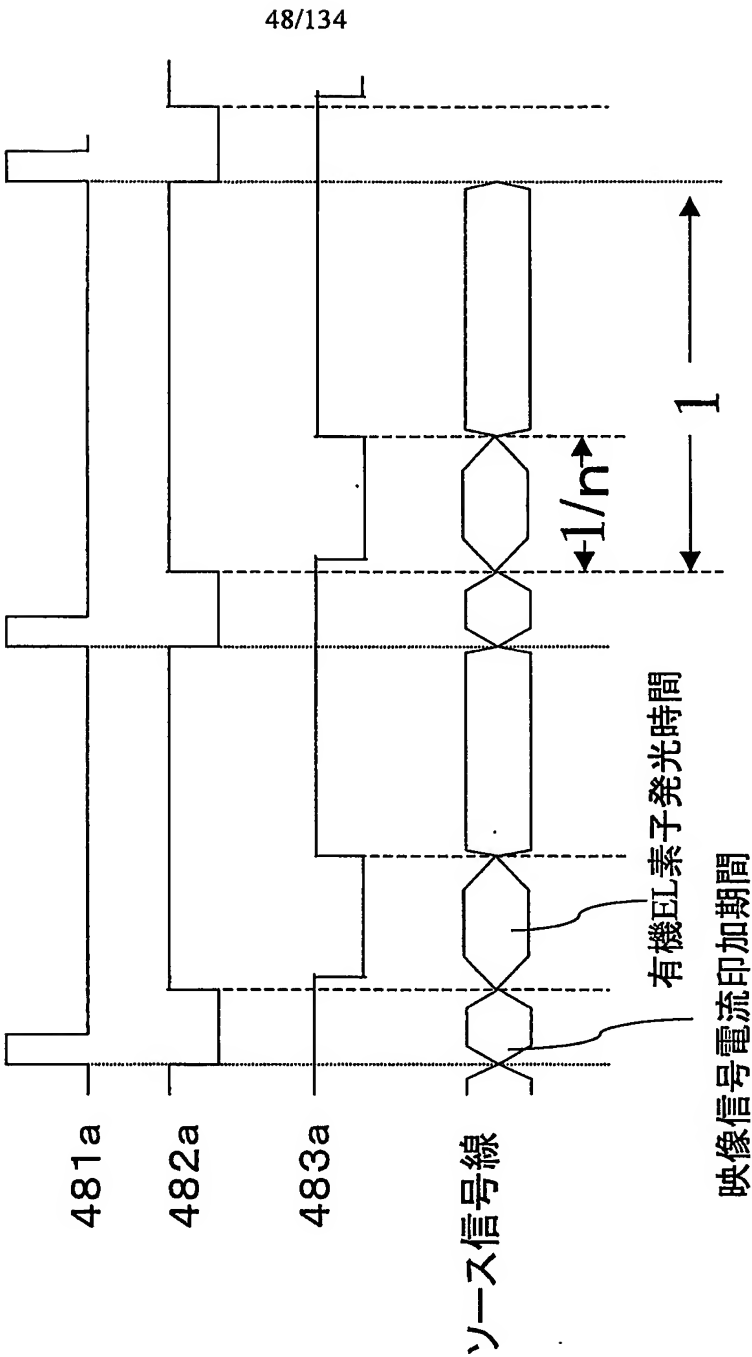
第46図

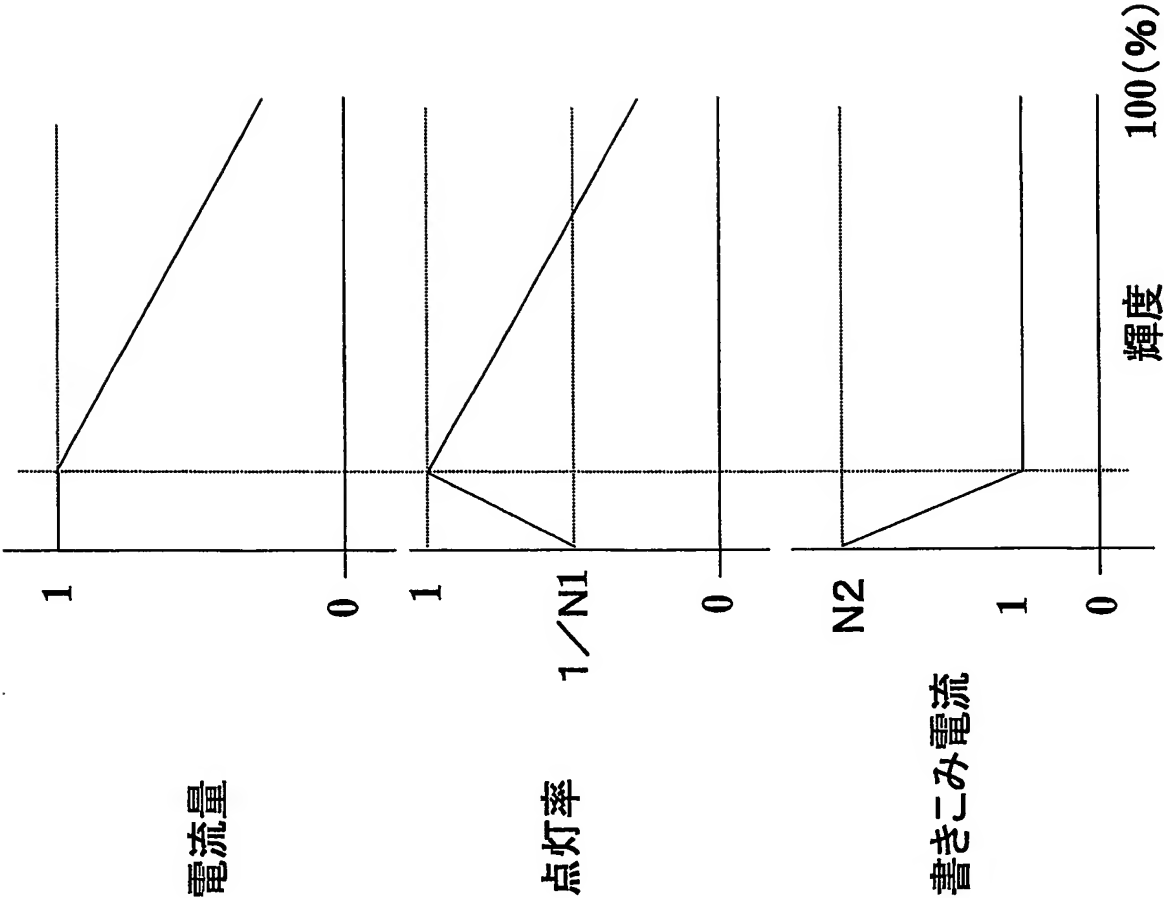




第47図

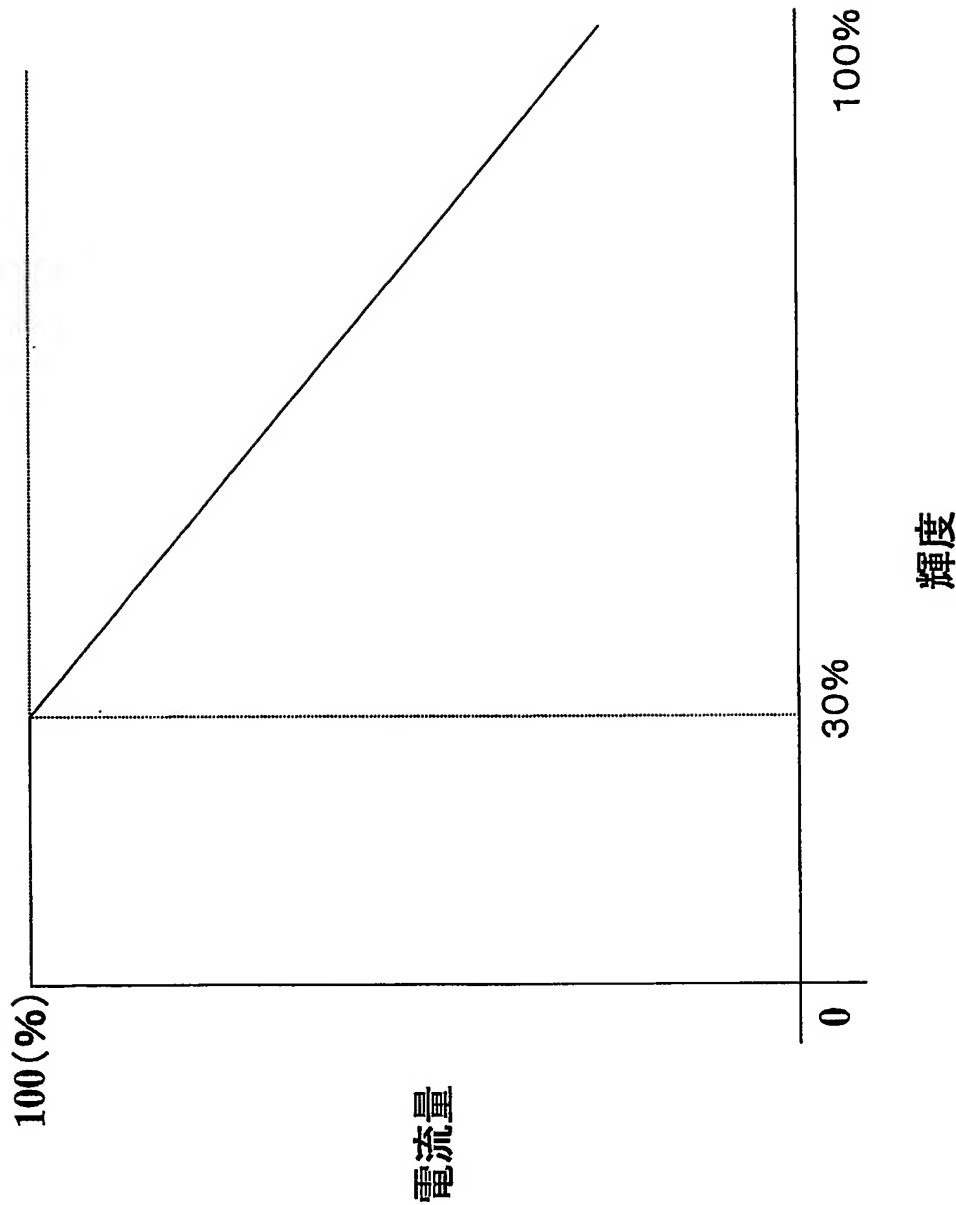
第48図



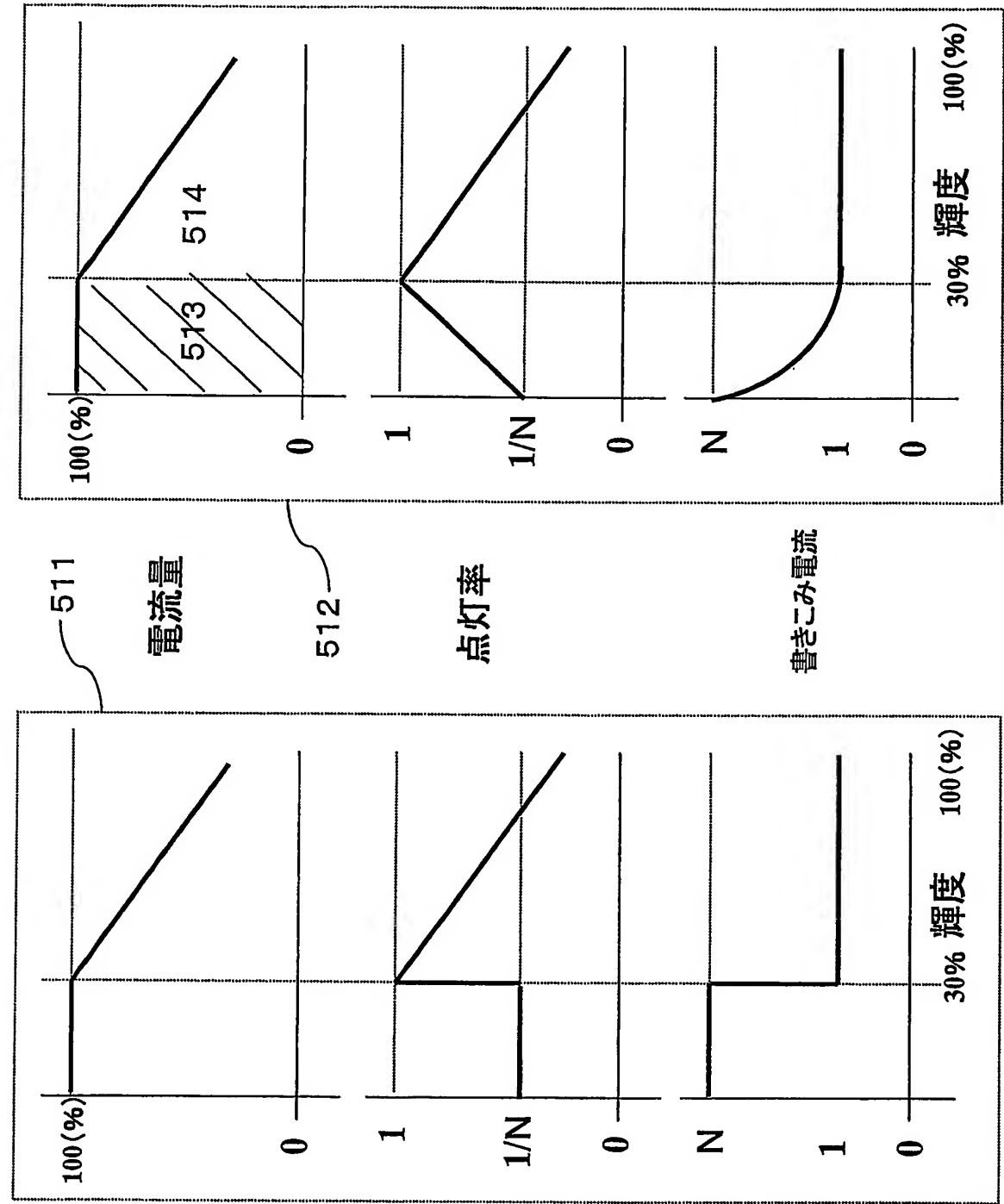


第49図

第50図

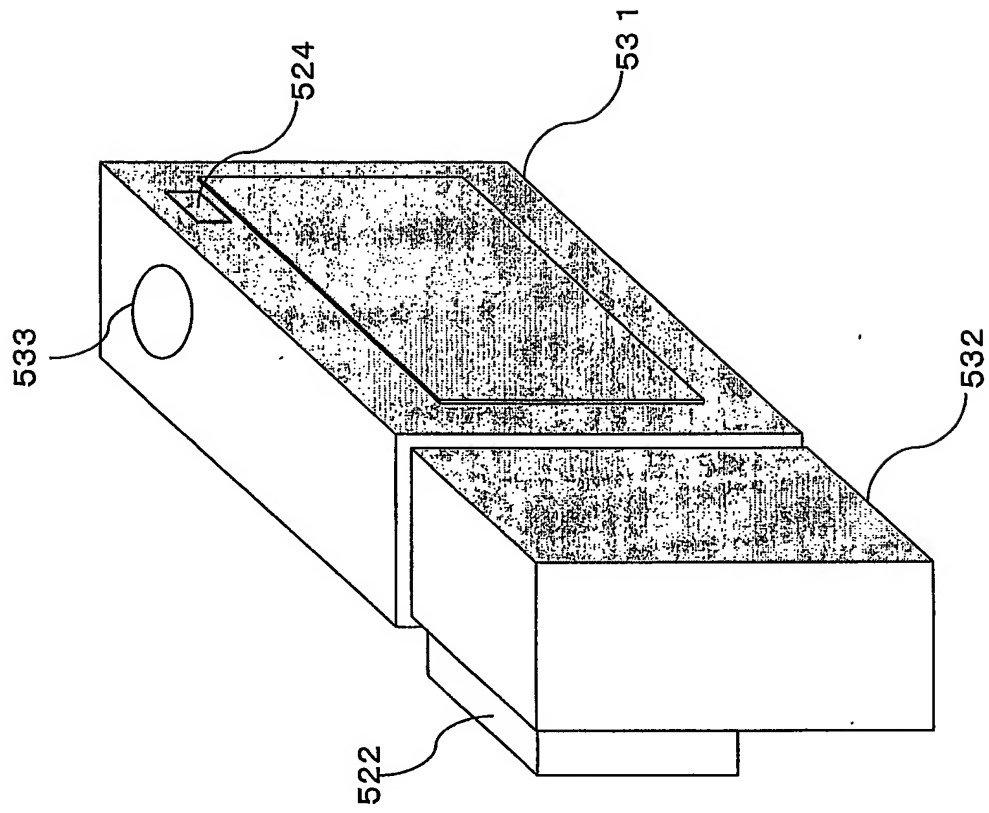


51/134



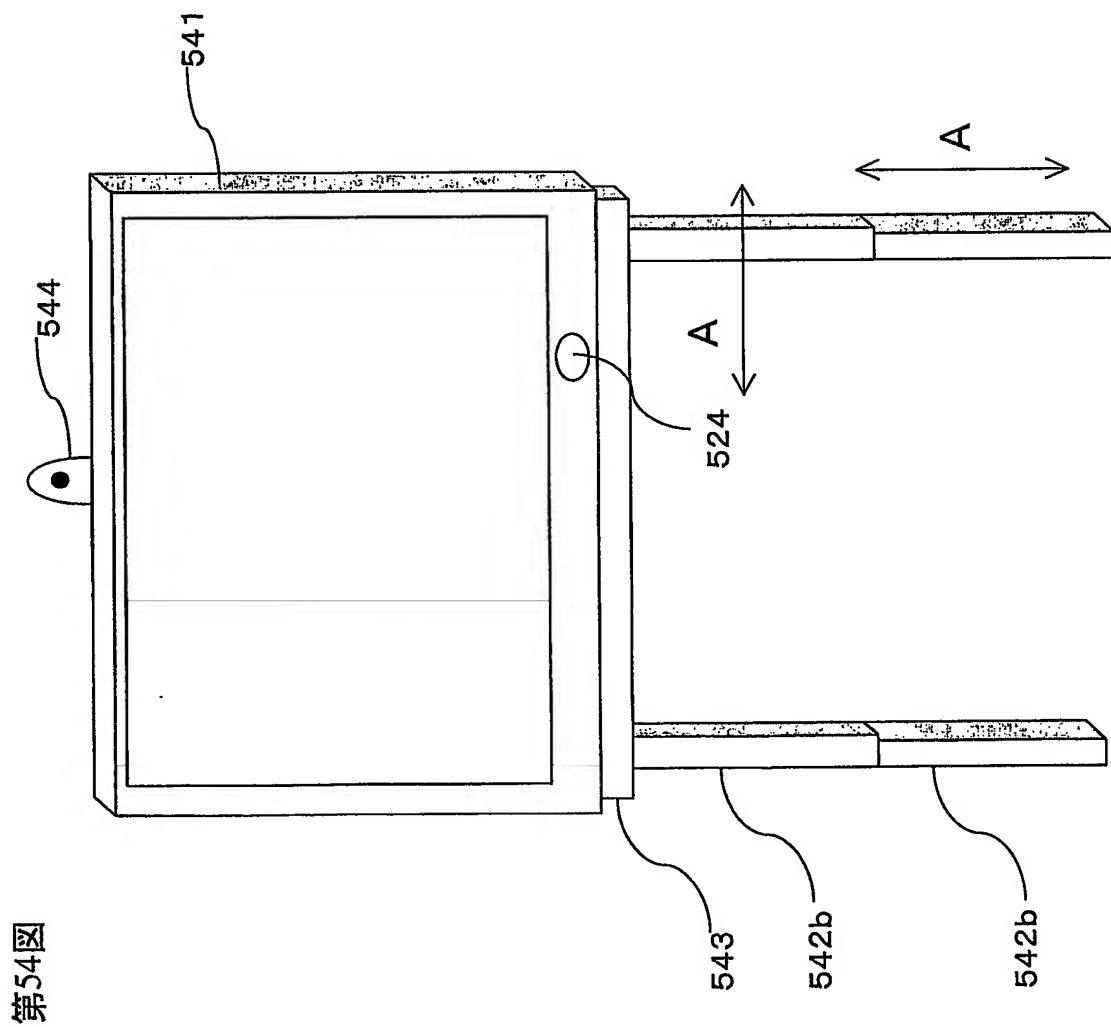
第51図

53/134

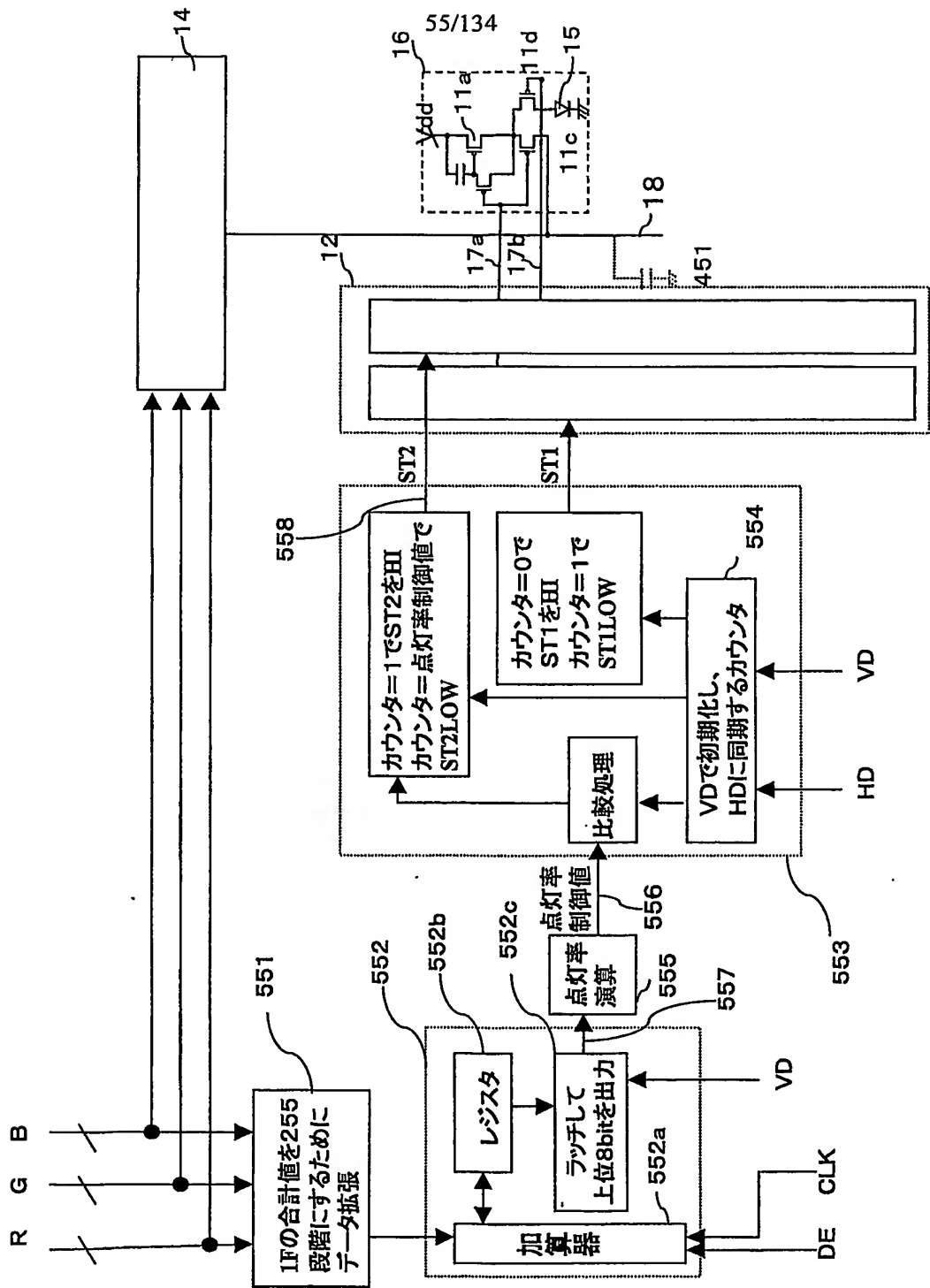


第53図

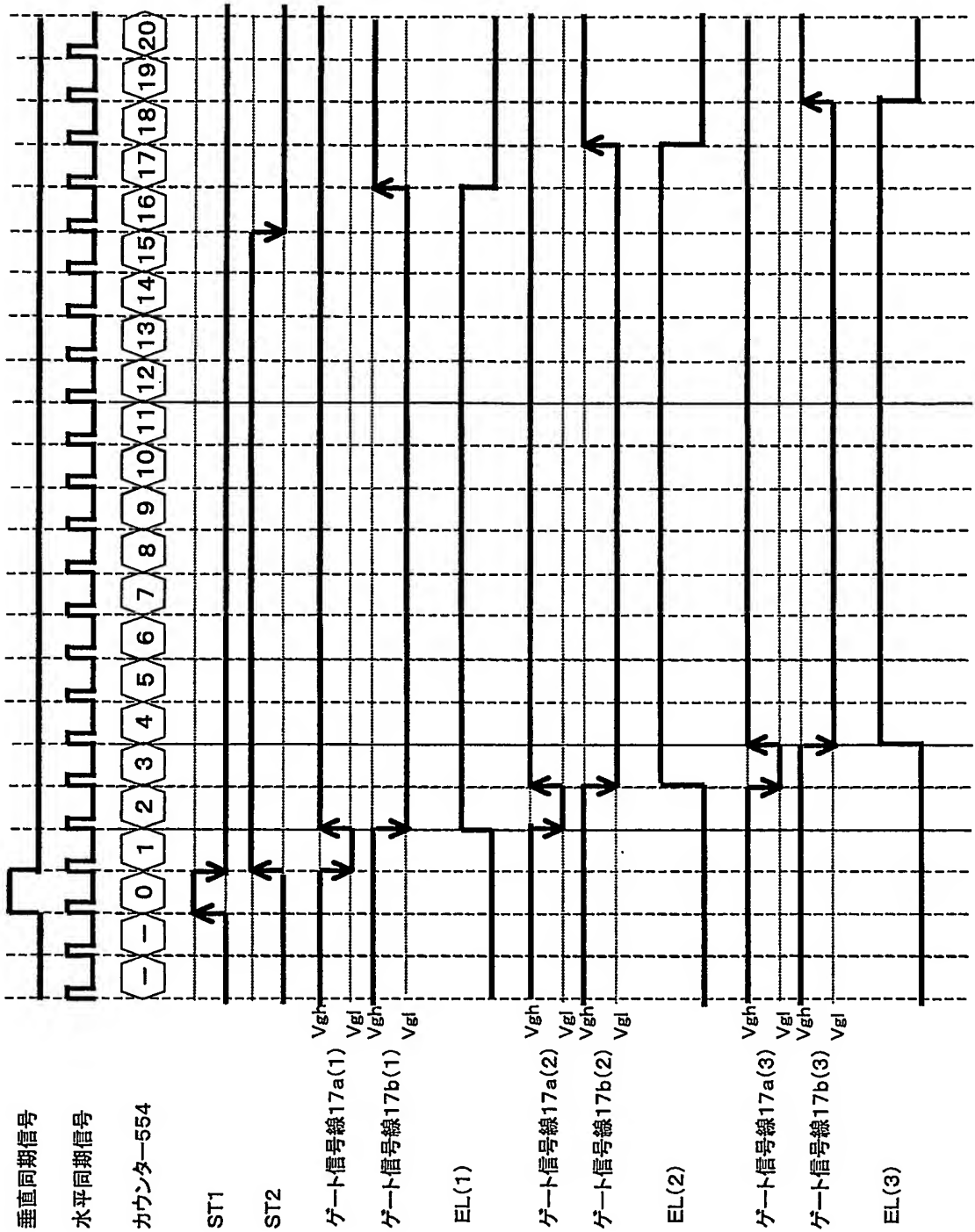
54/134



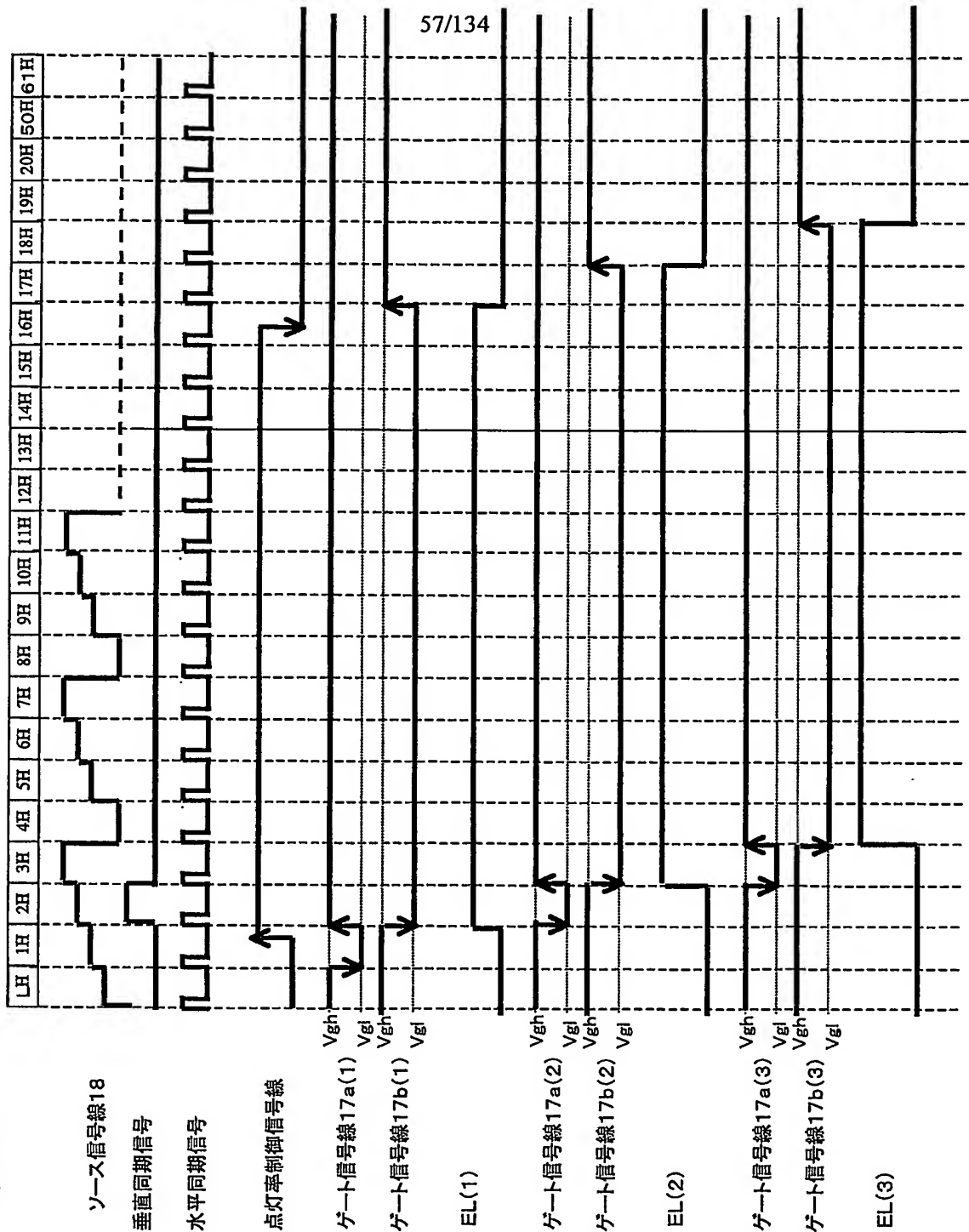
第55図



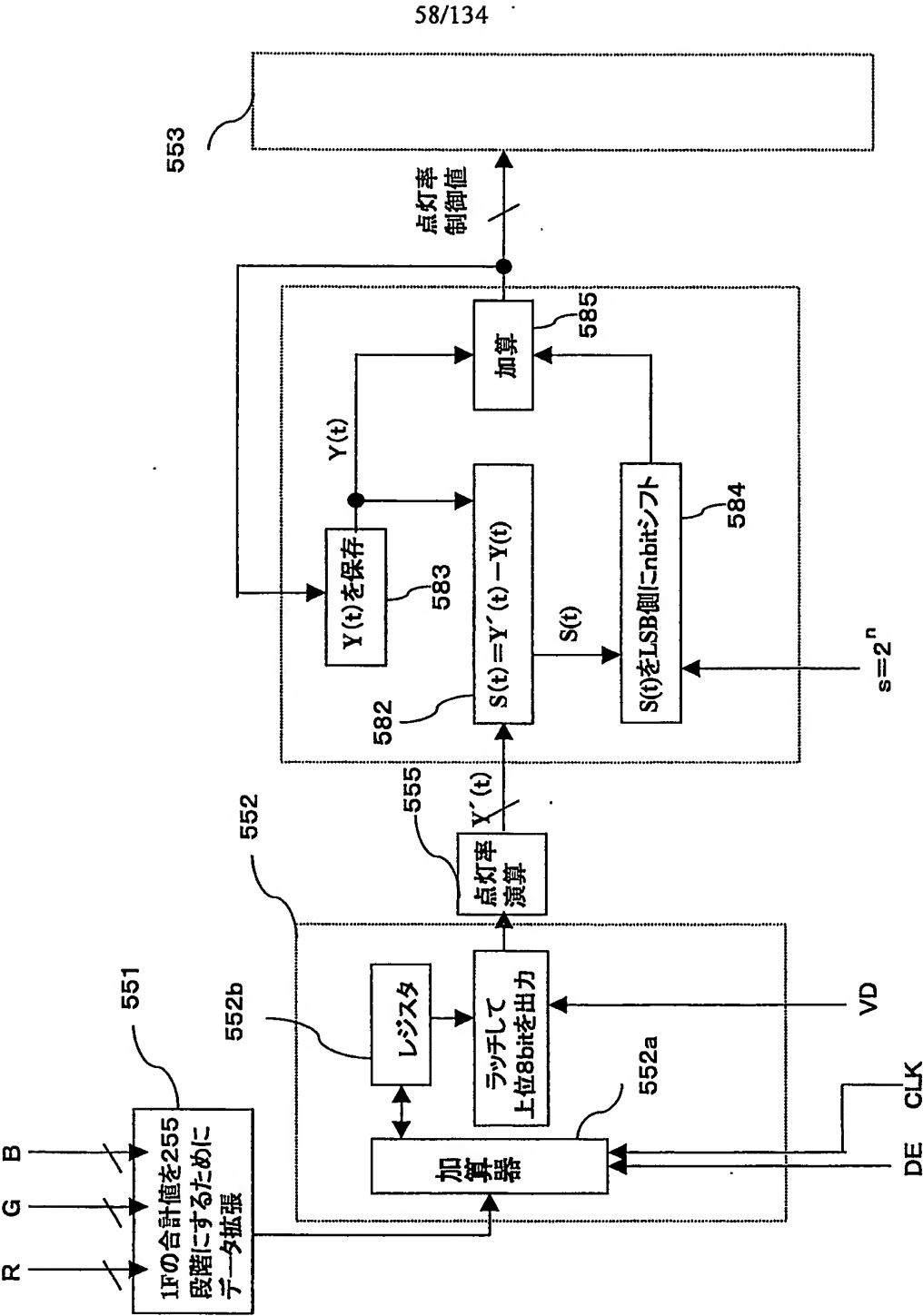
第56図



第57図

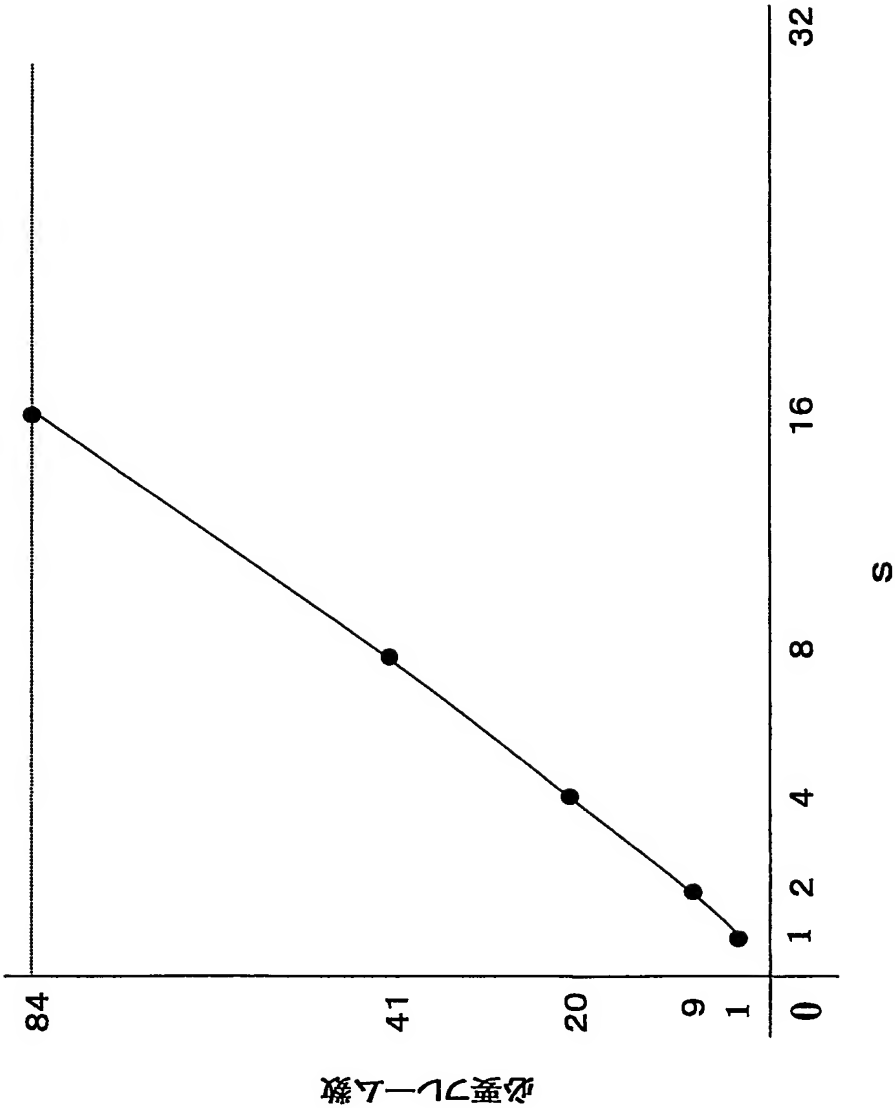


第58図

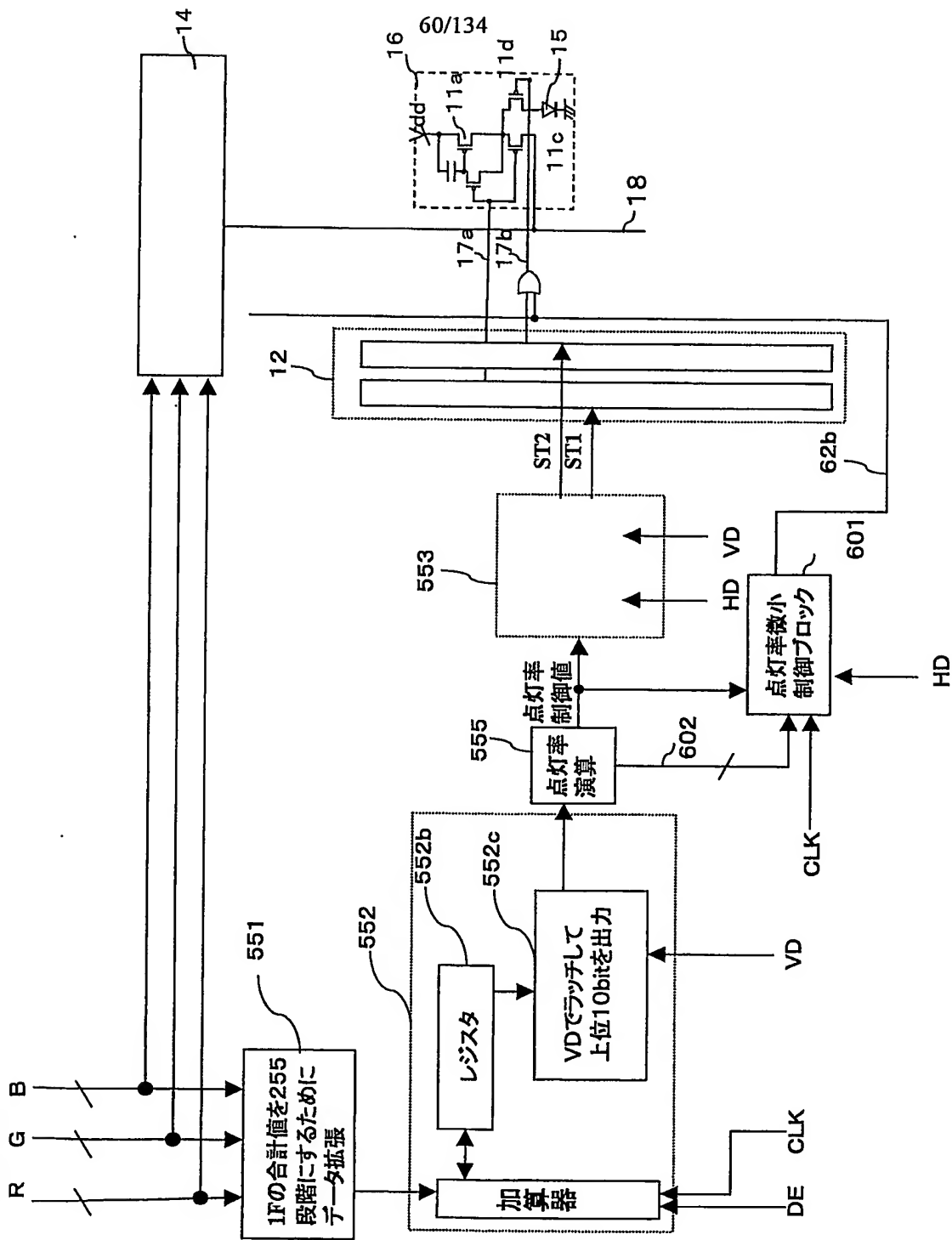


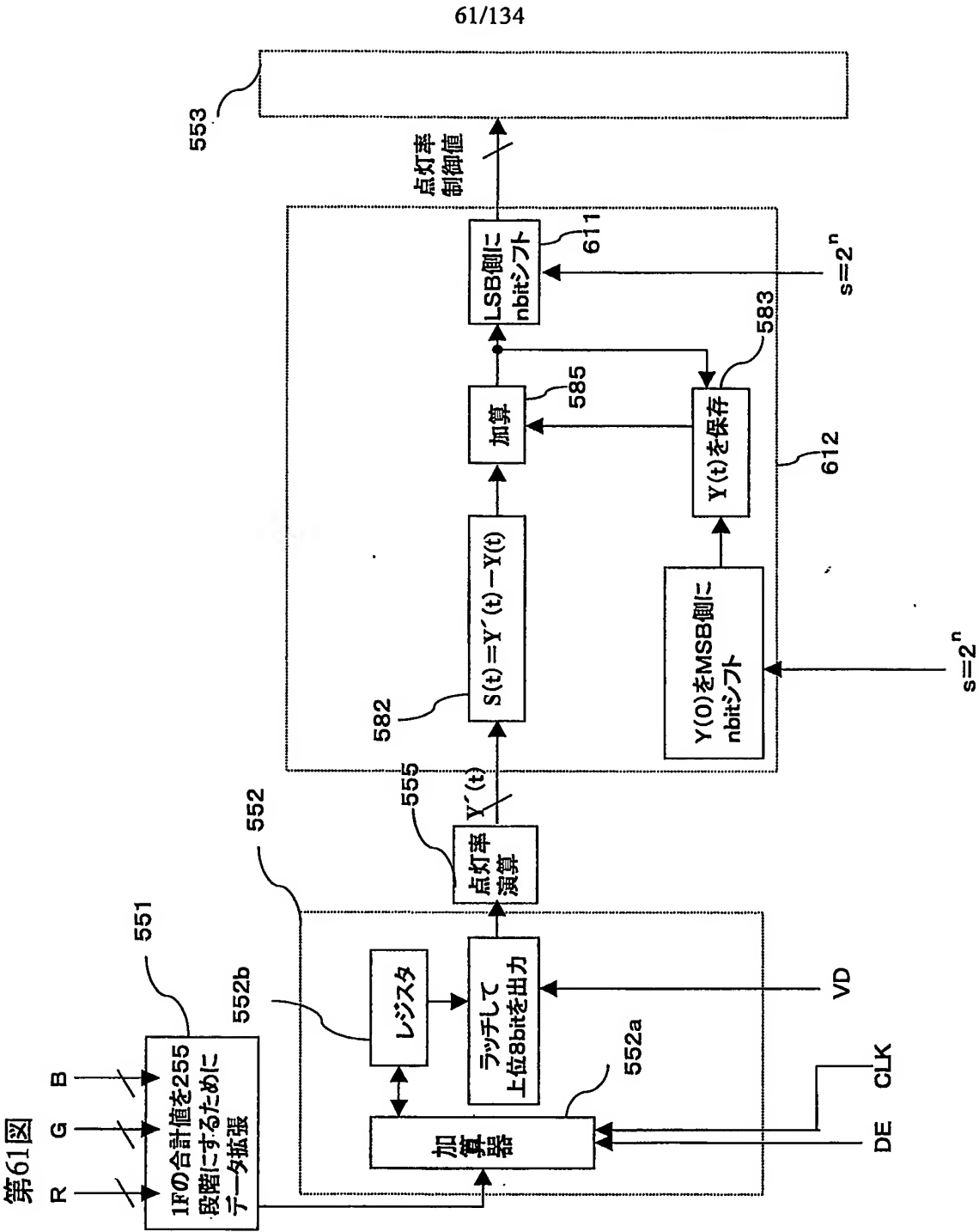
59/134

第59図

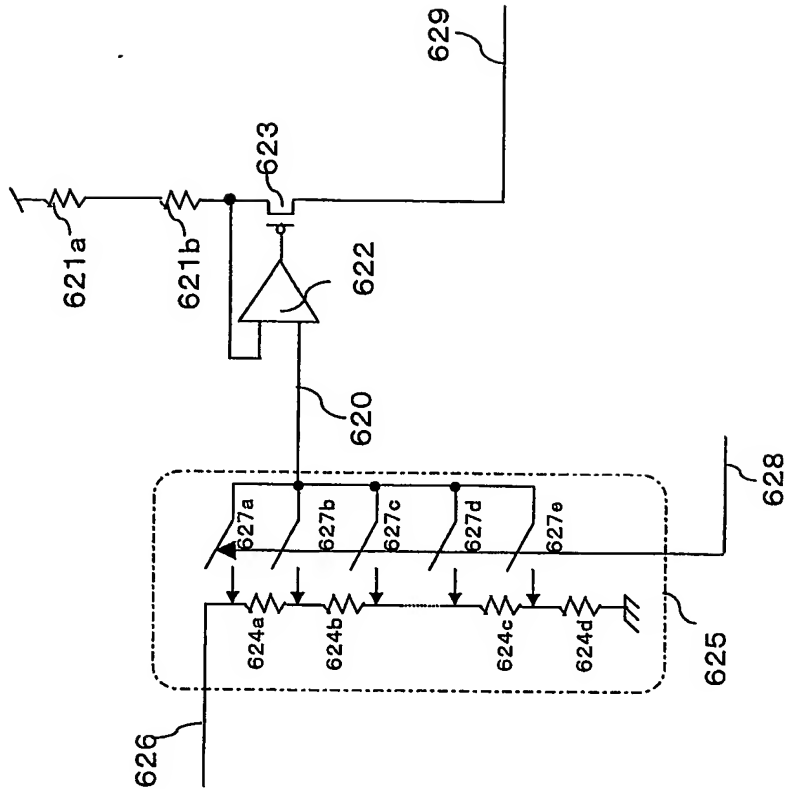


第60図

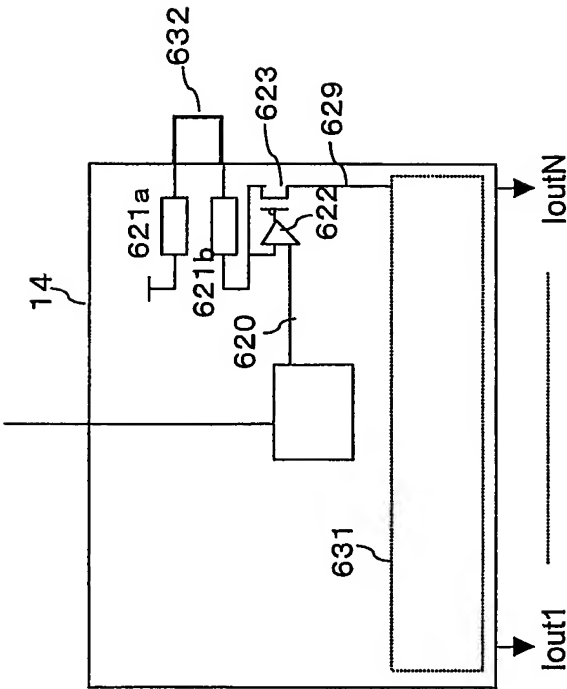


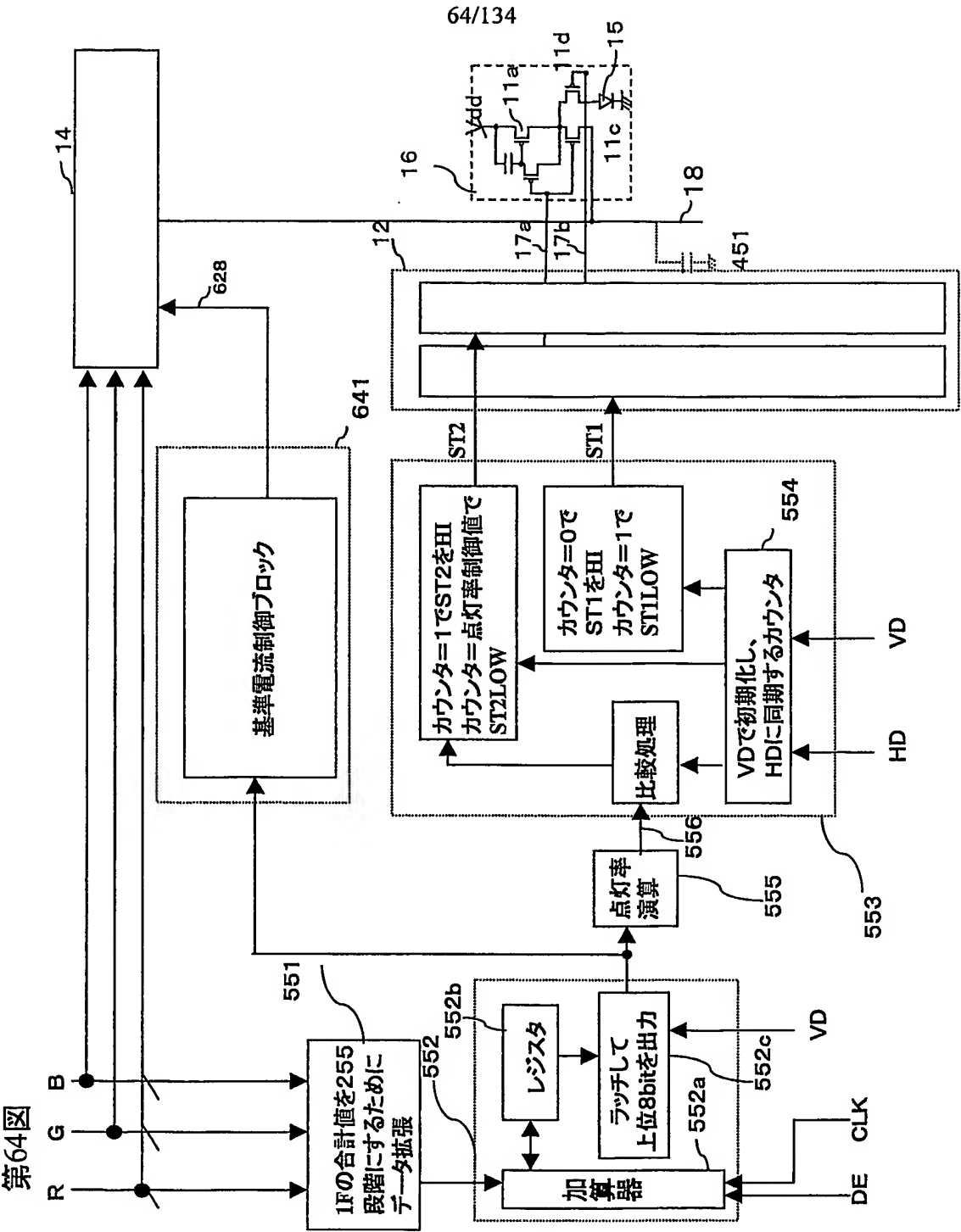


第62図



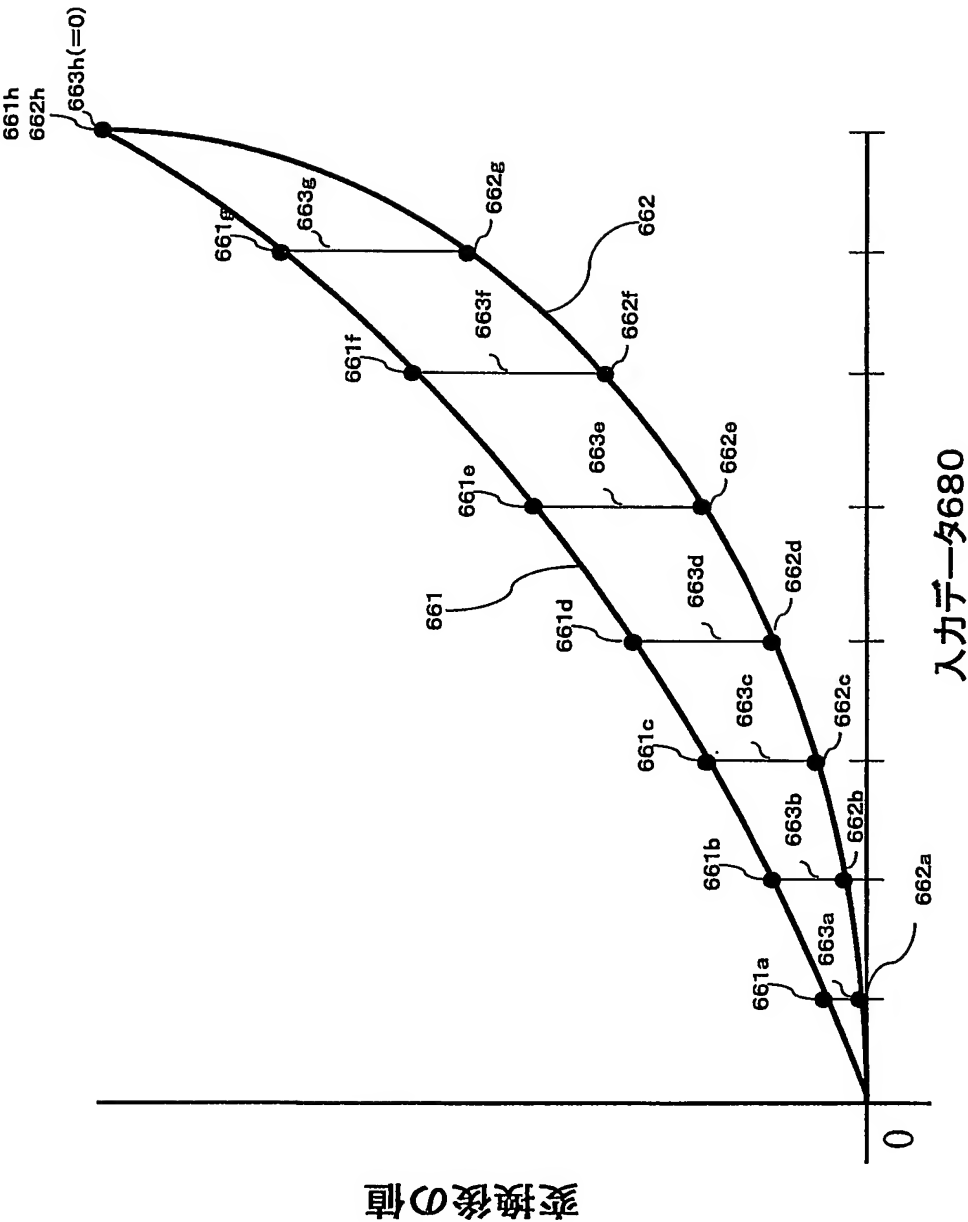
第63図





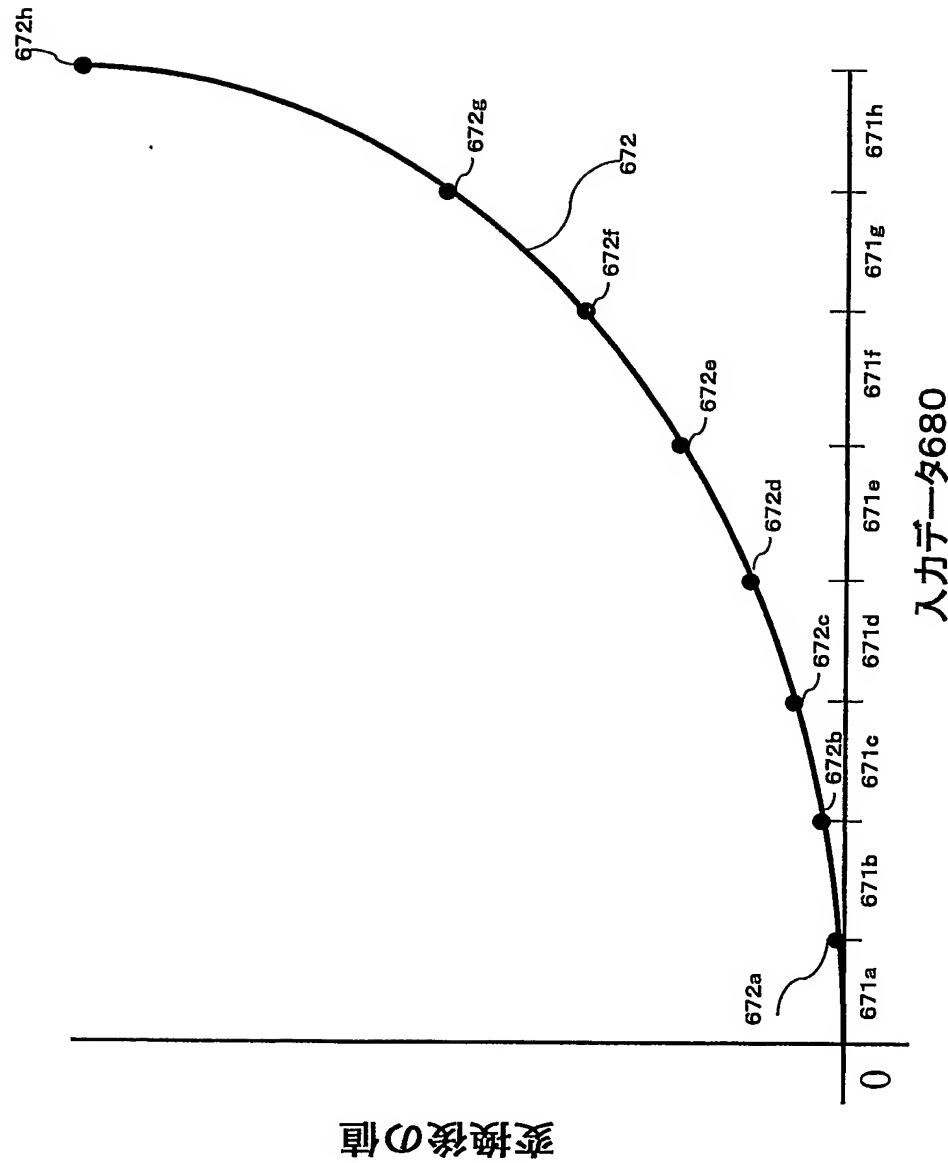
66/134

図66

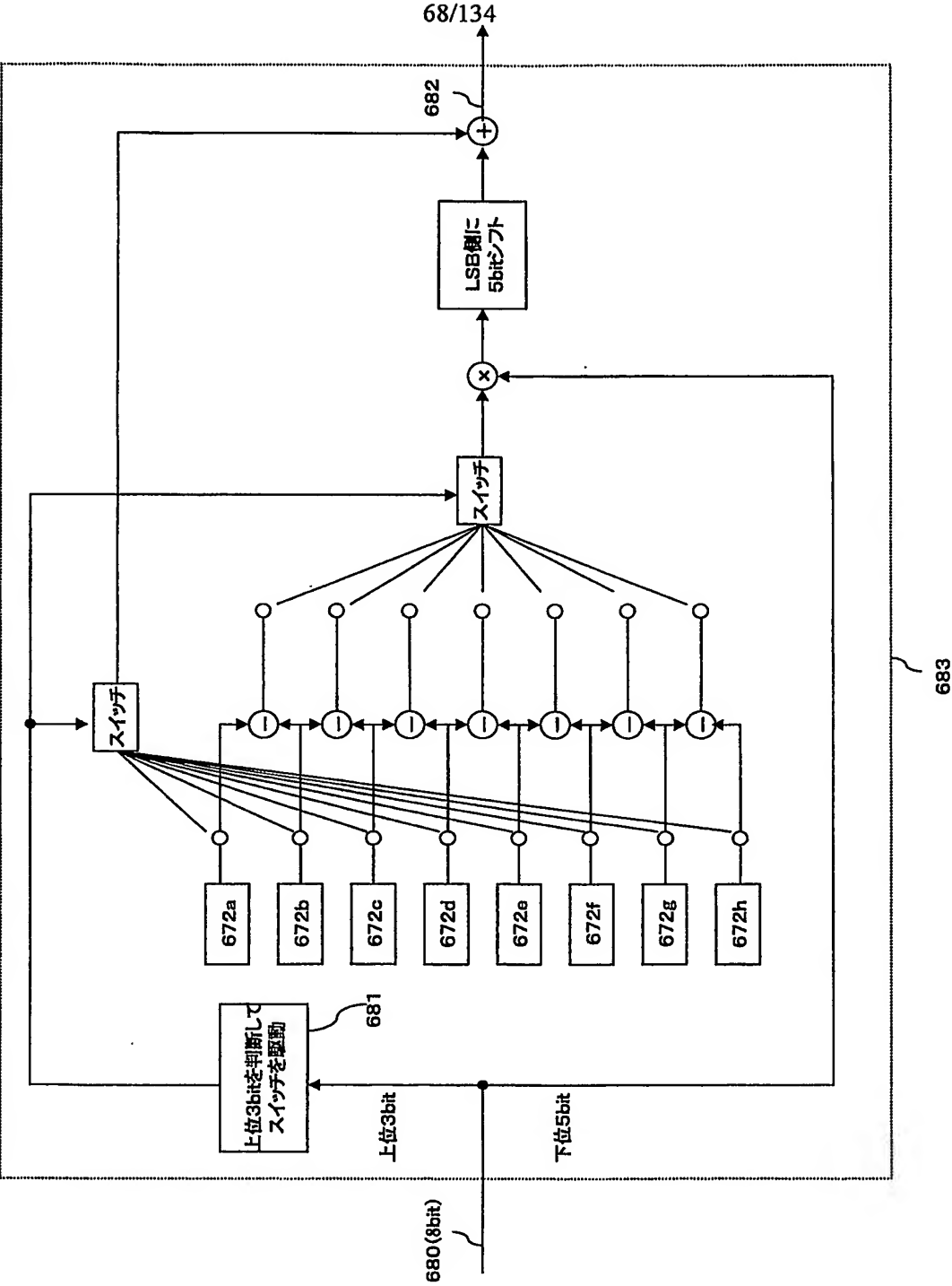


67/134

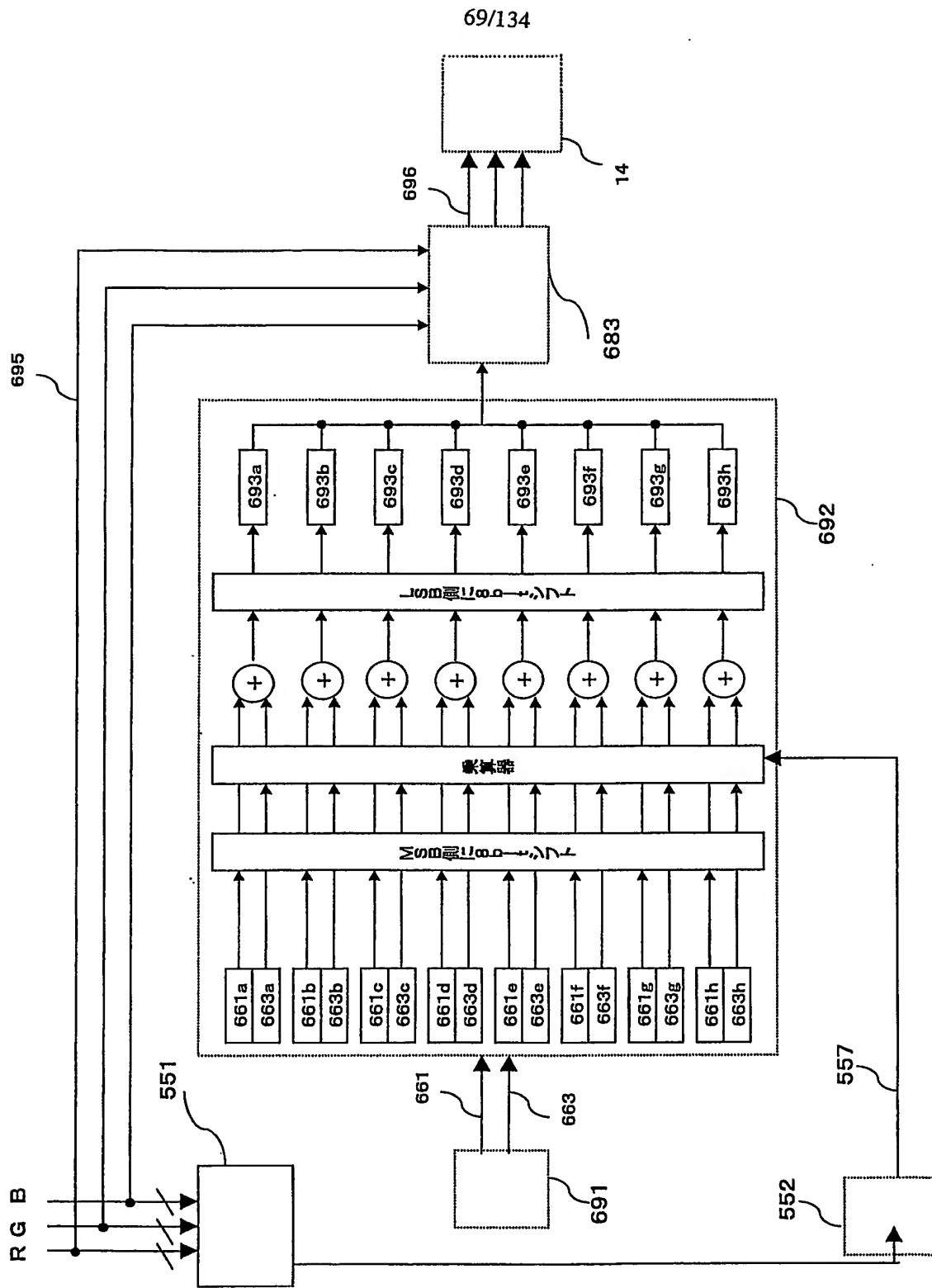
第67図



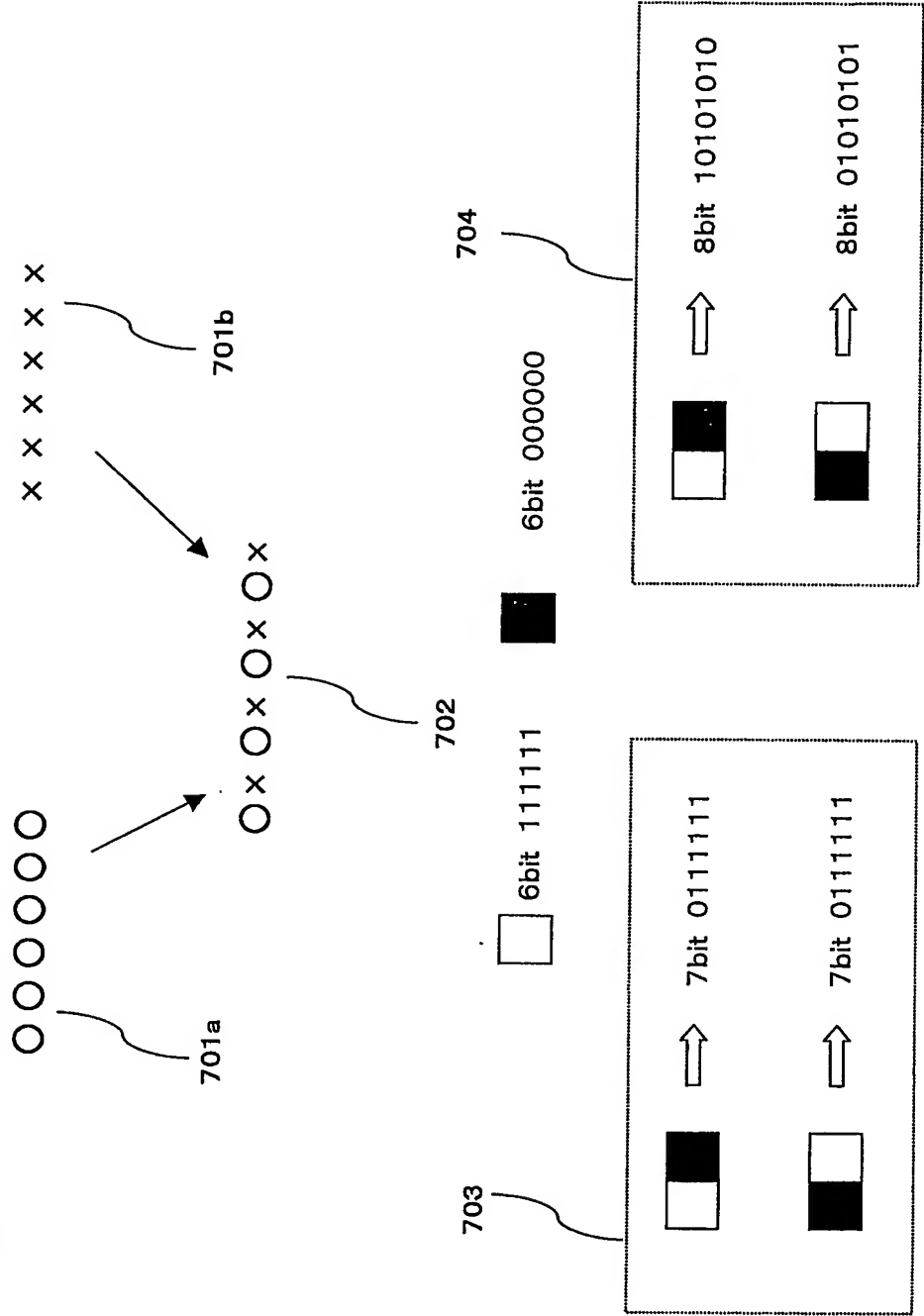
第68図

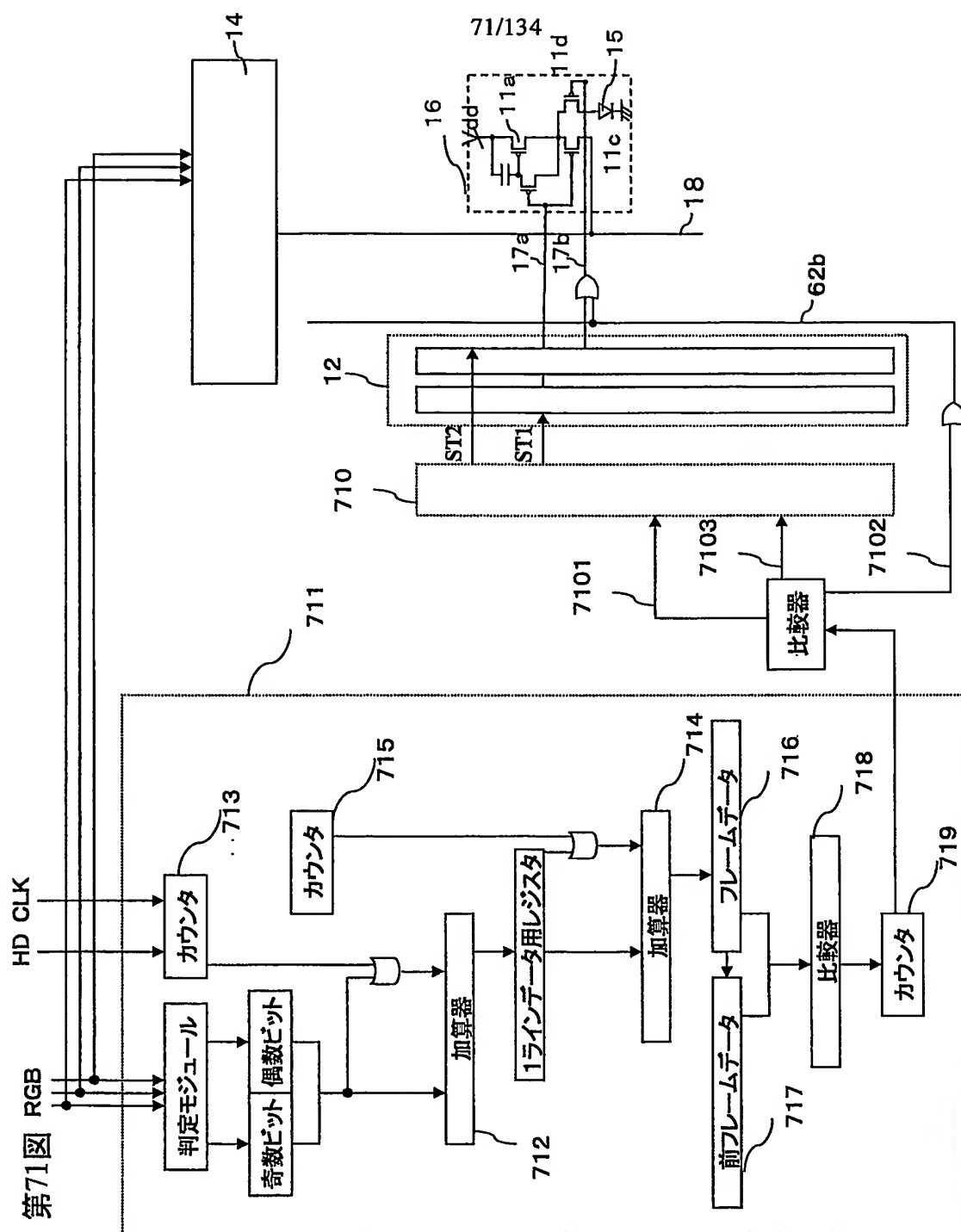


第69図

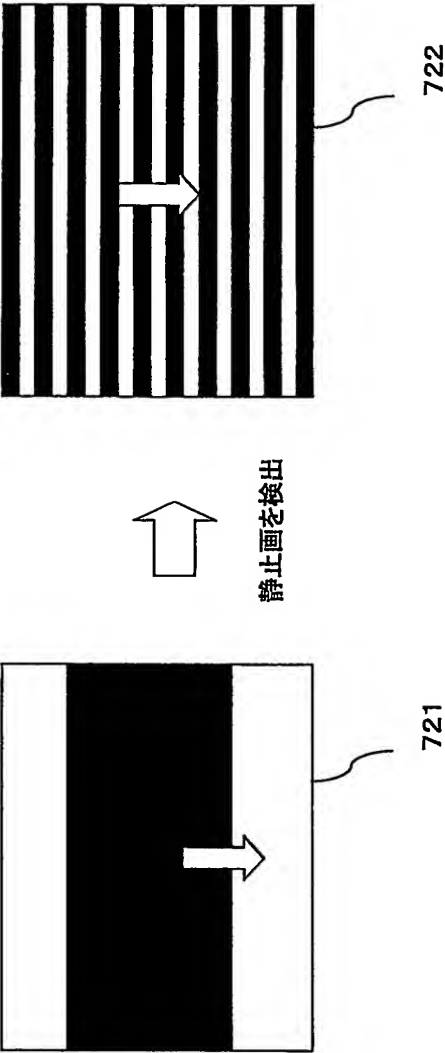


第70図

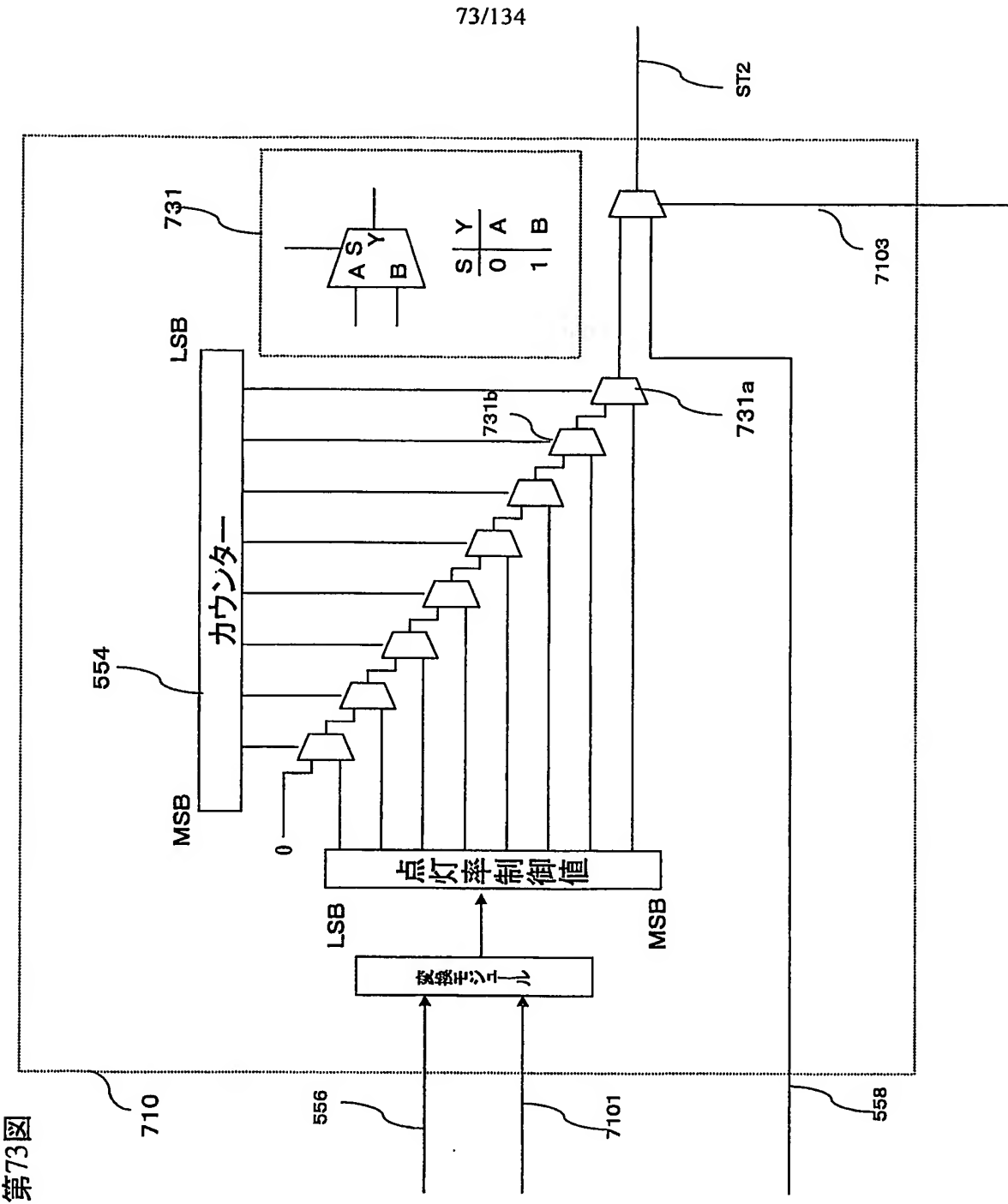




72/134

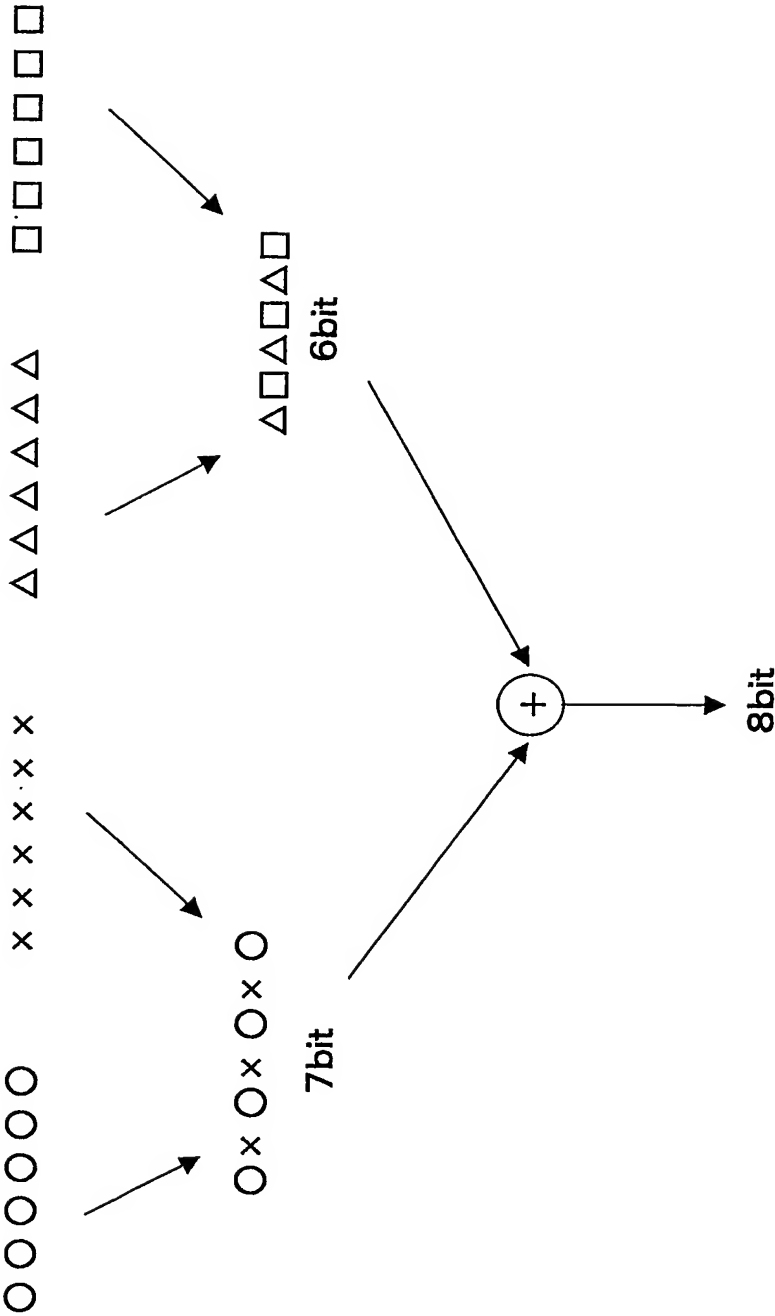


第72図

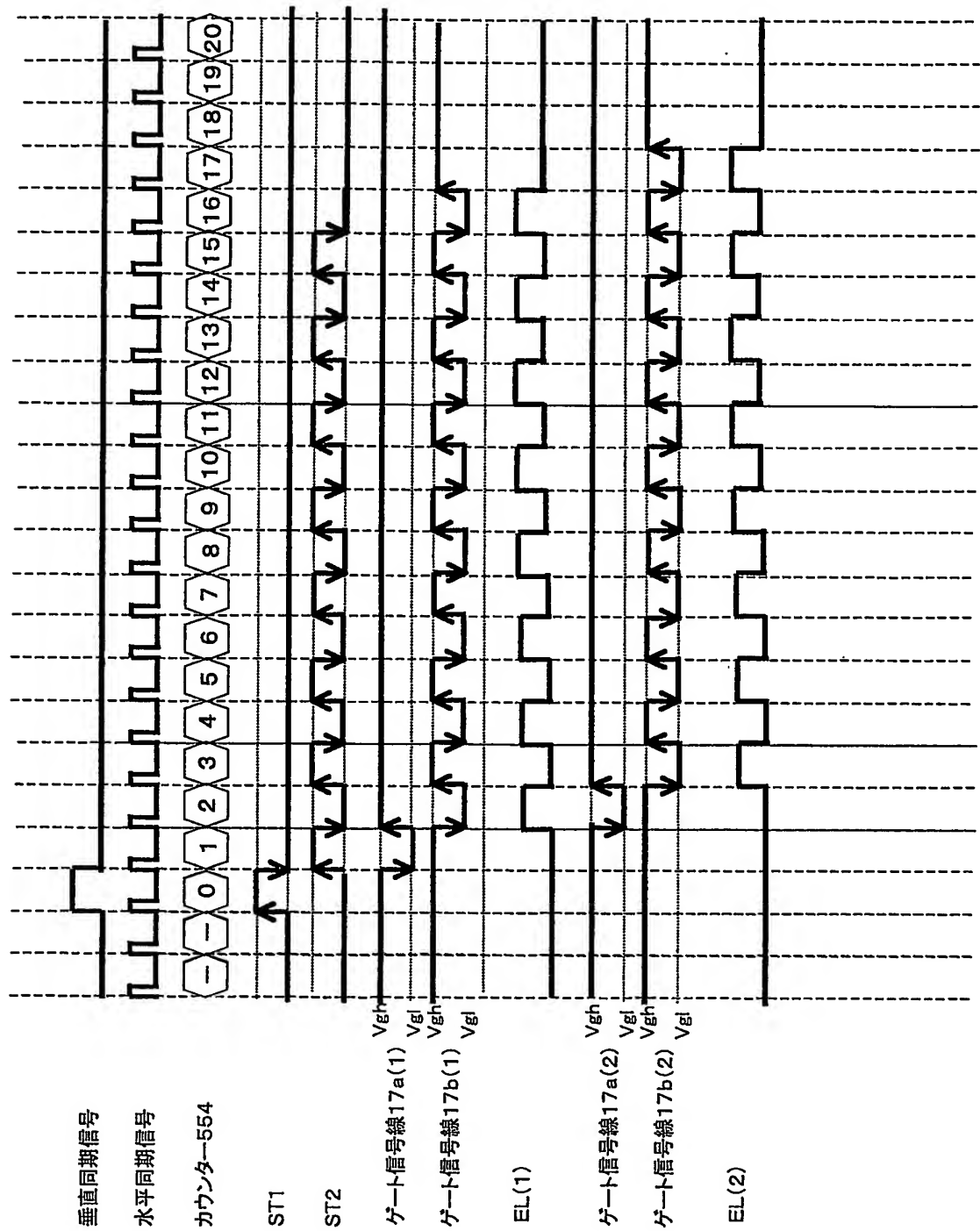


74/134

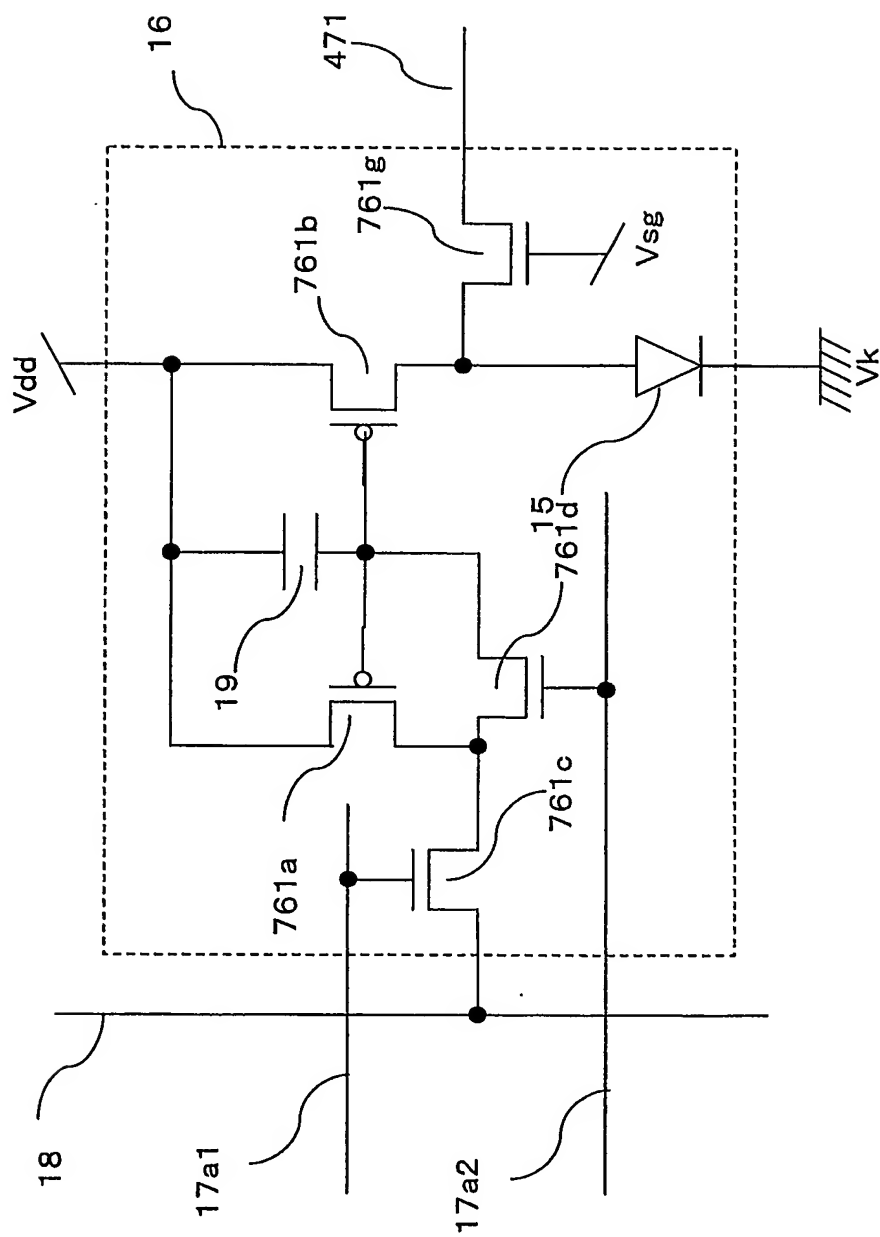
第74図



第75図

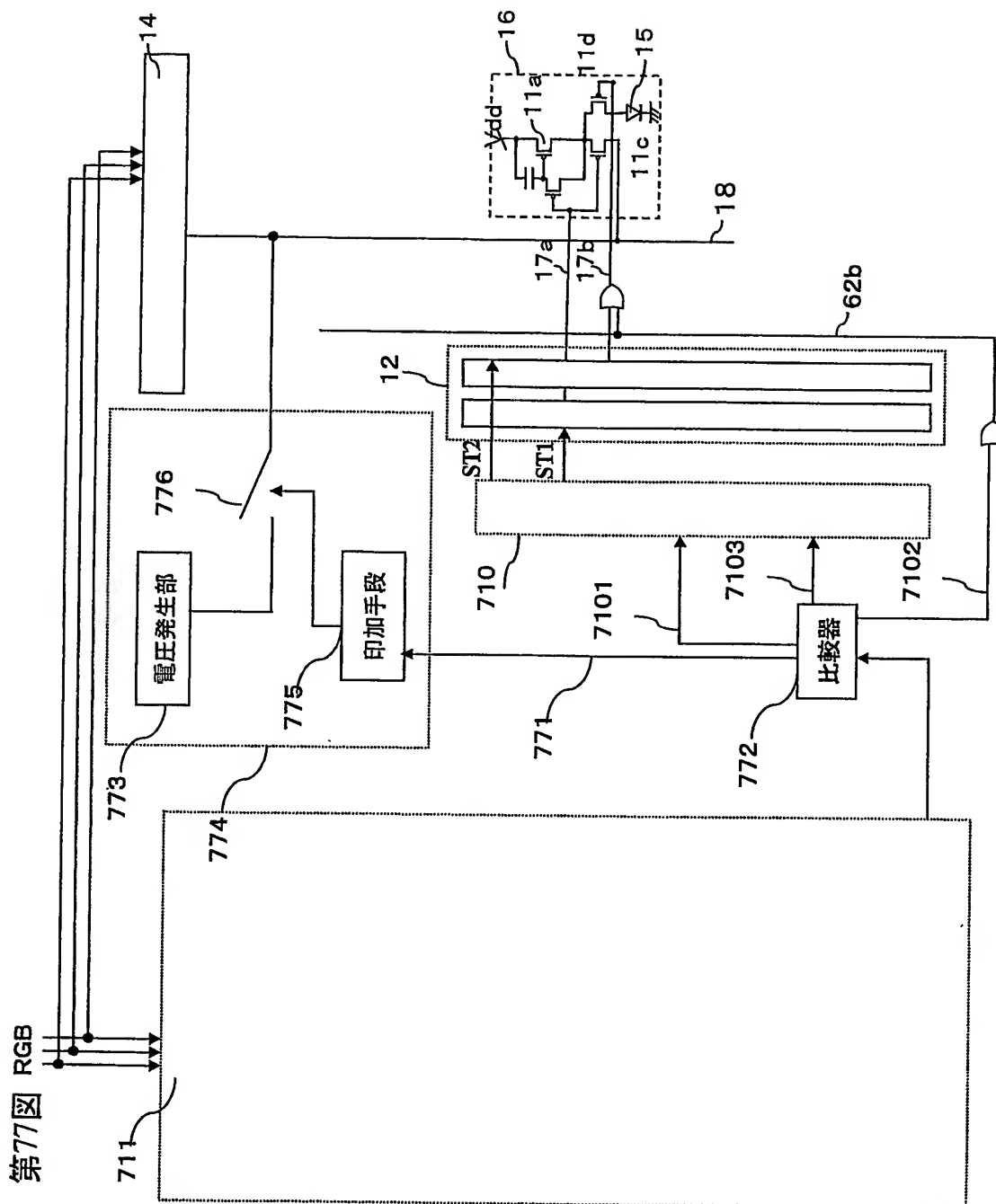


76/134

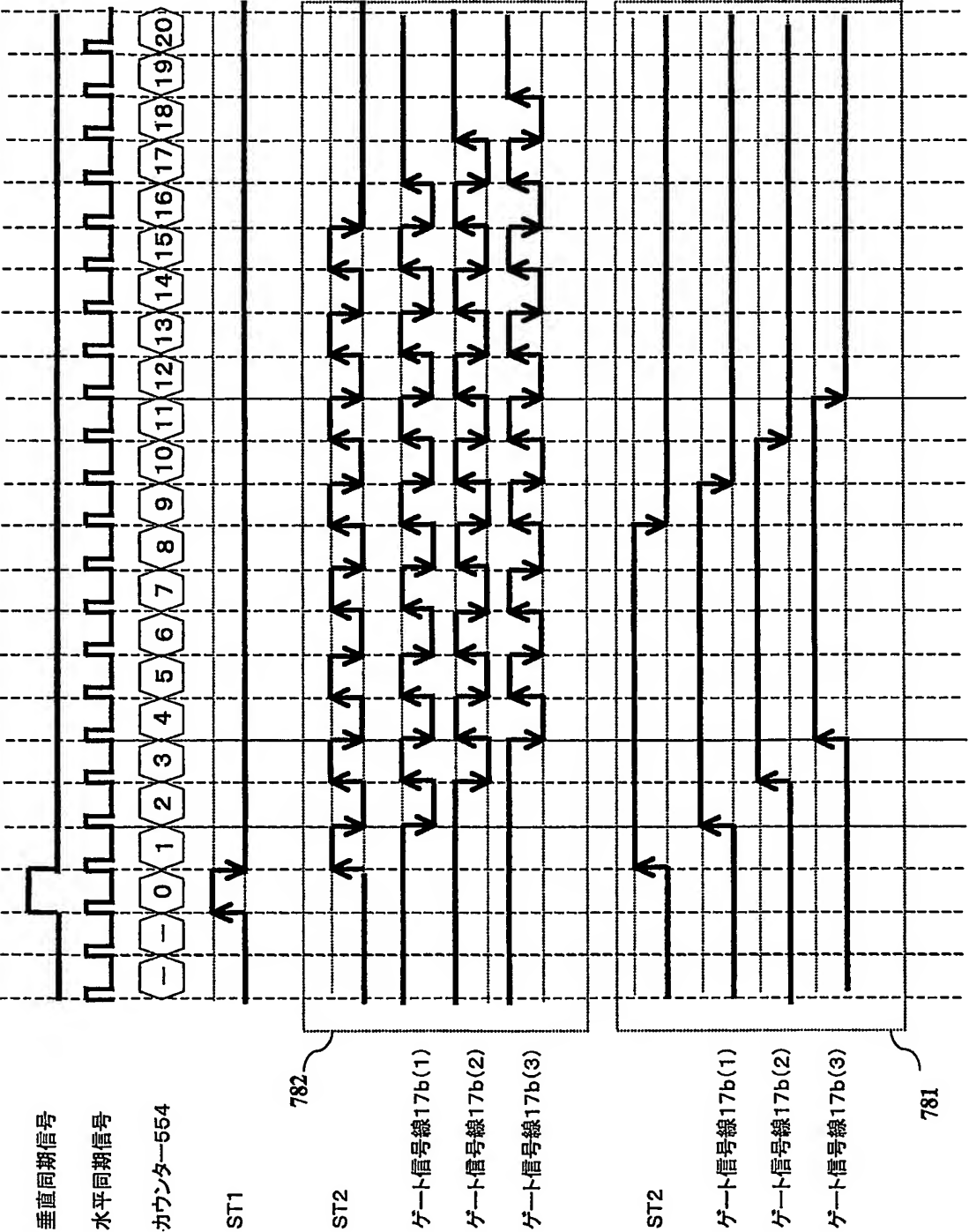


第76圖

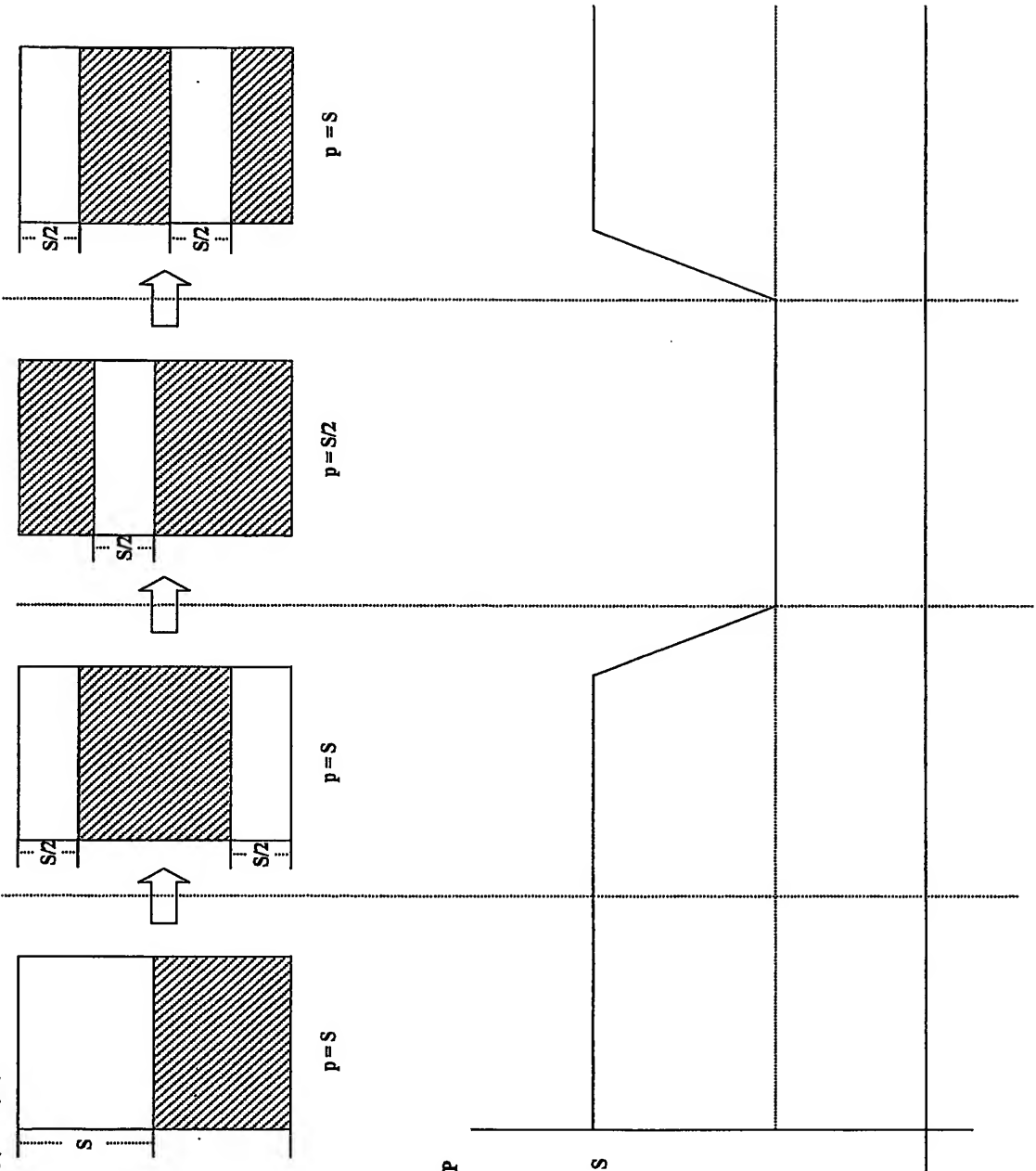
77/134



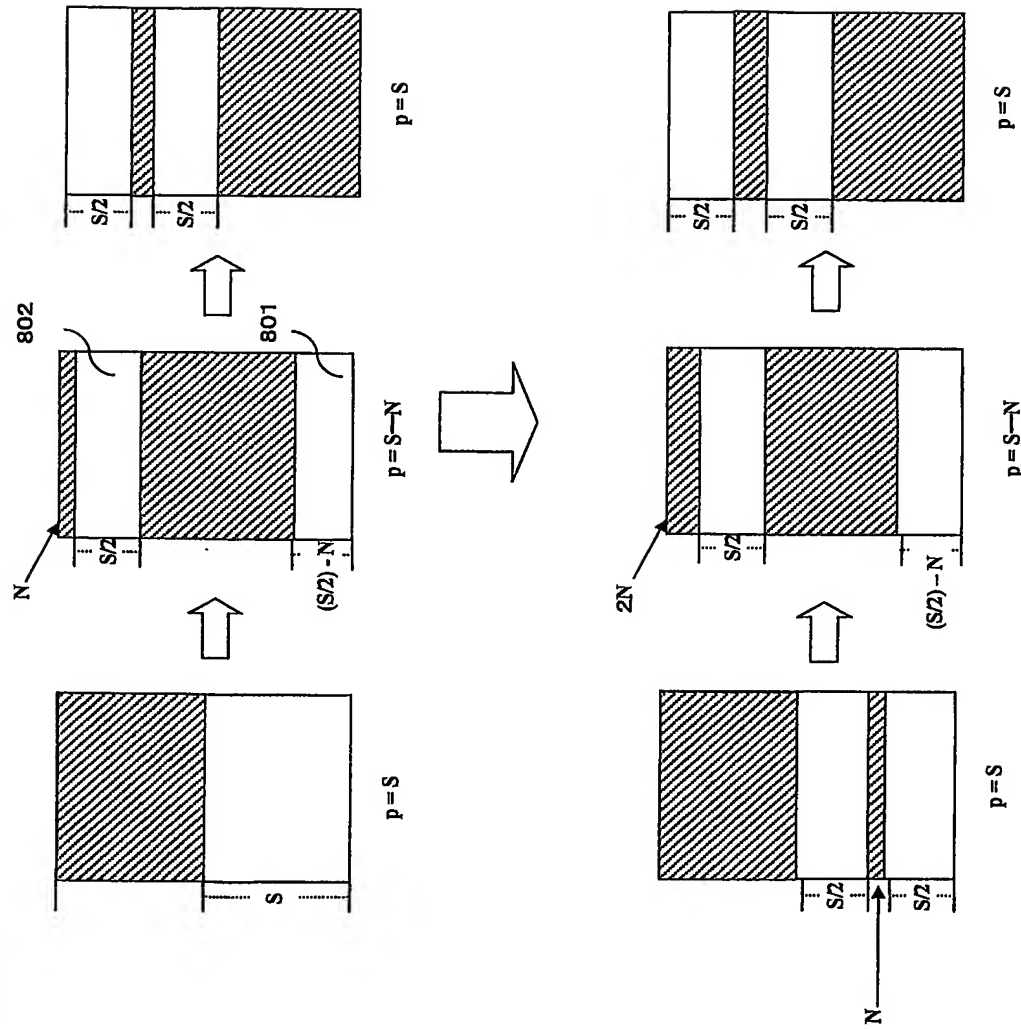
第78図



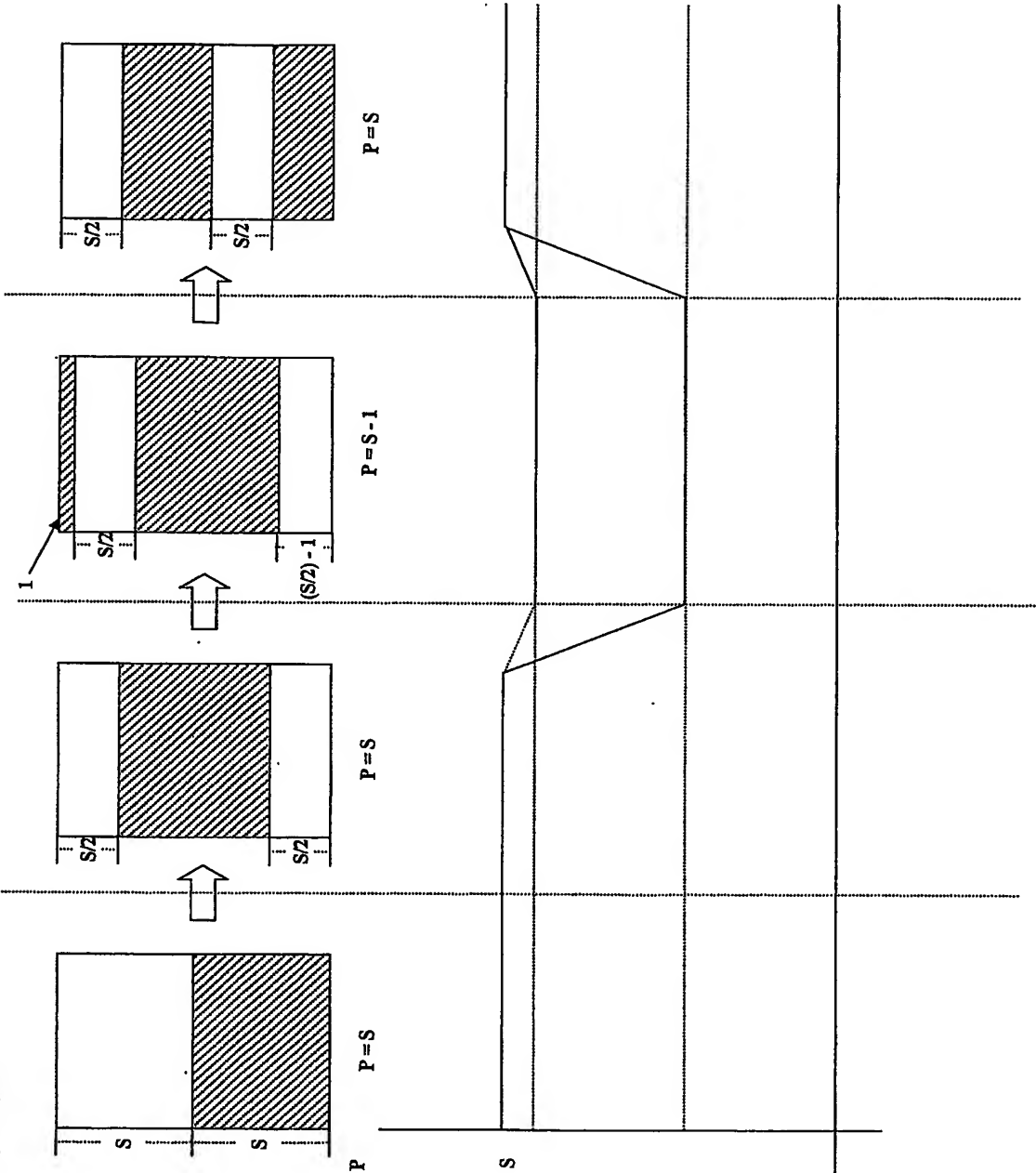
第79図



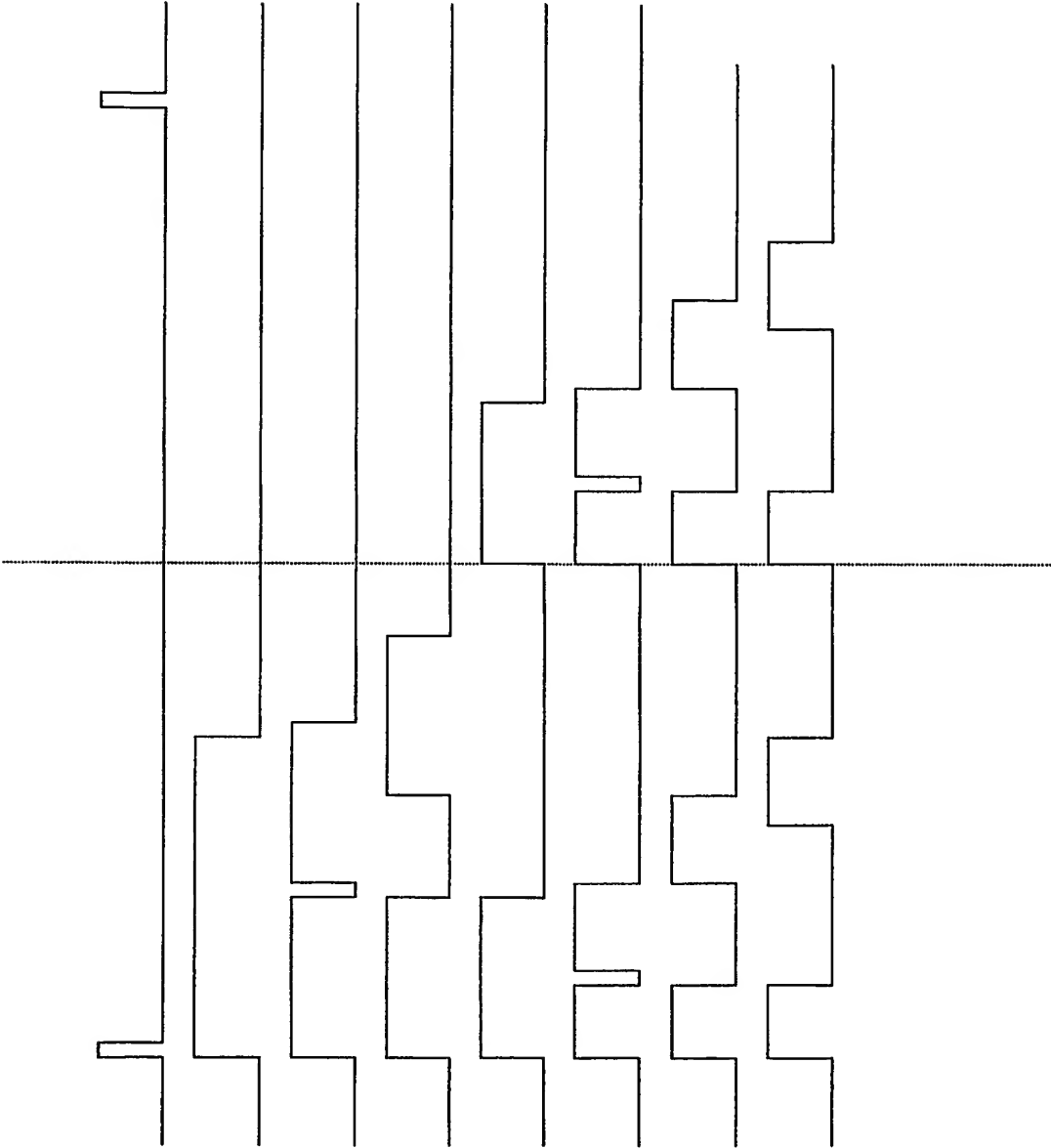
第80図



第81図



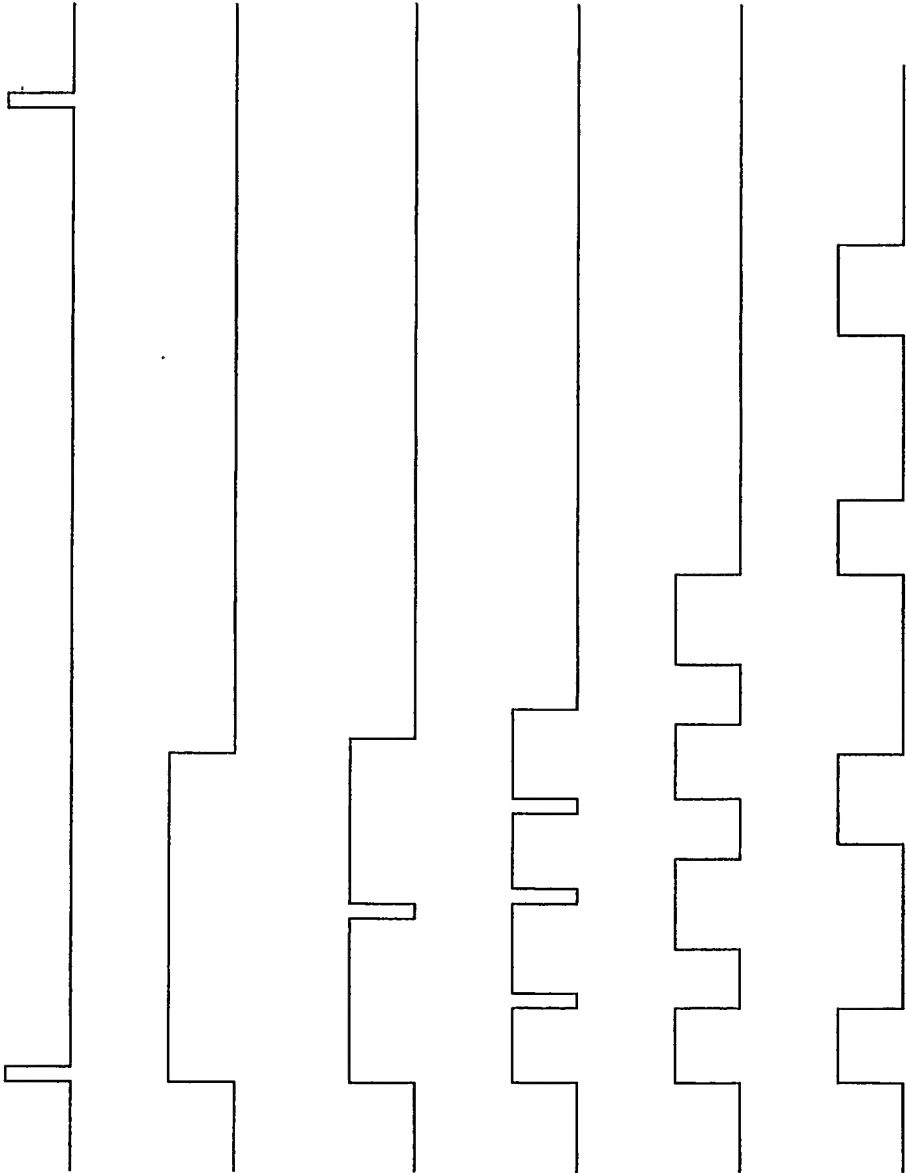
82/134



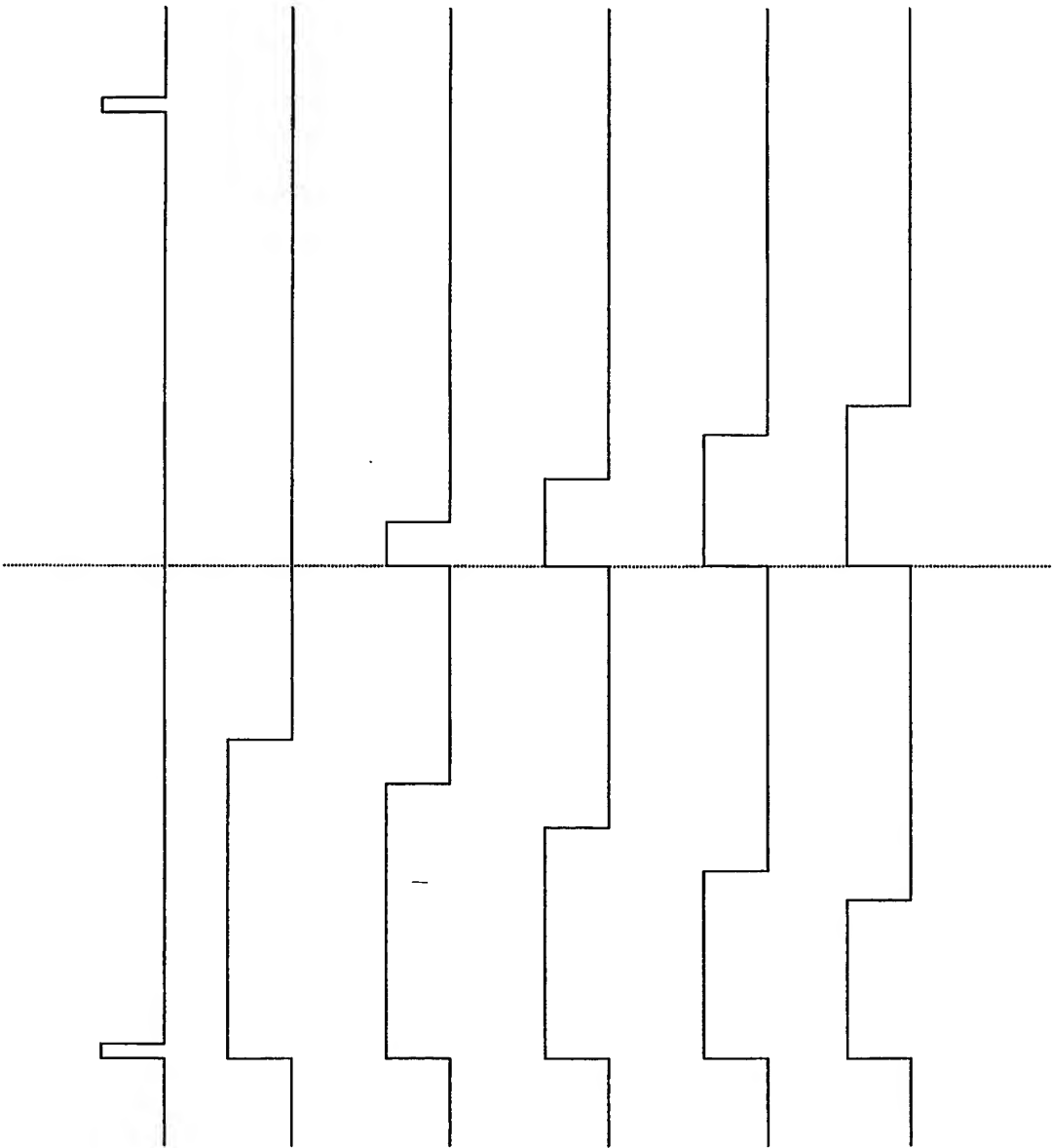
第82図

83/134

第83図

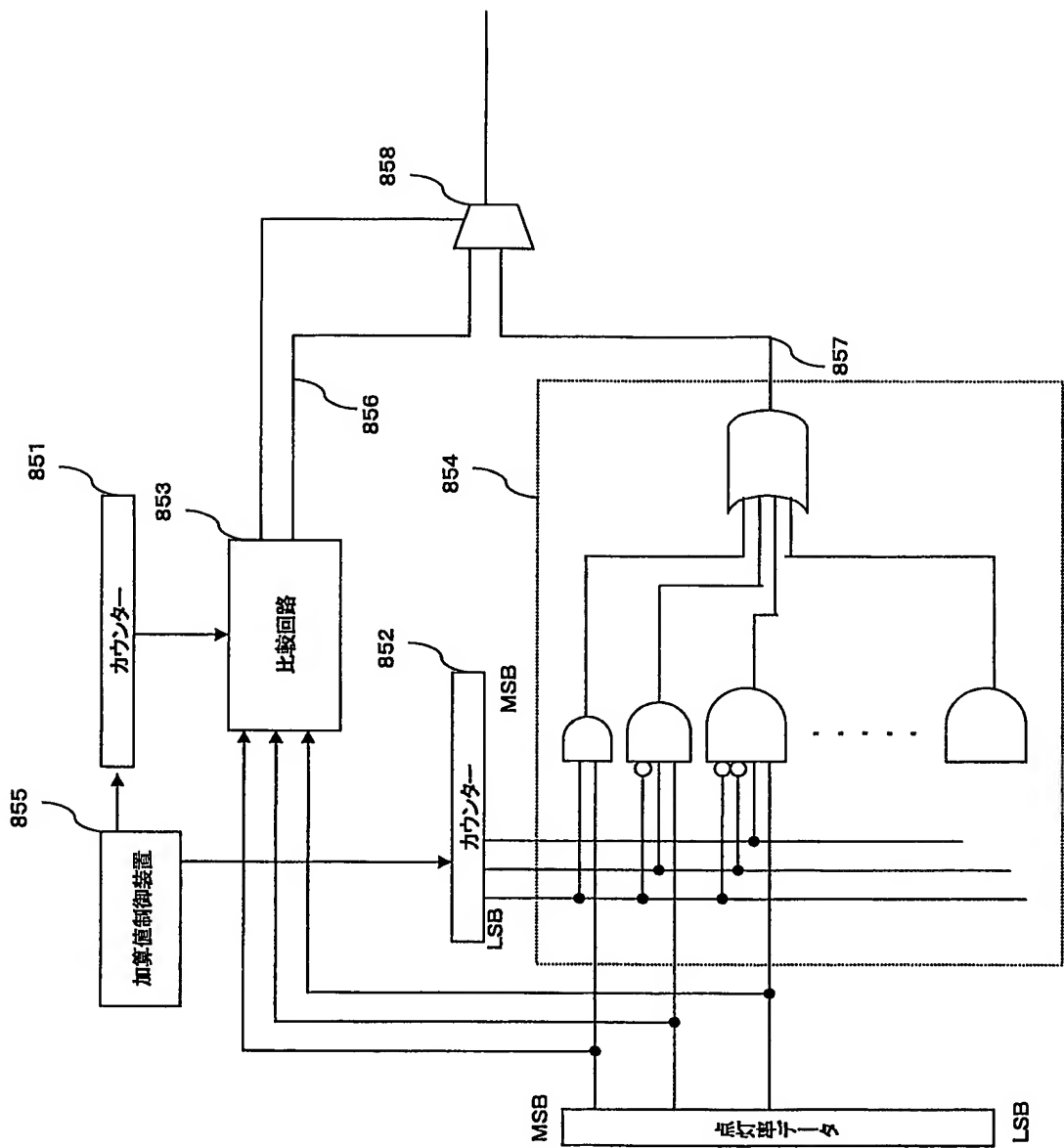


84/134



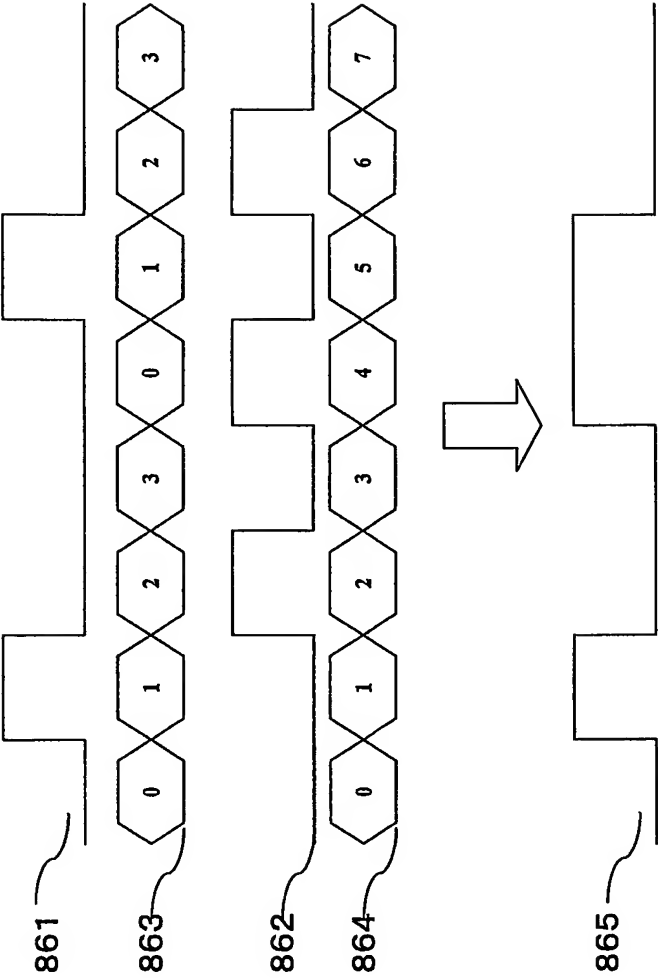
第84図

85/134



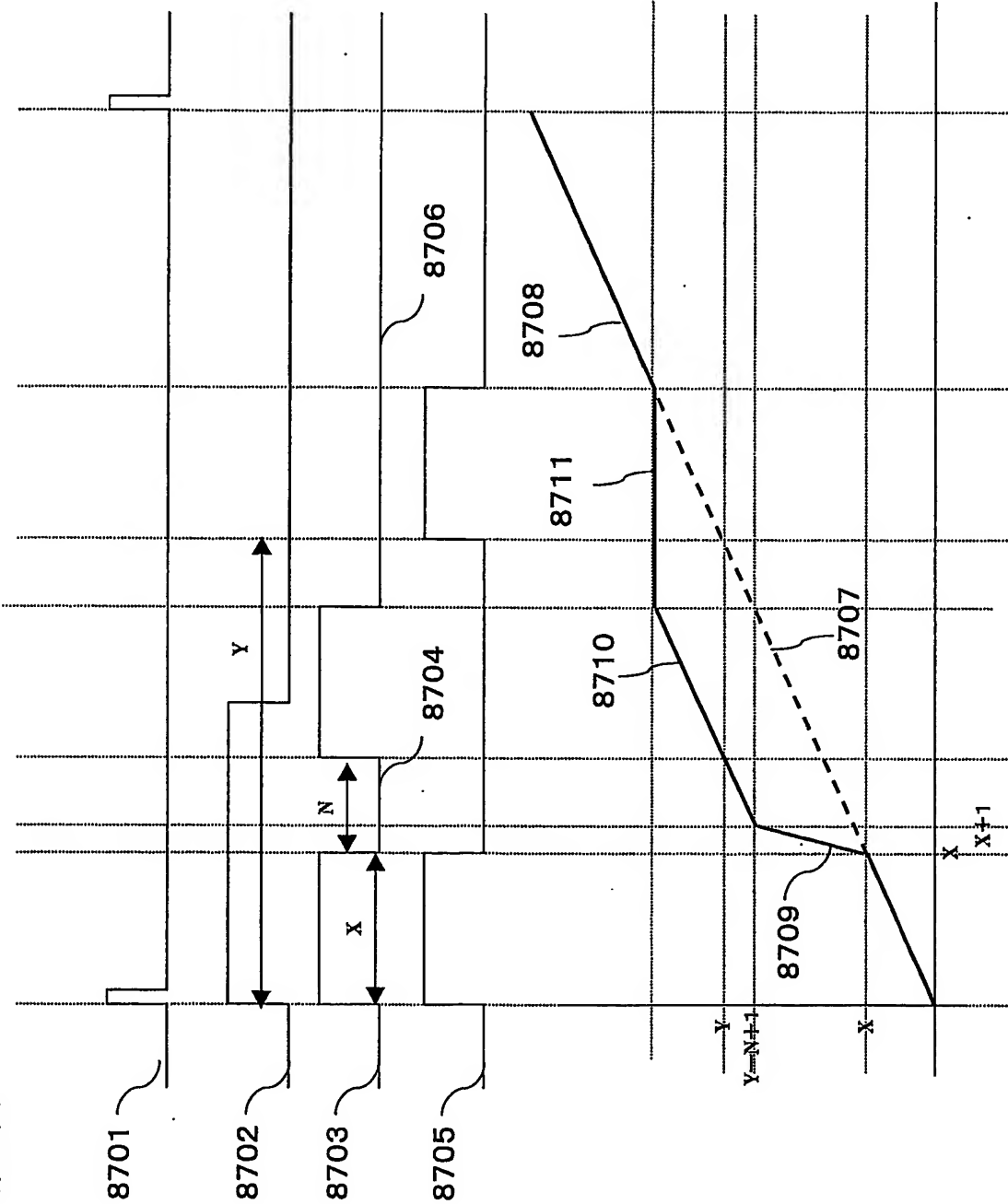
第85図

86/134

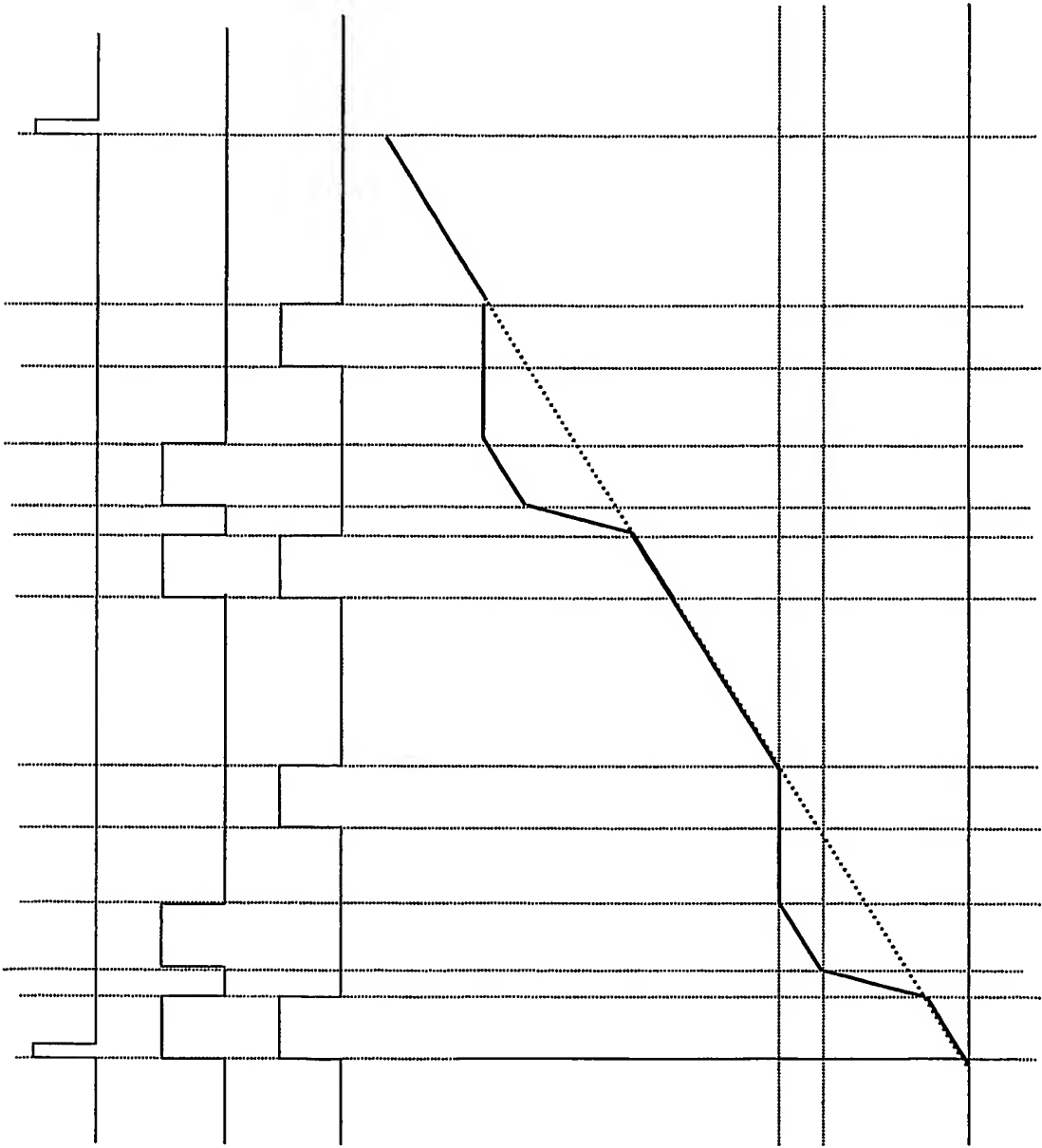


87/134

第87図

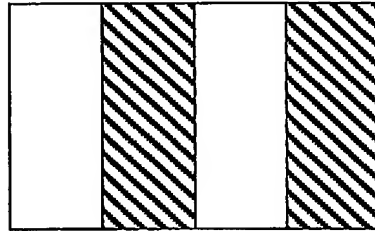
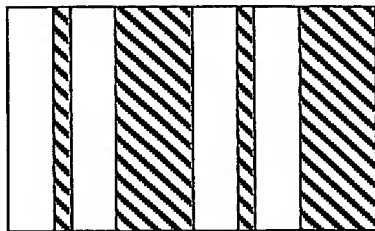
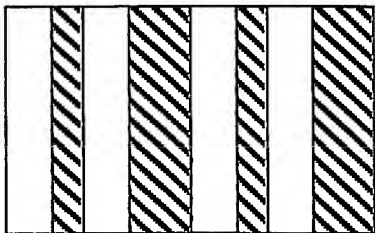
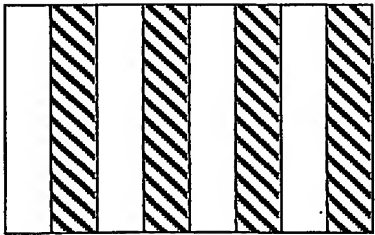


88/134

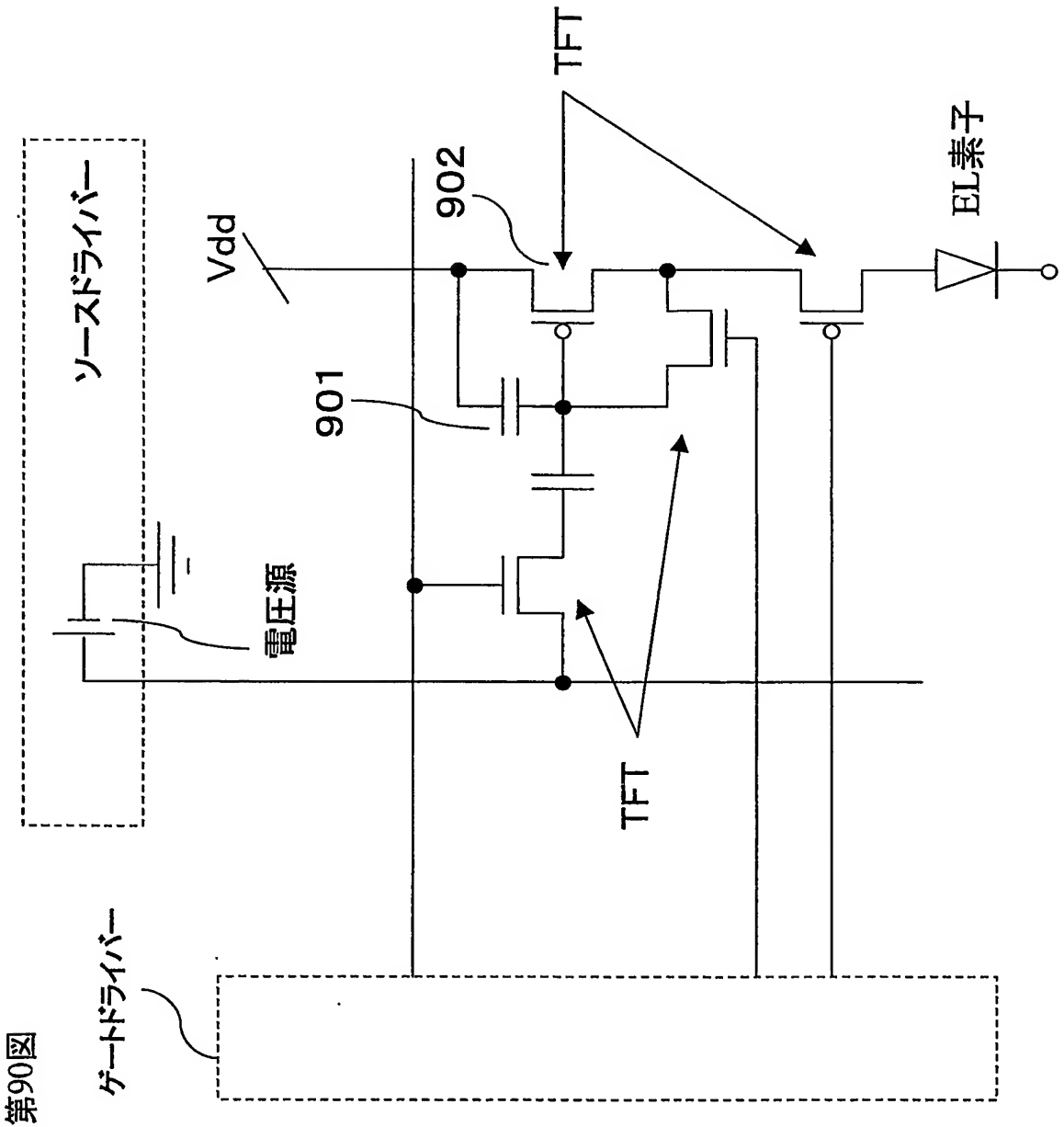


第88図

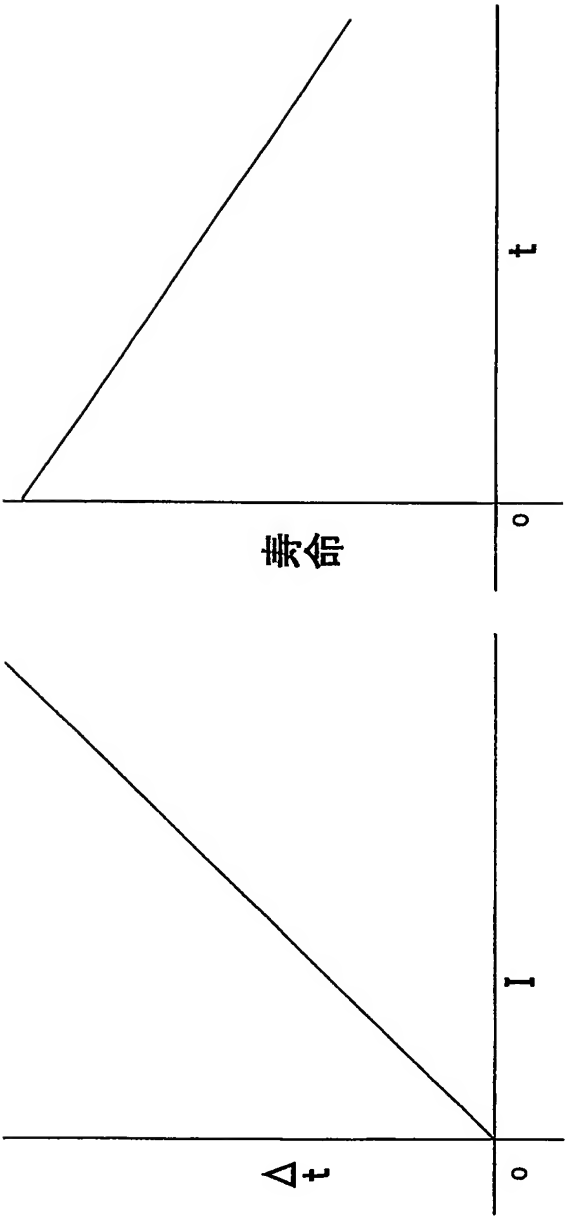
89/134



第89図

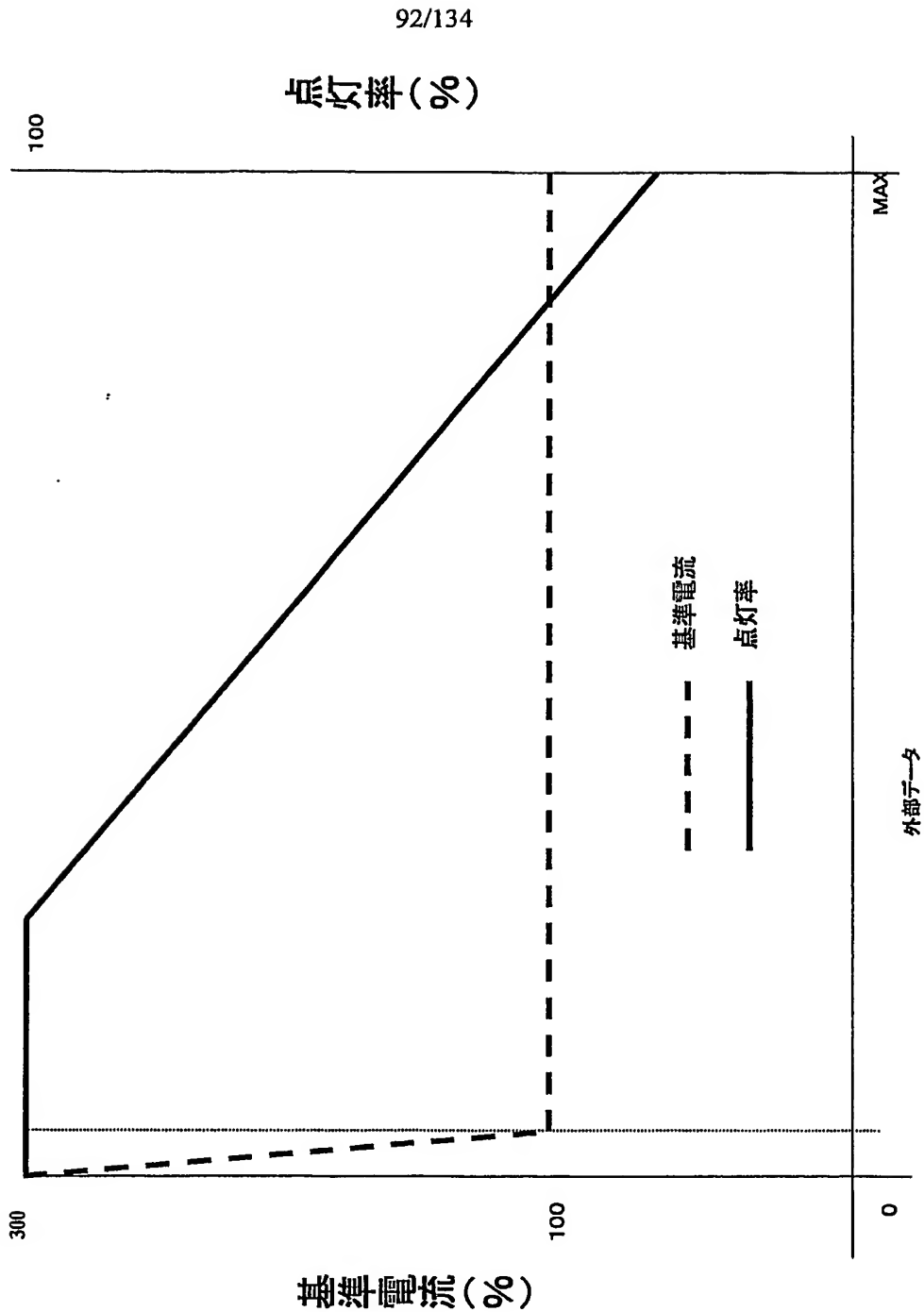


91/134

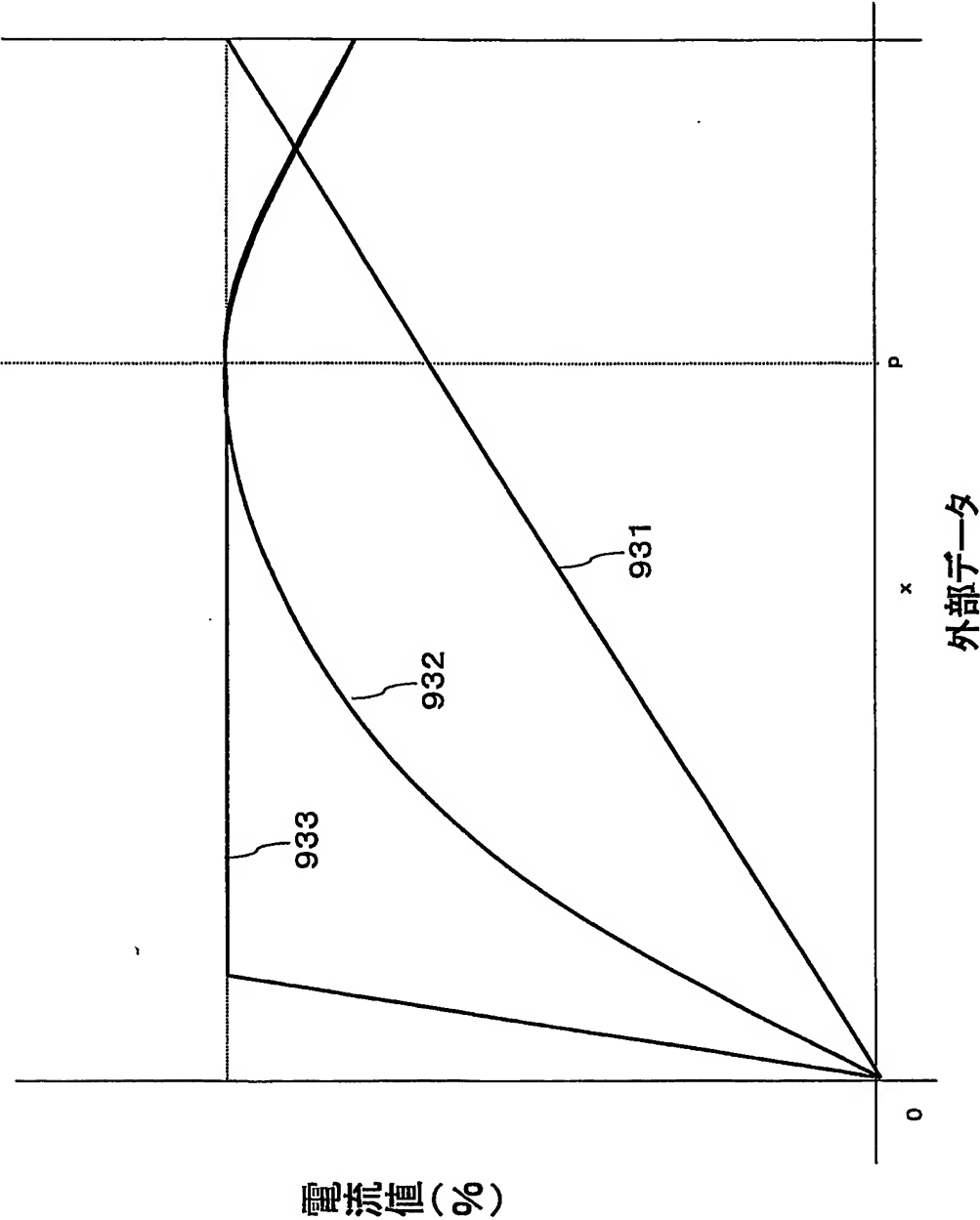


第91図

第92図

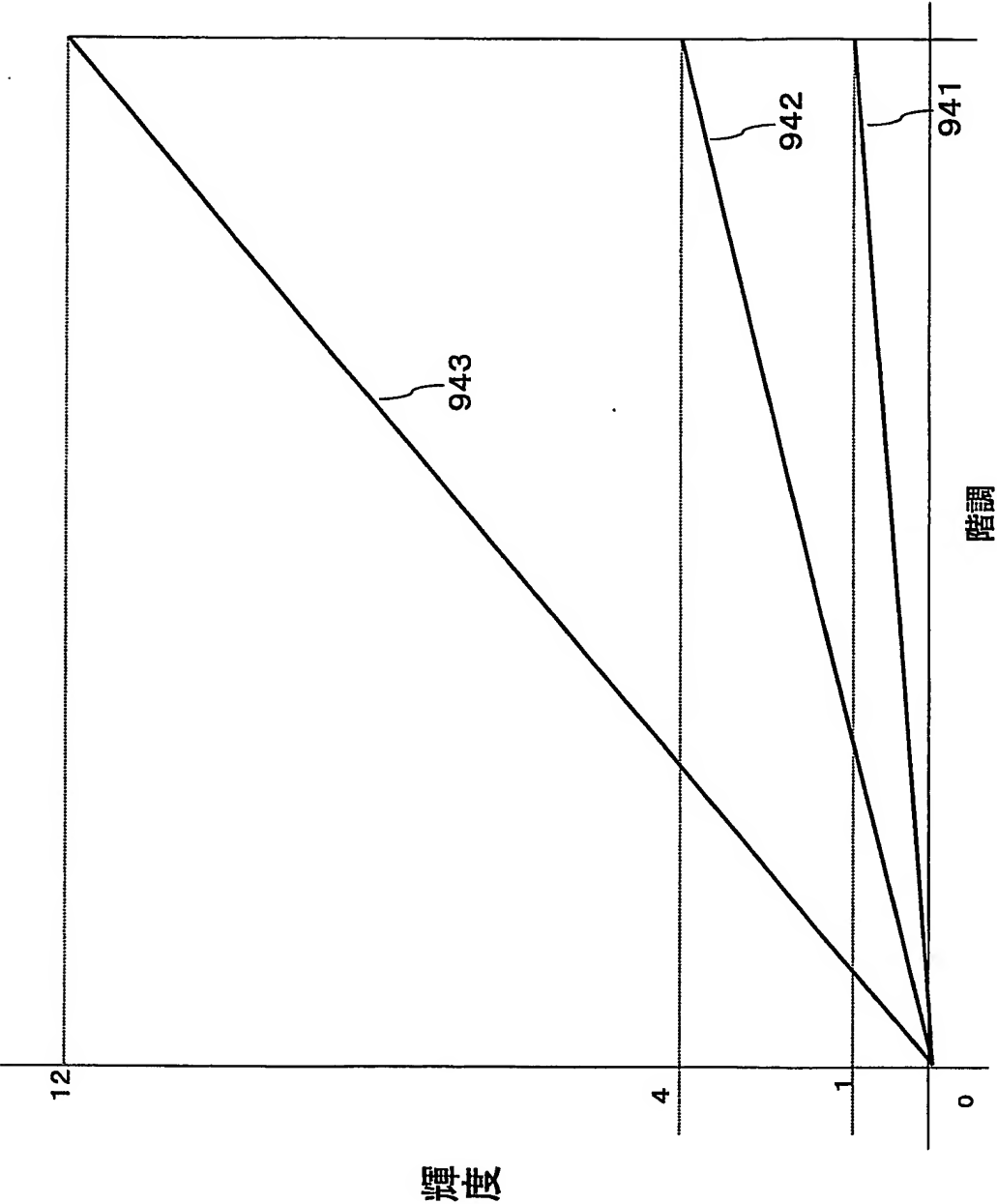


93/134

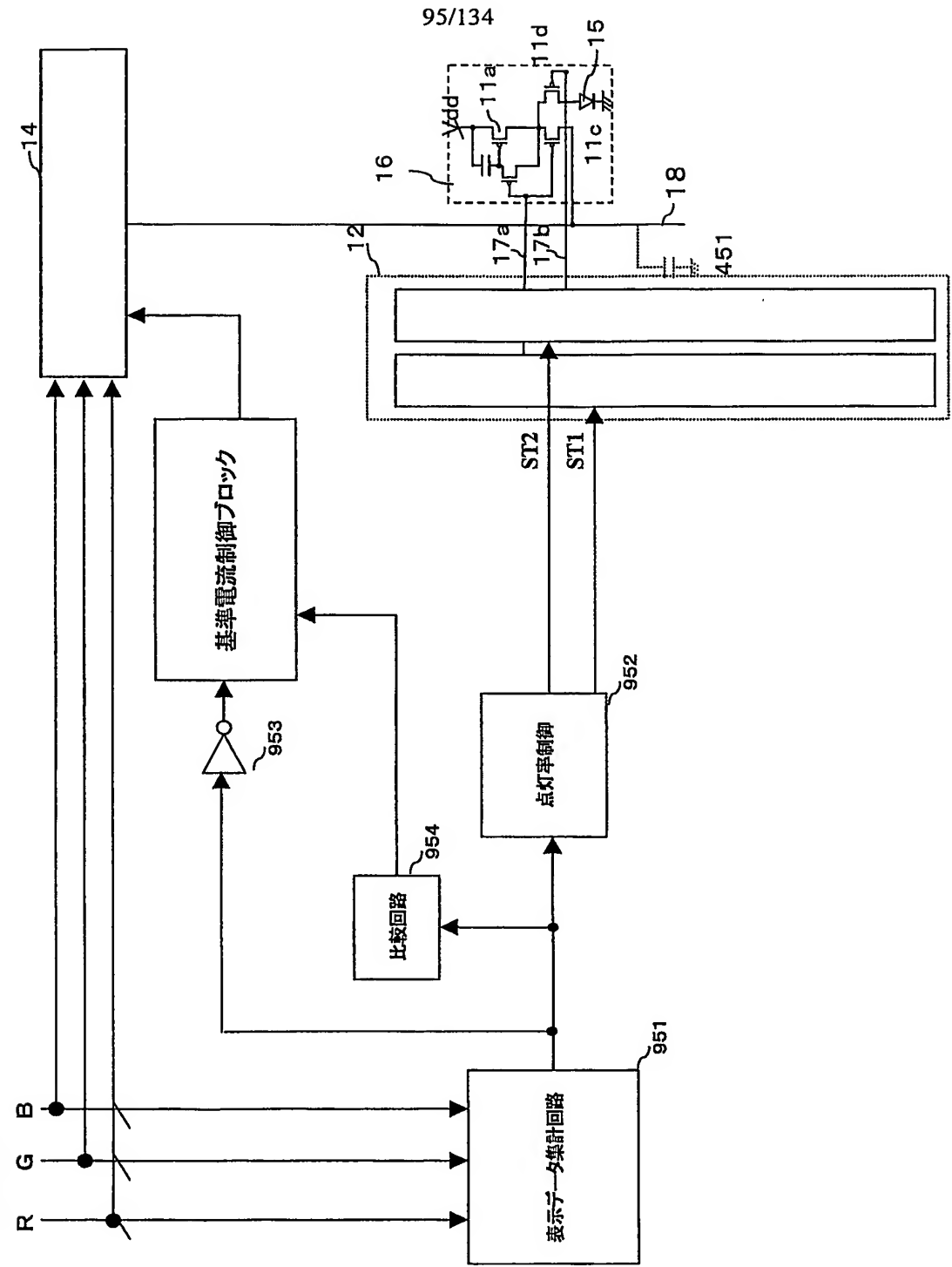


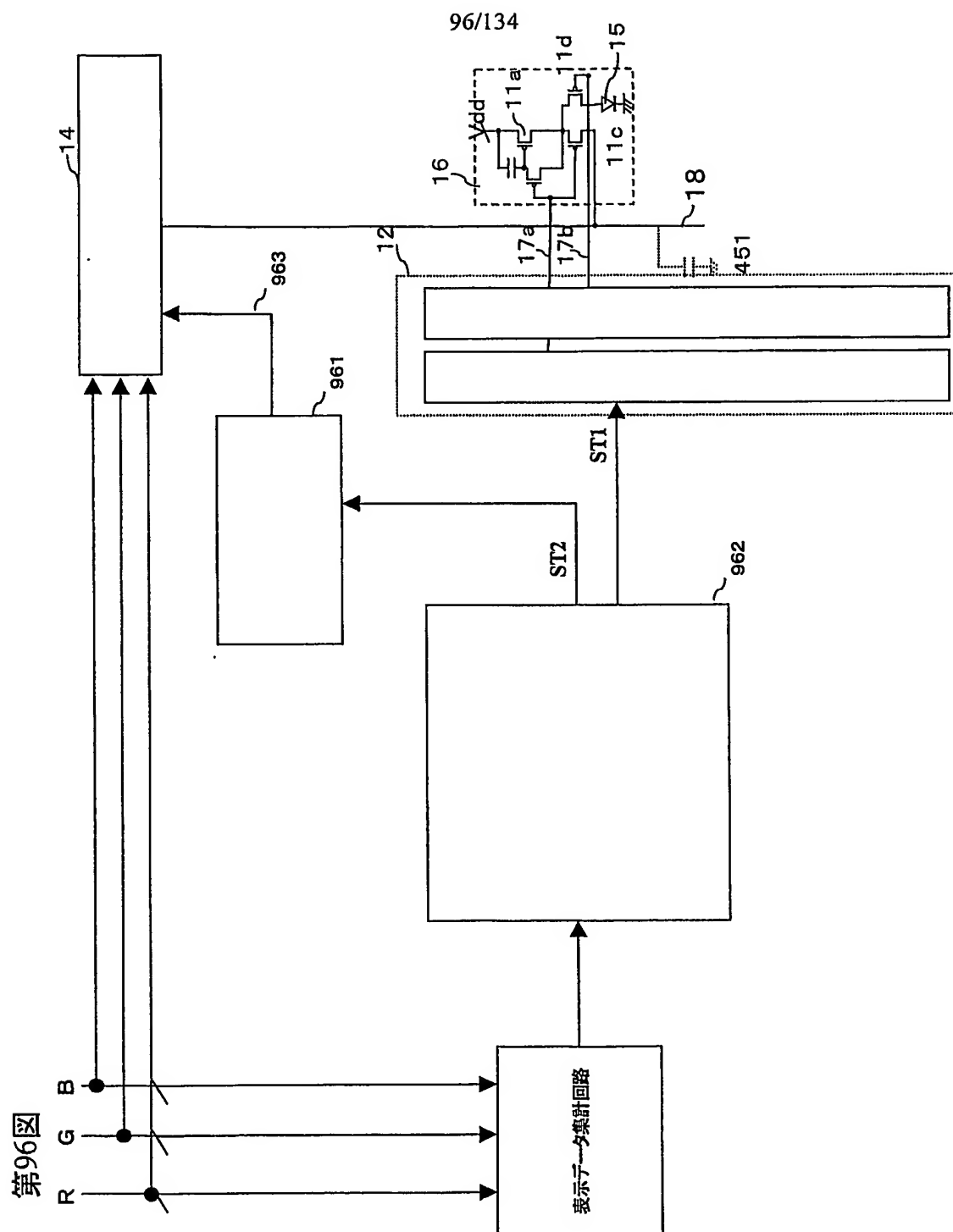
94/134

第94図



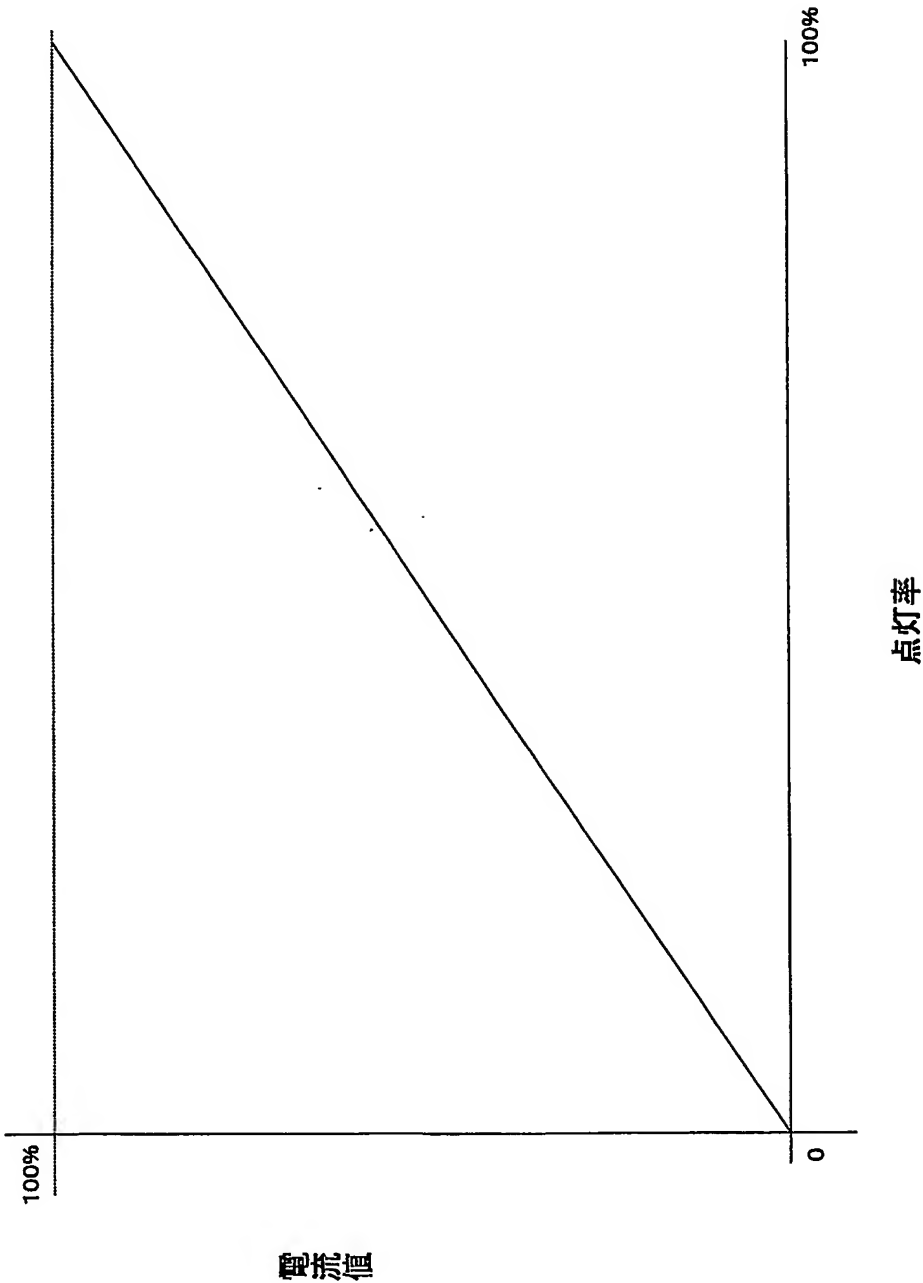
第95図



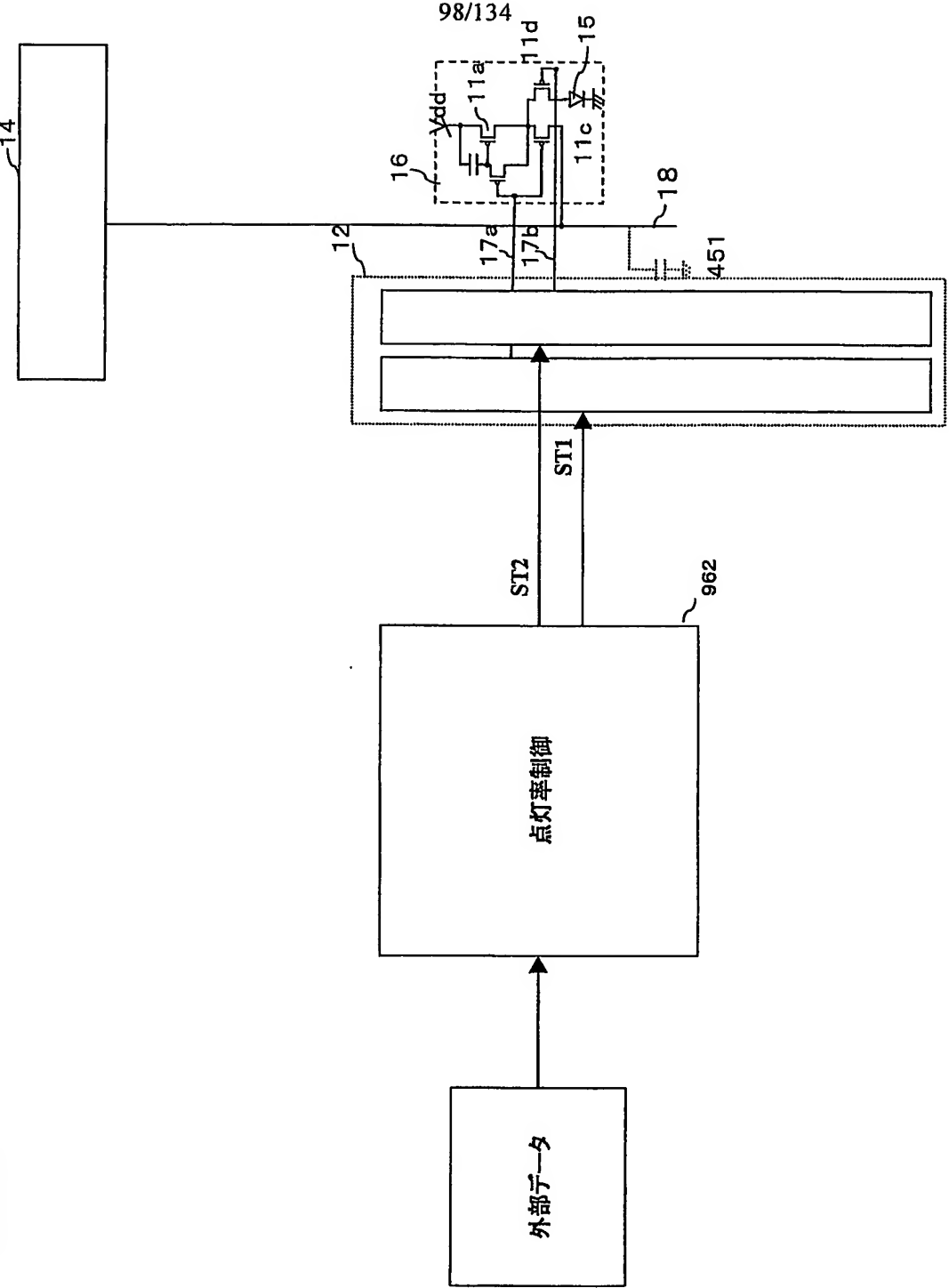


97/134

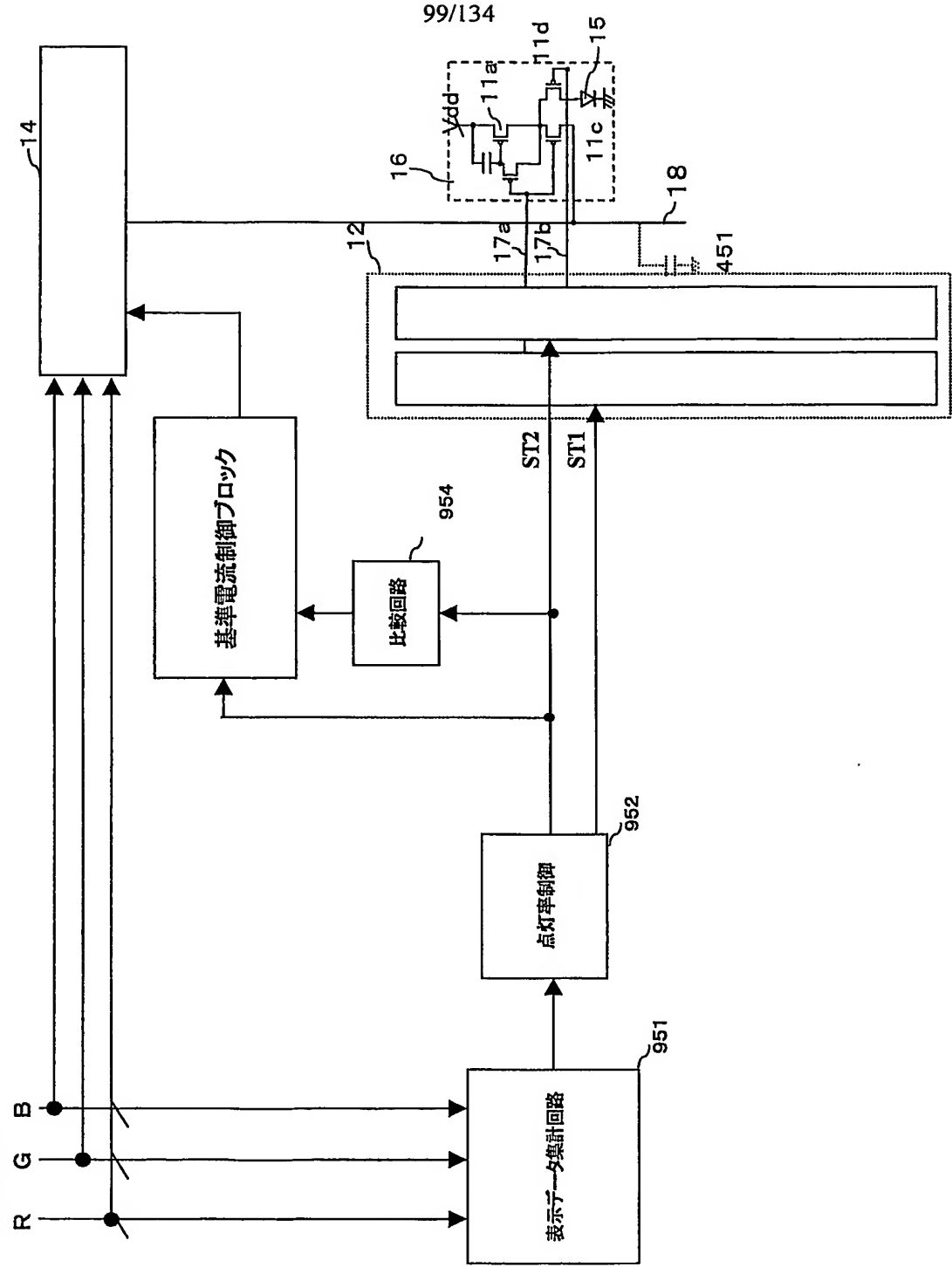
第97図



第98図

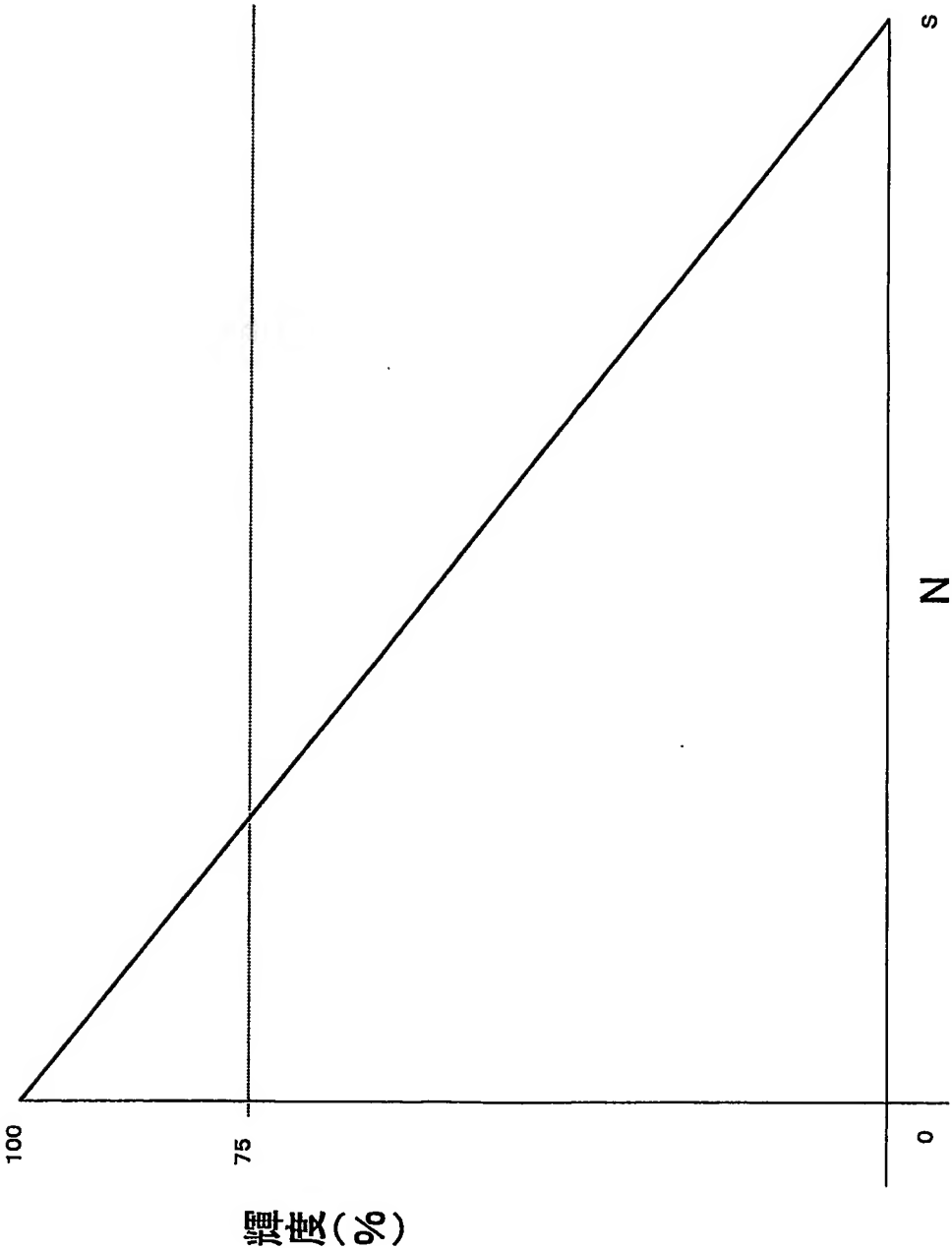


第99図

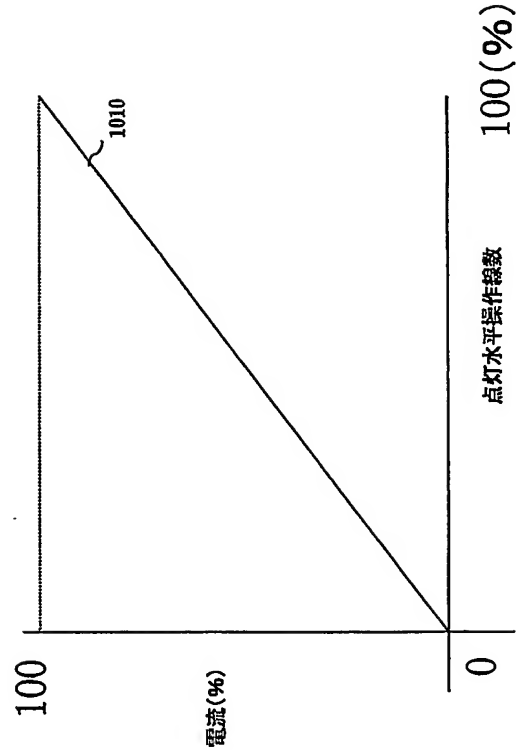


100/134

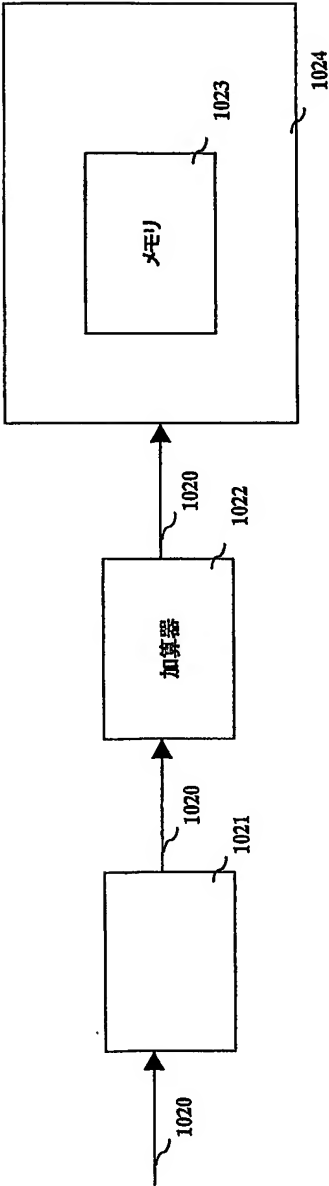
第100図



第101図

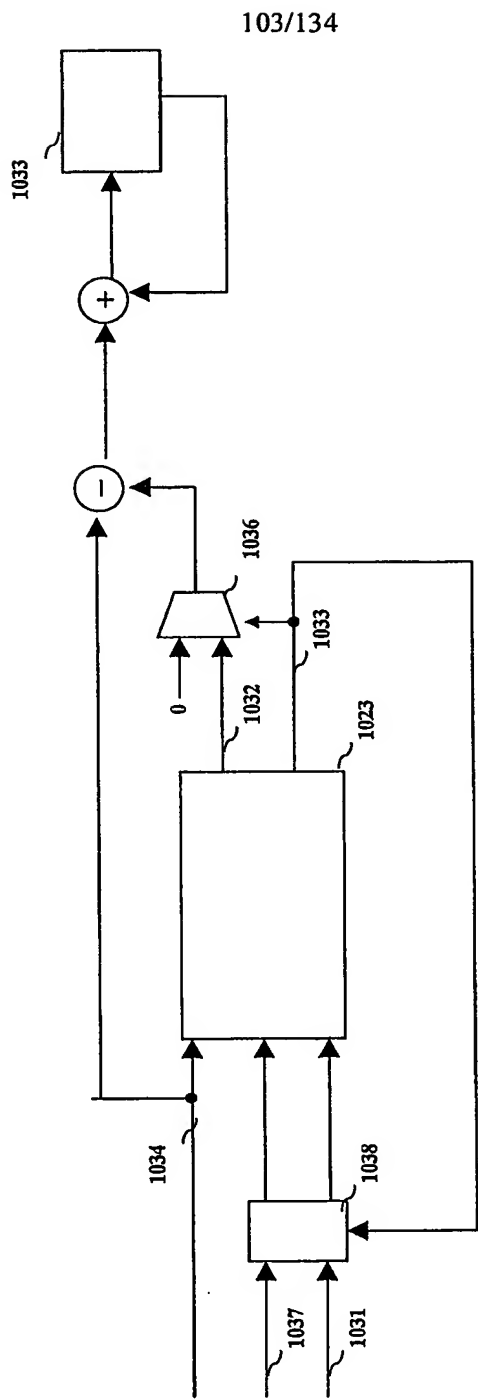


102/134



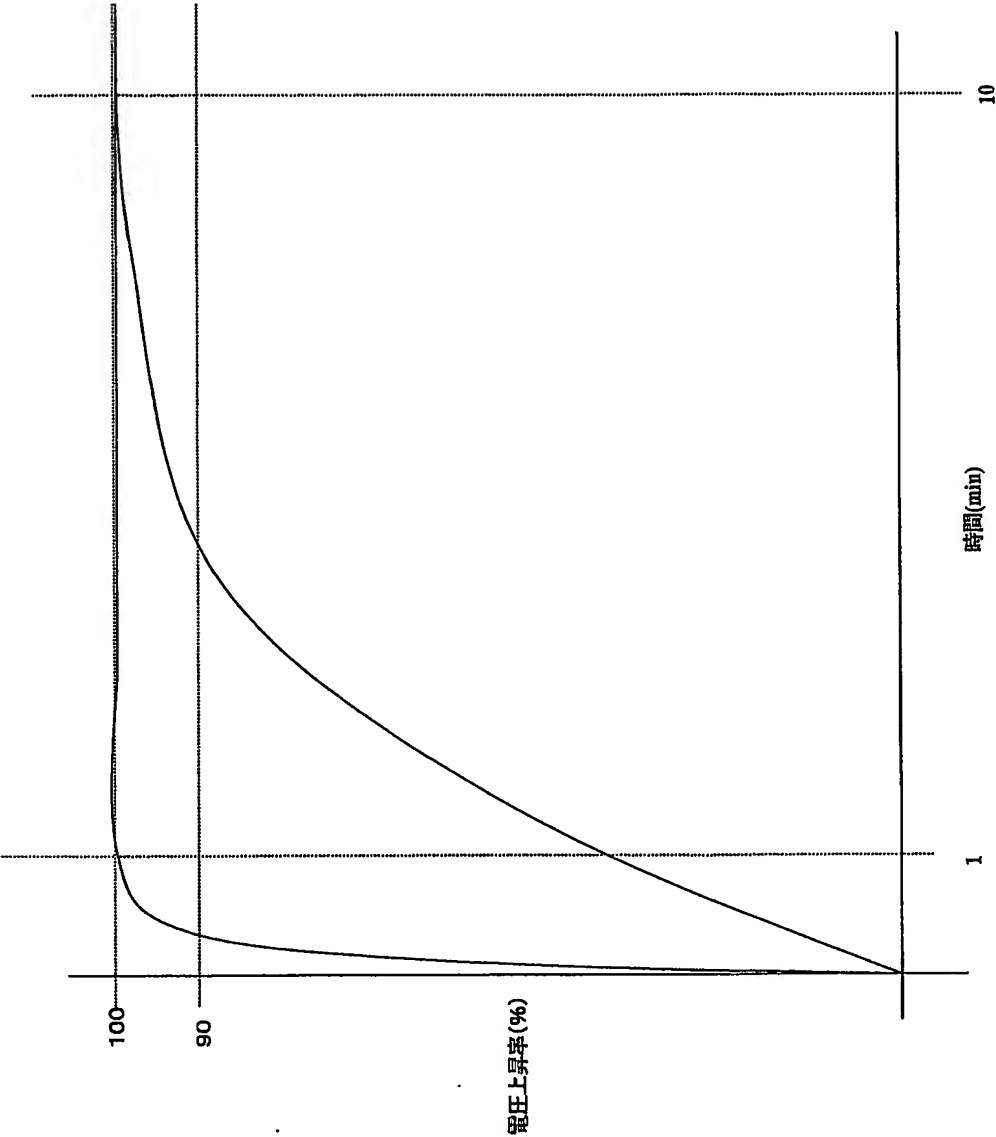
第102図

第103図

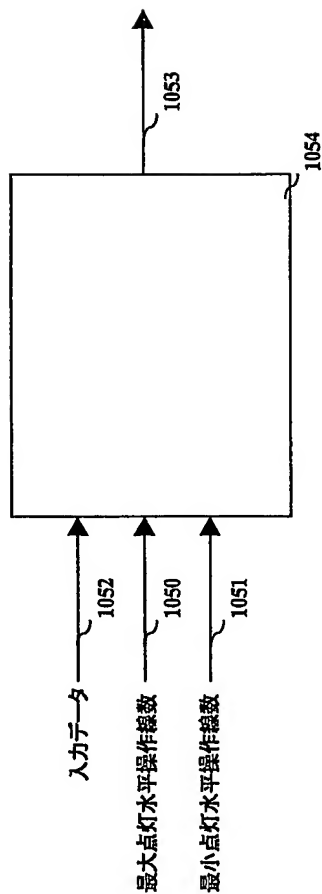


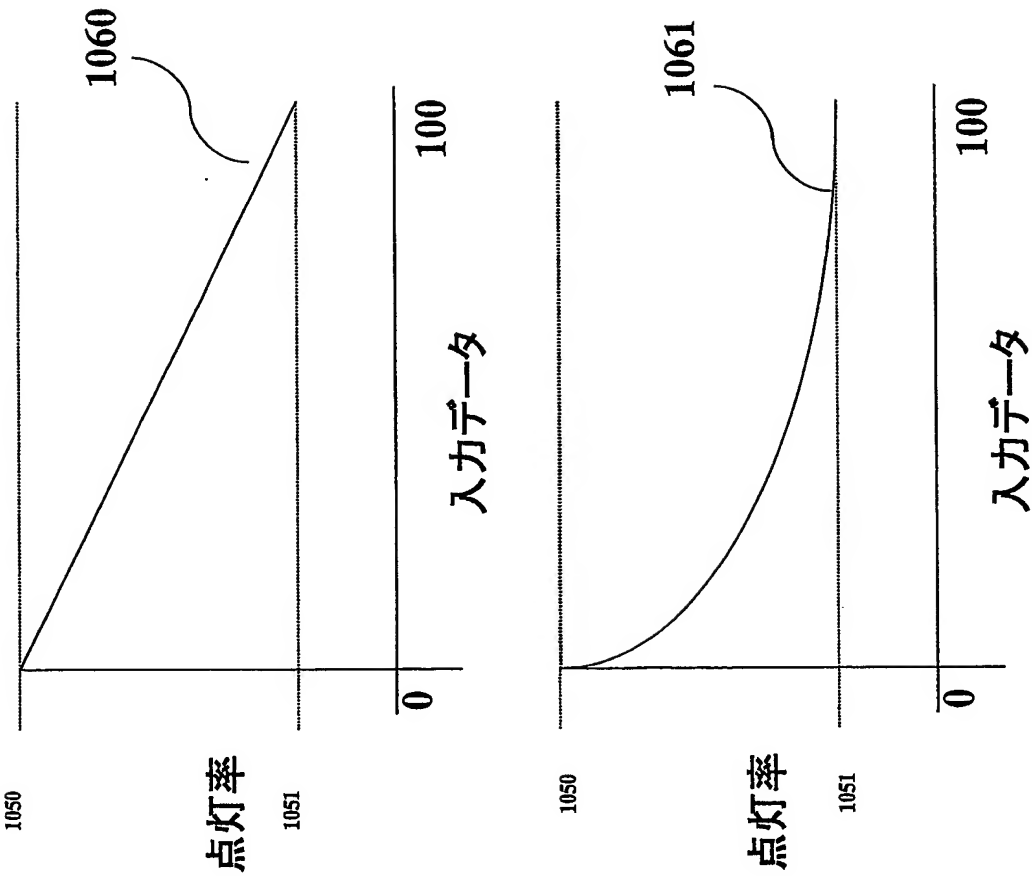
104/134

第104図



第105図

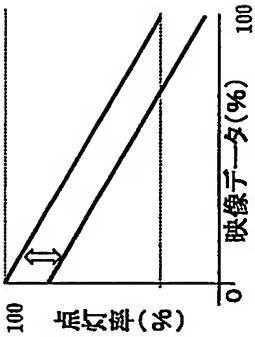
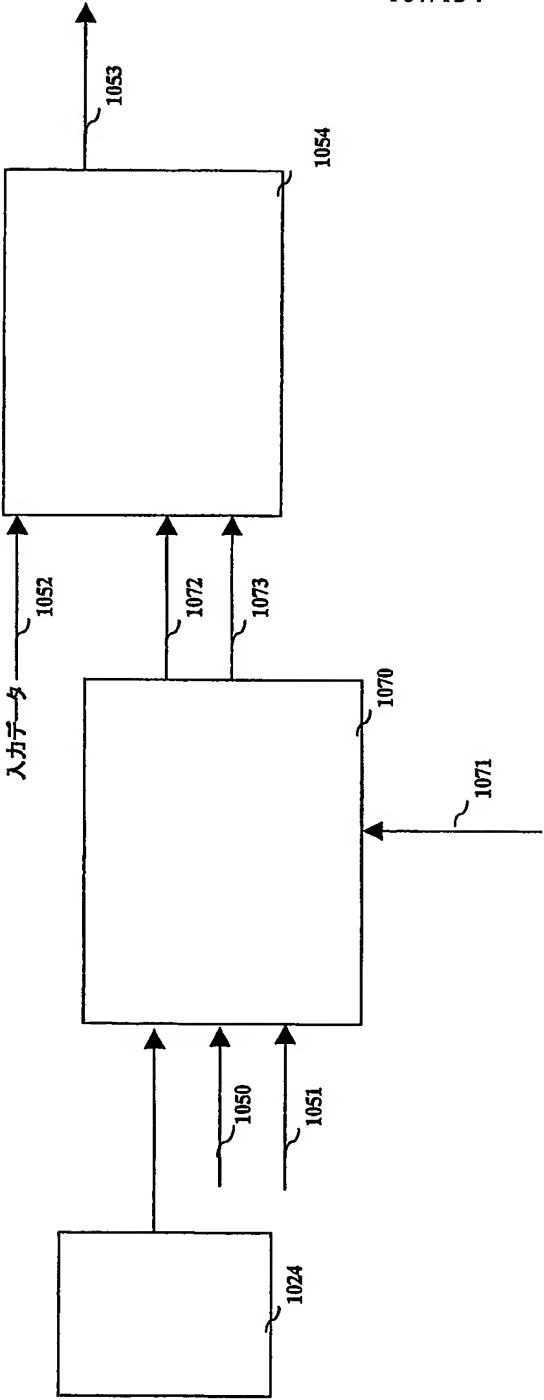




第106図

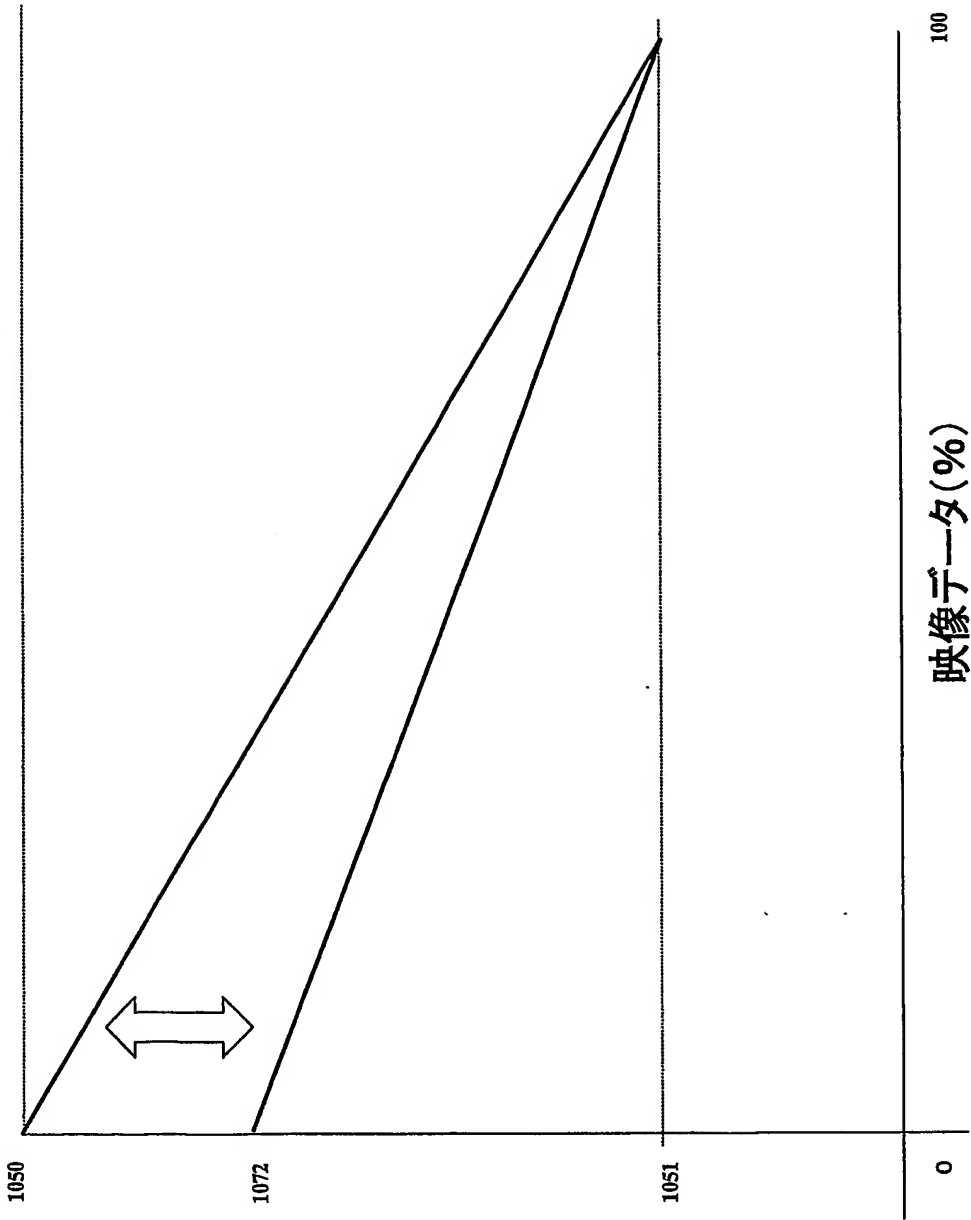
107/134

第107図

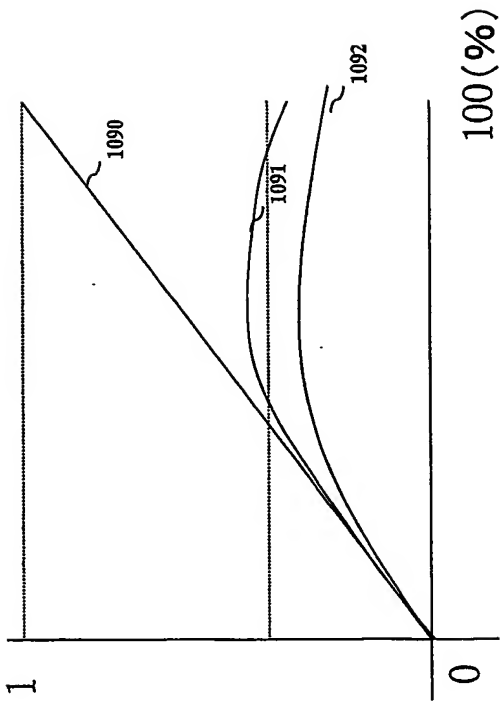


108/134

第108図

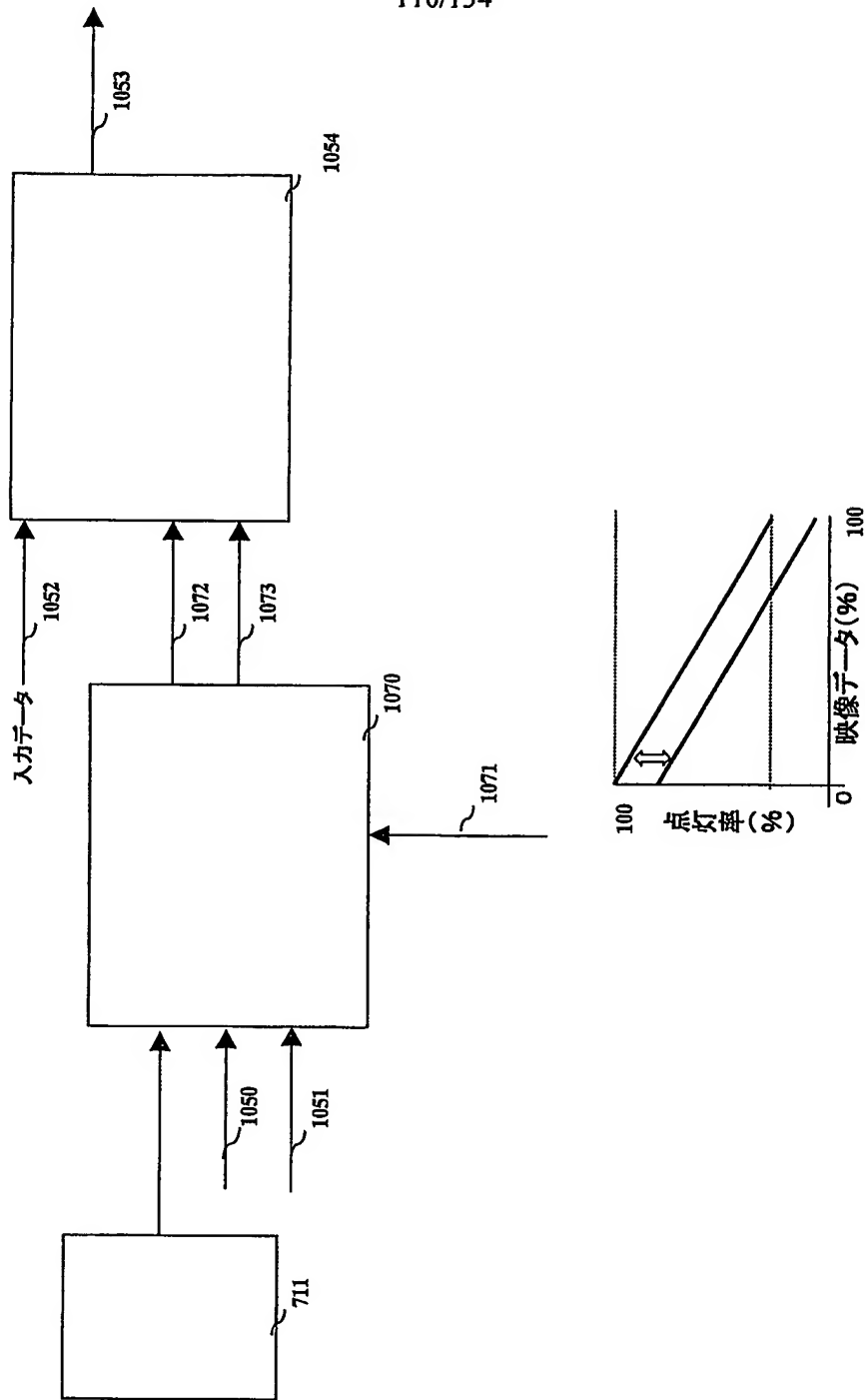


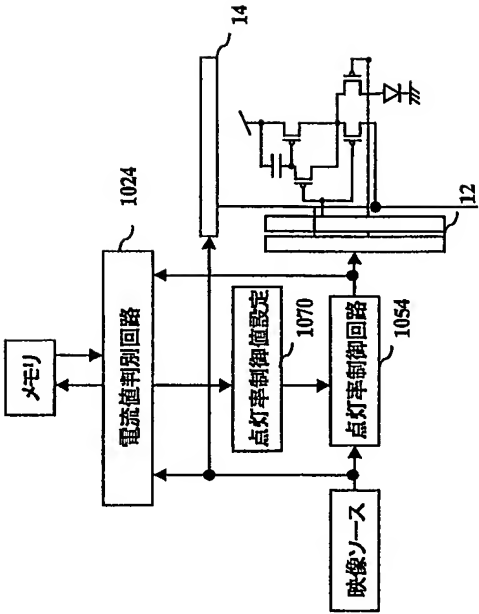
第109図



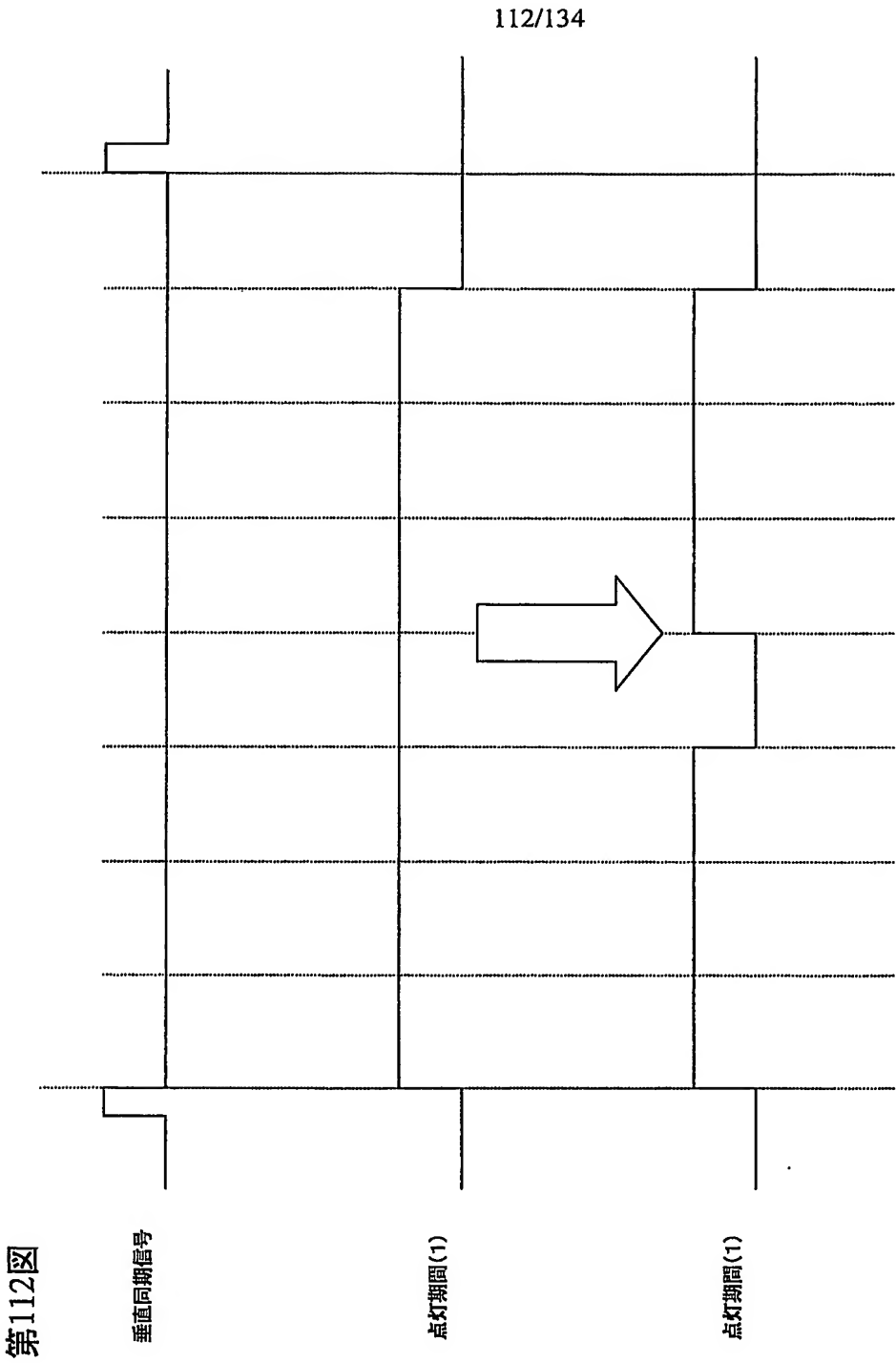
110/134

第110図





第111図



第113図

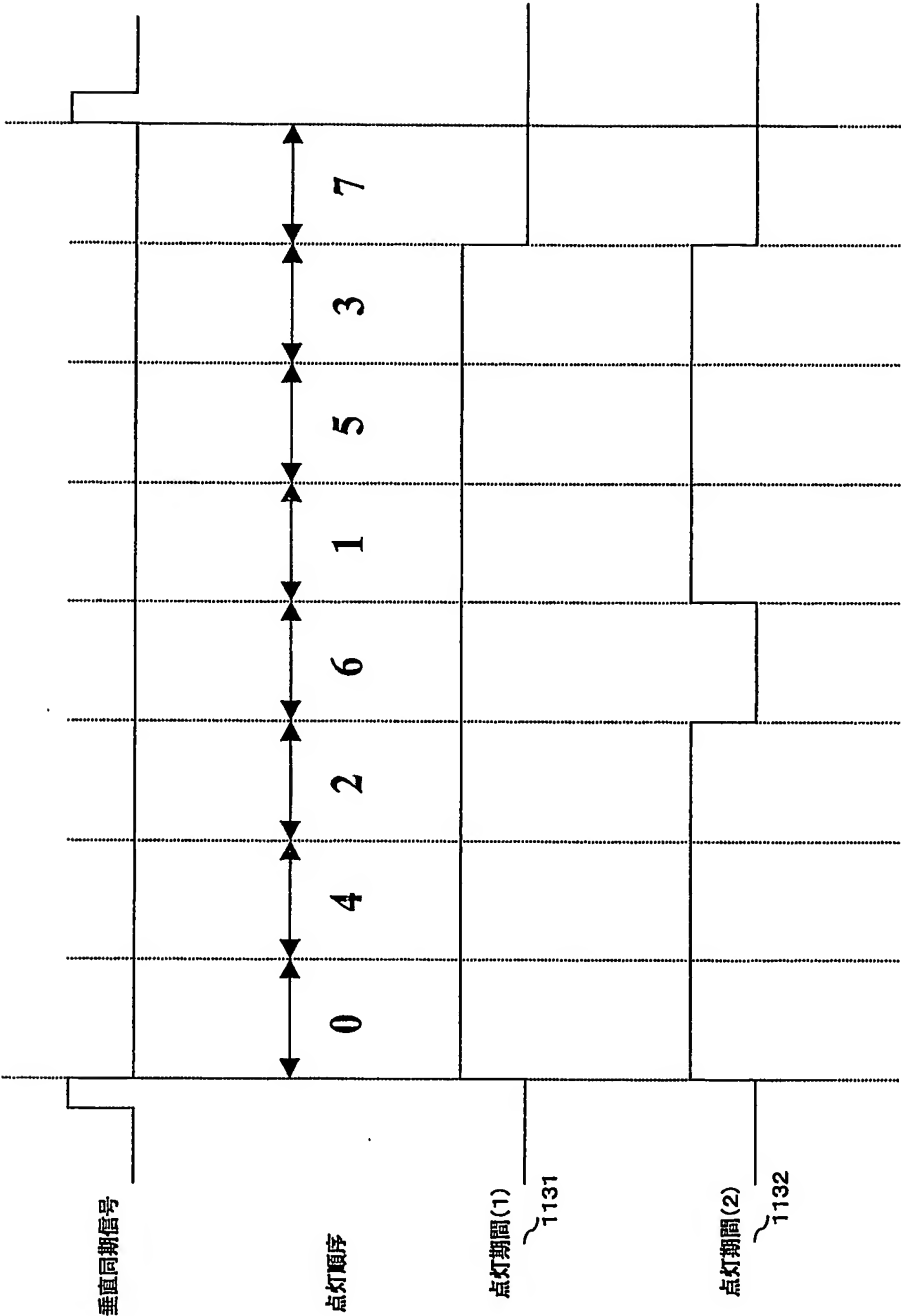
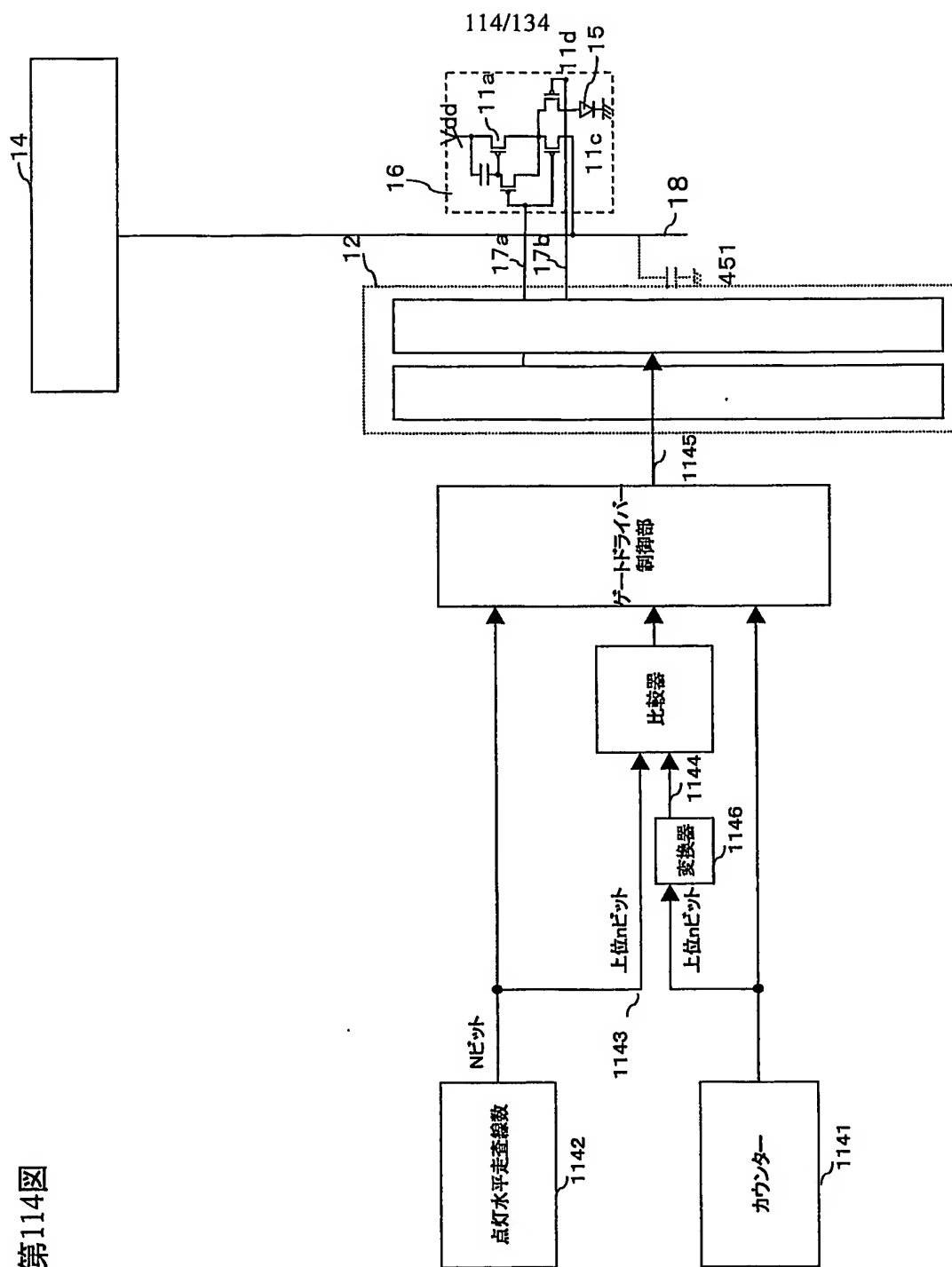
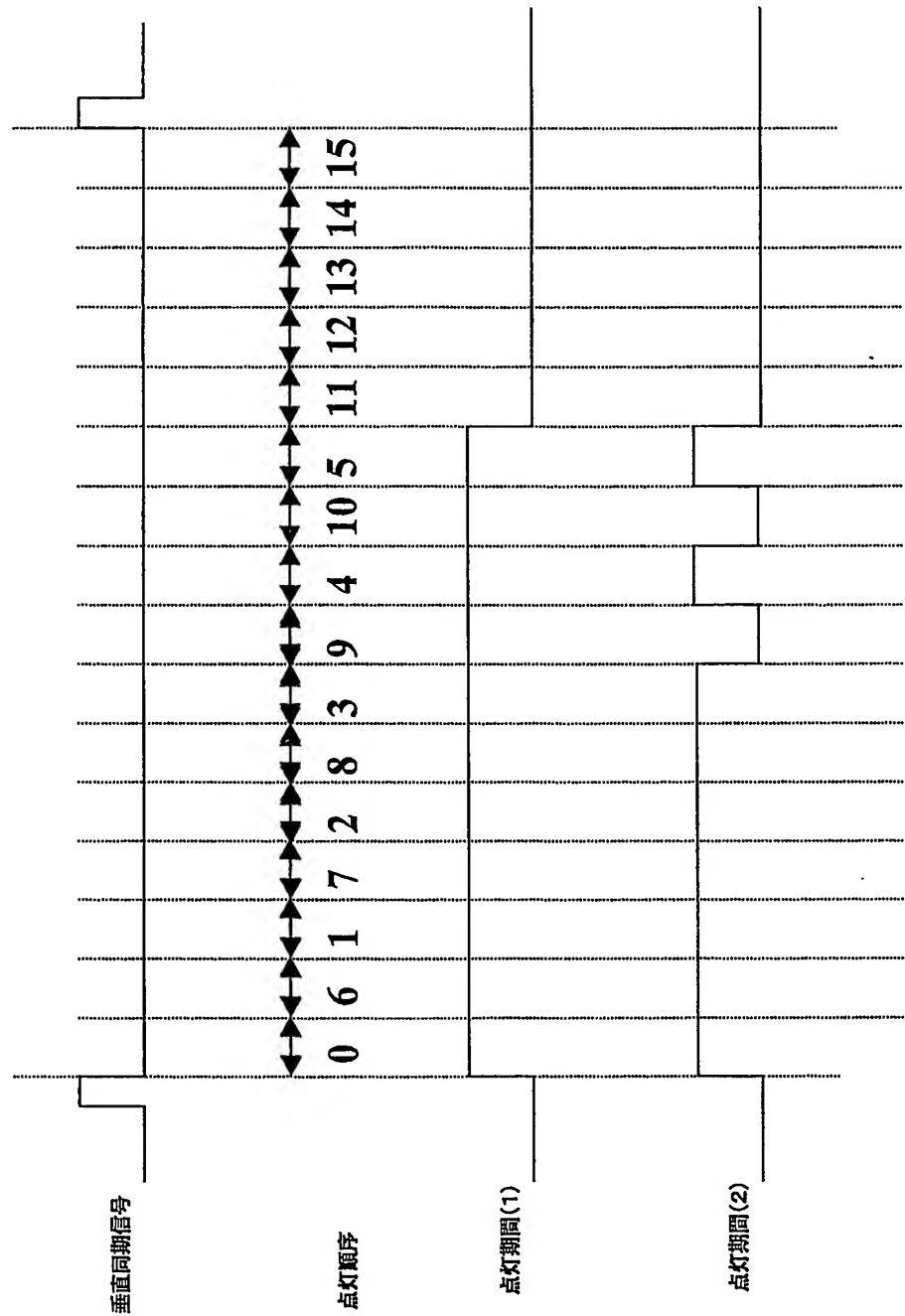


図14 鋼

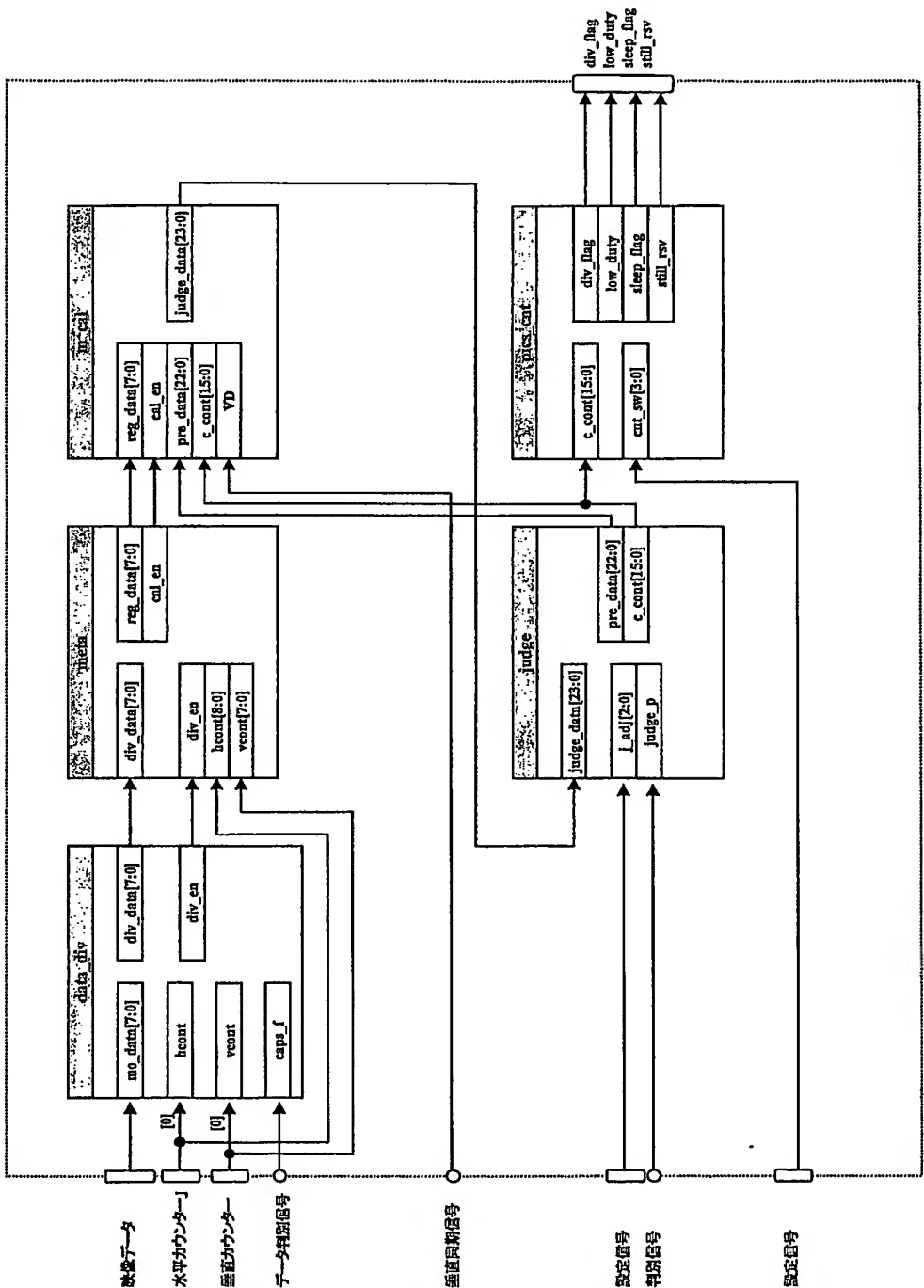


第115図

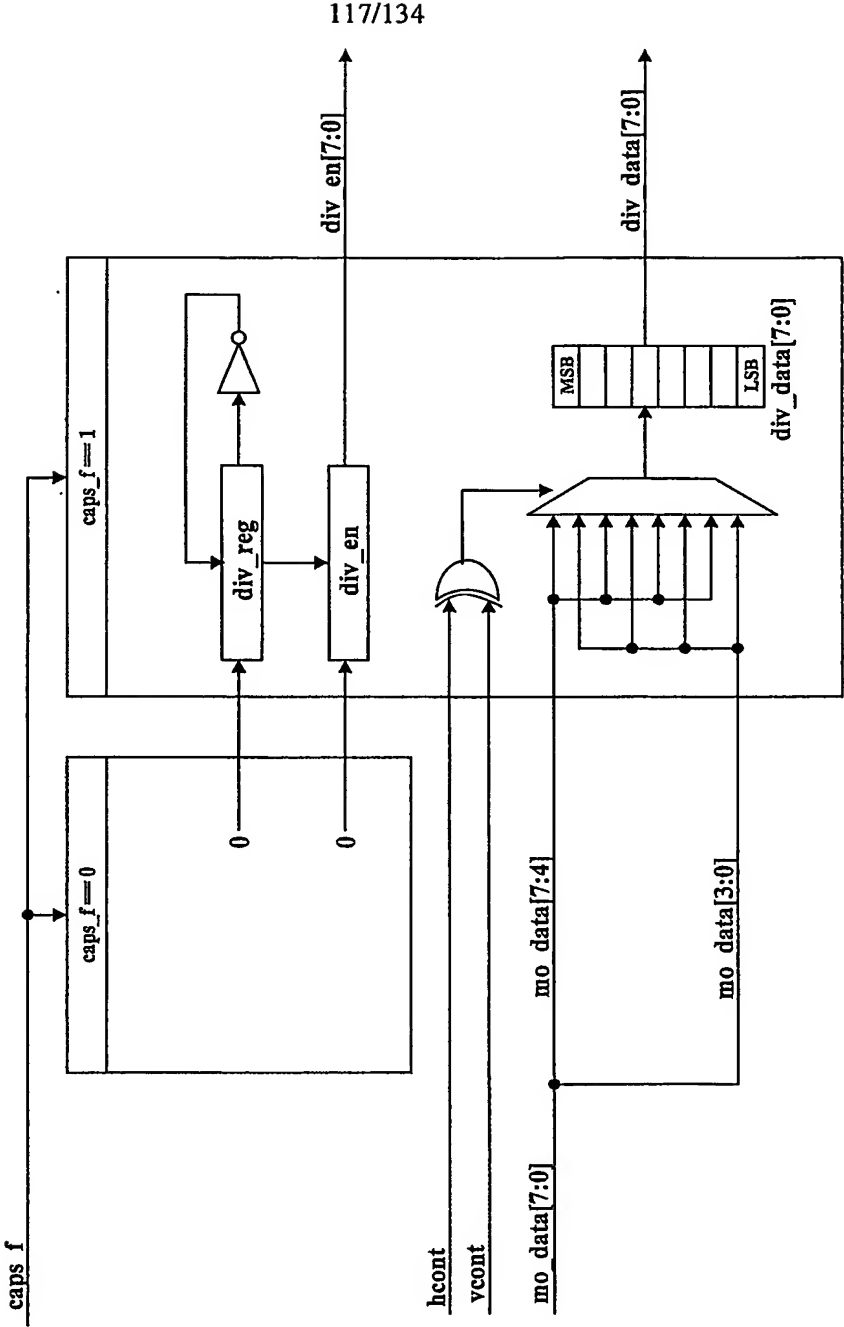


第116図

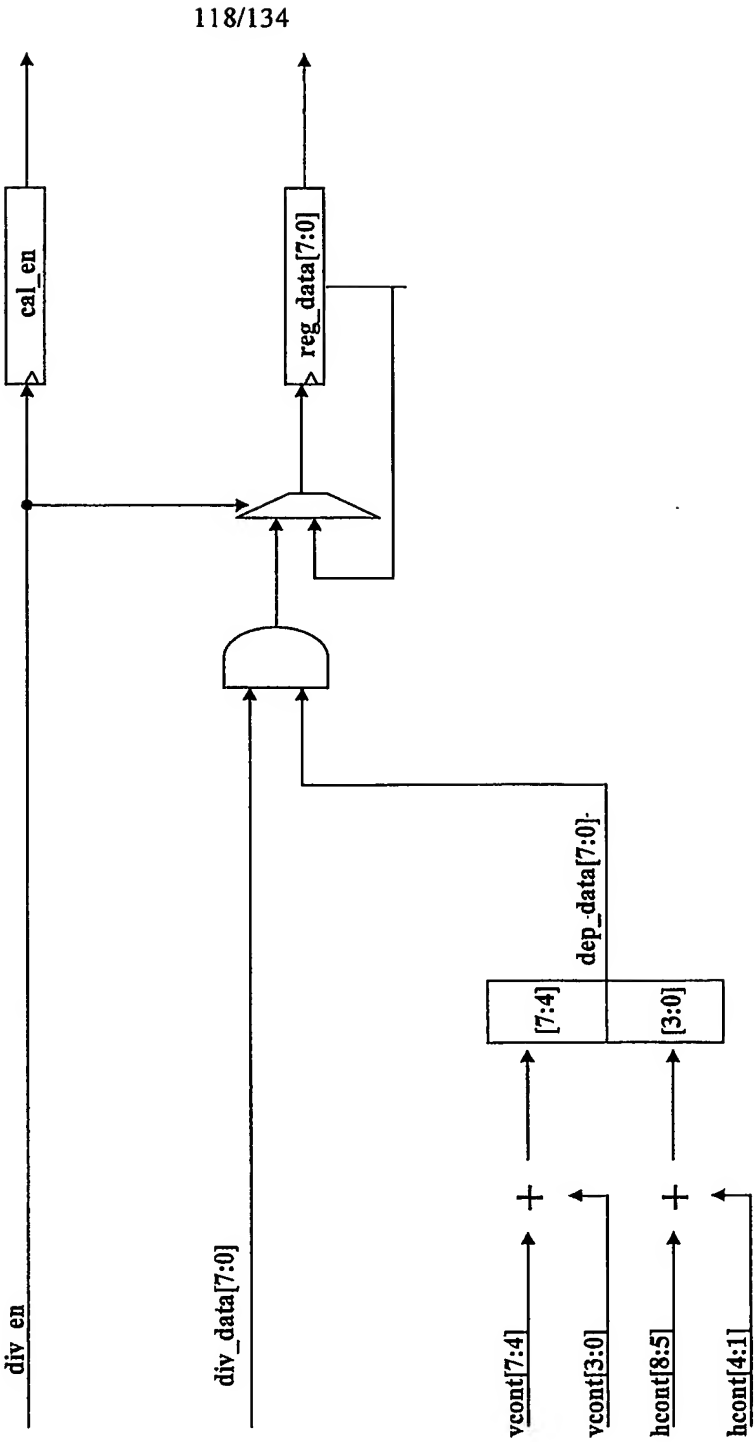
still_pics



第117図
data_div

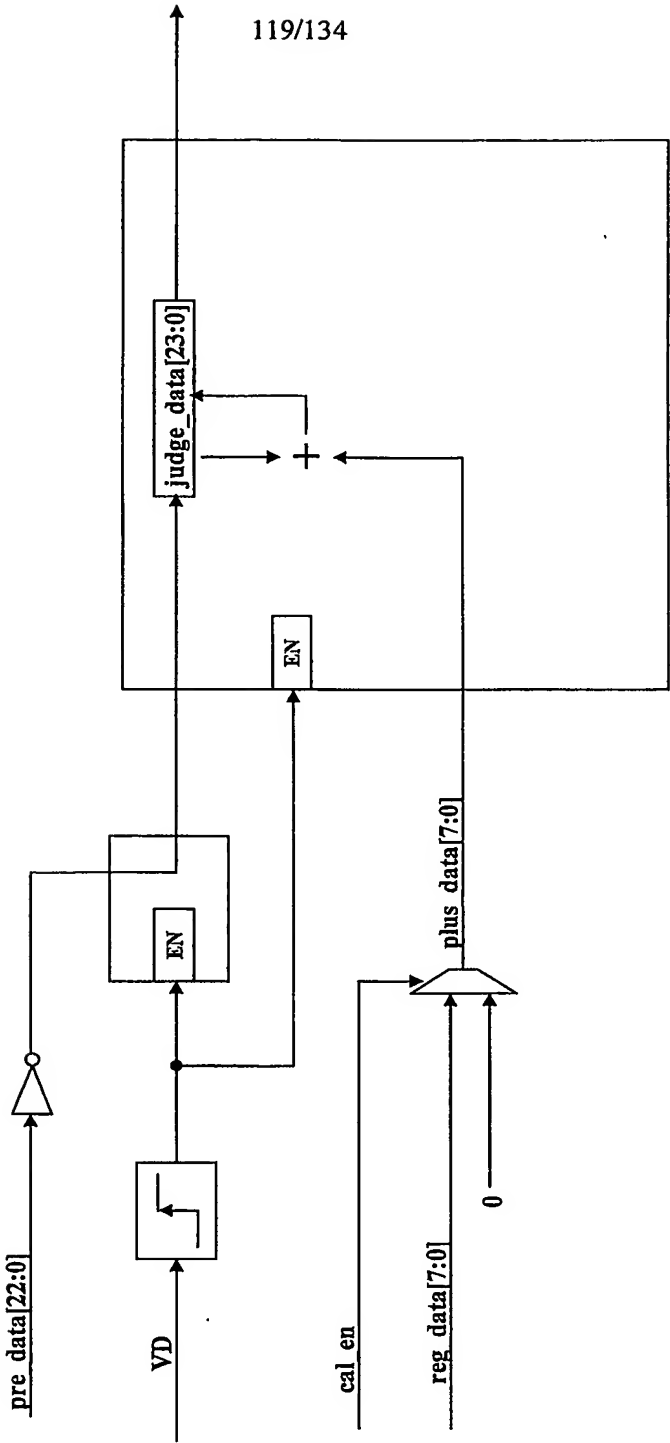


第118図
meta

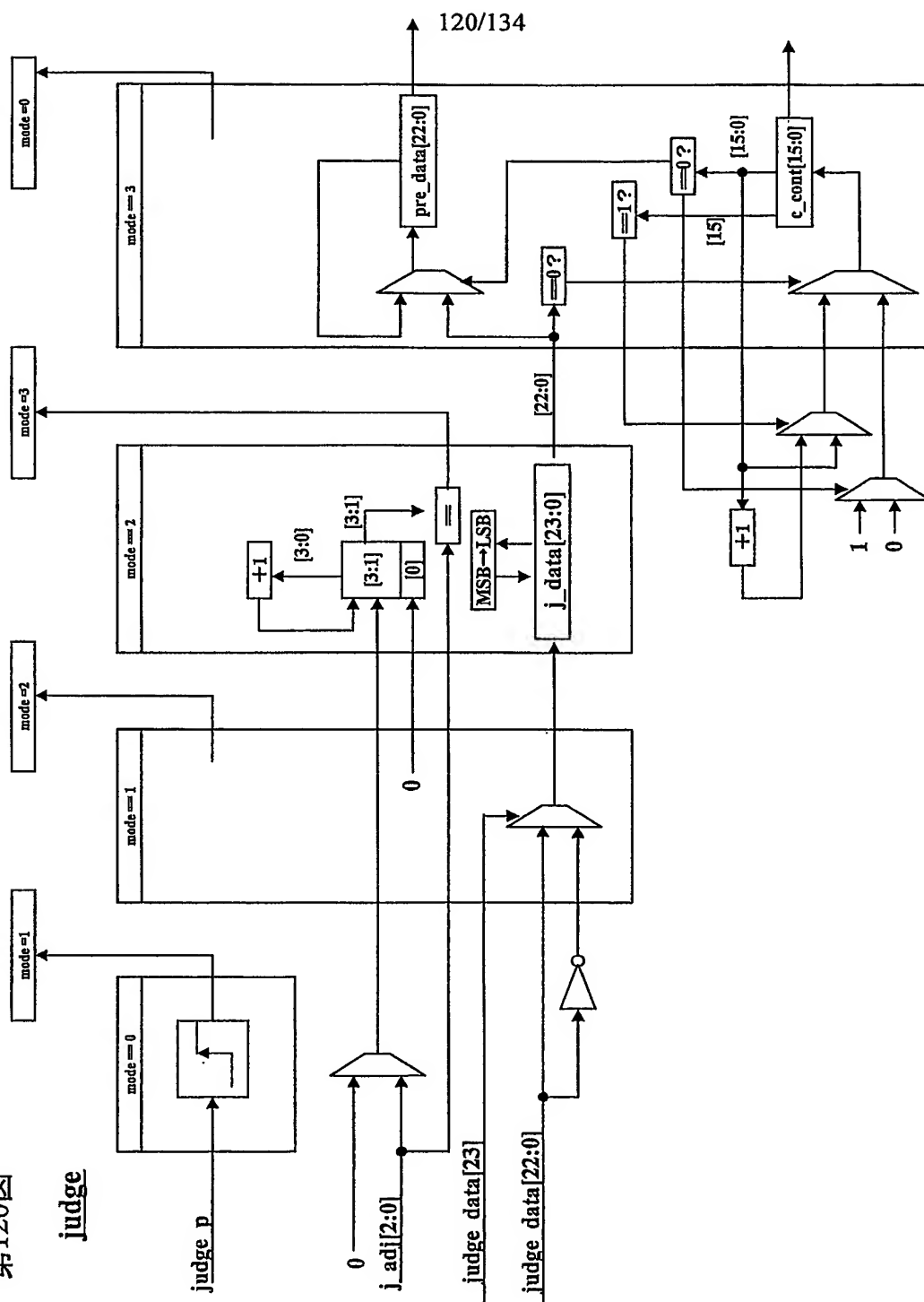


第119図

m_cal

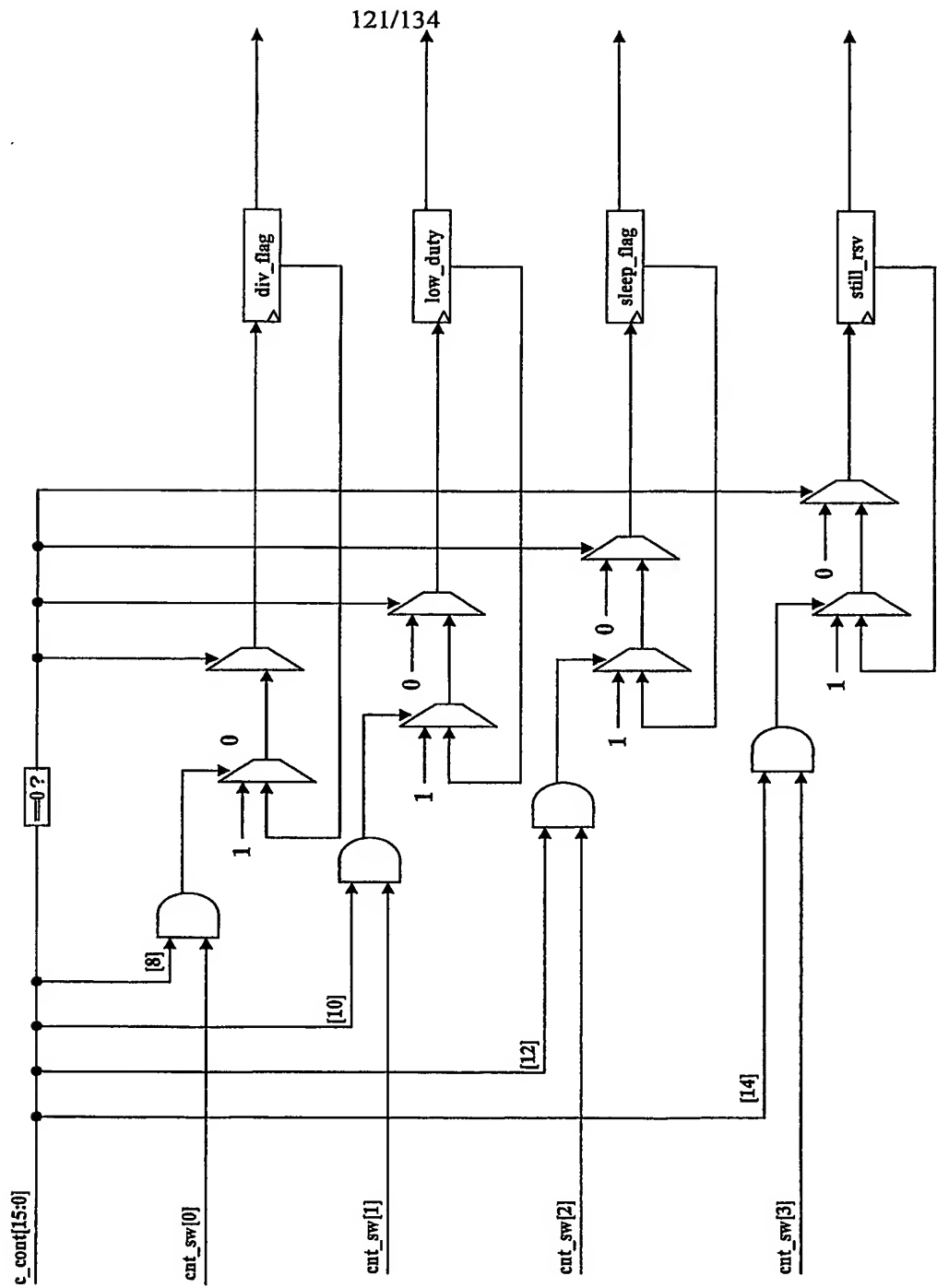


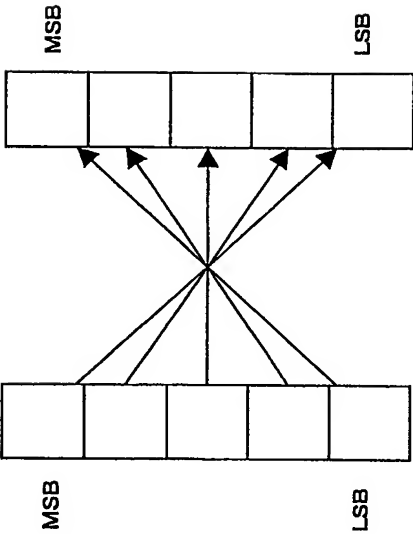
第120図



第121図

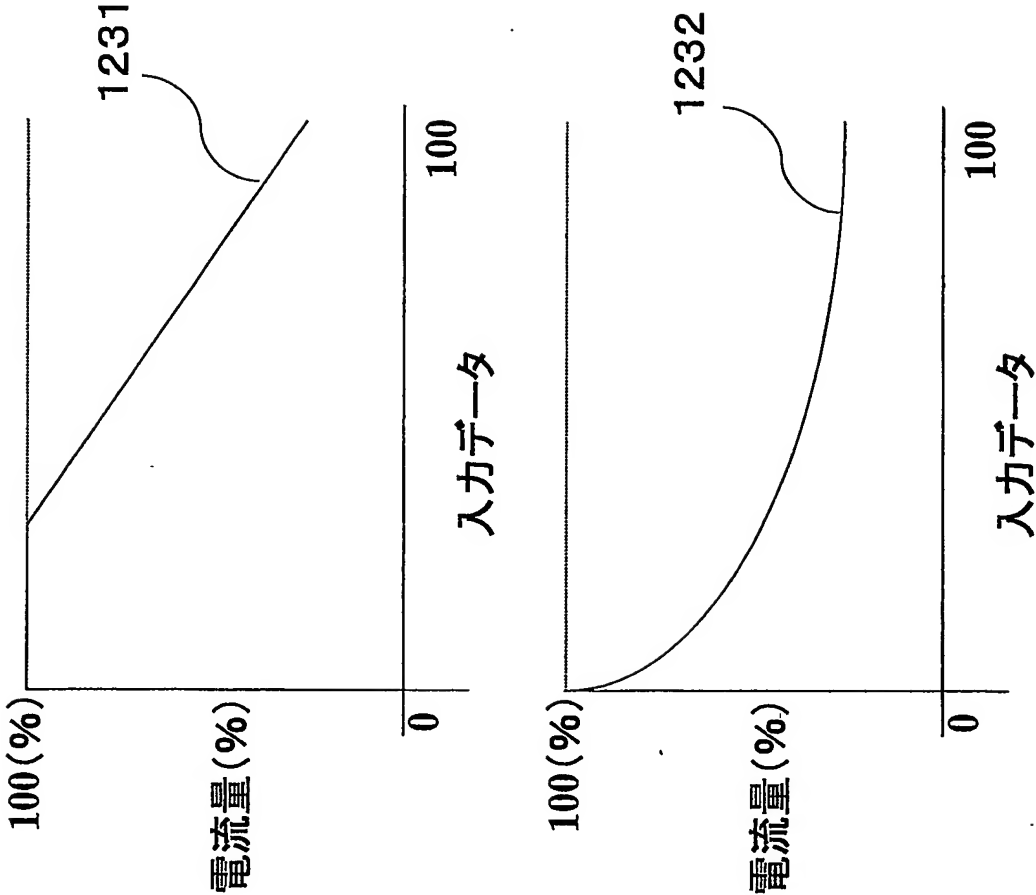
pics cnt



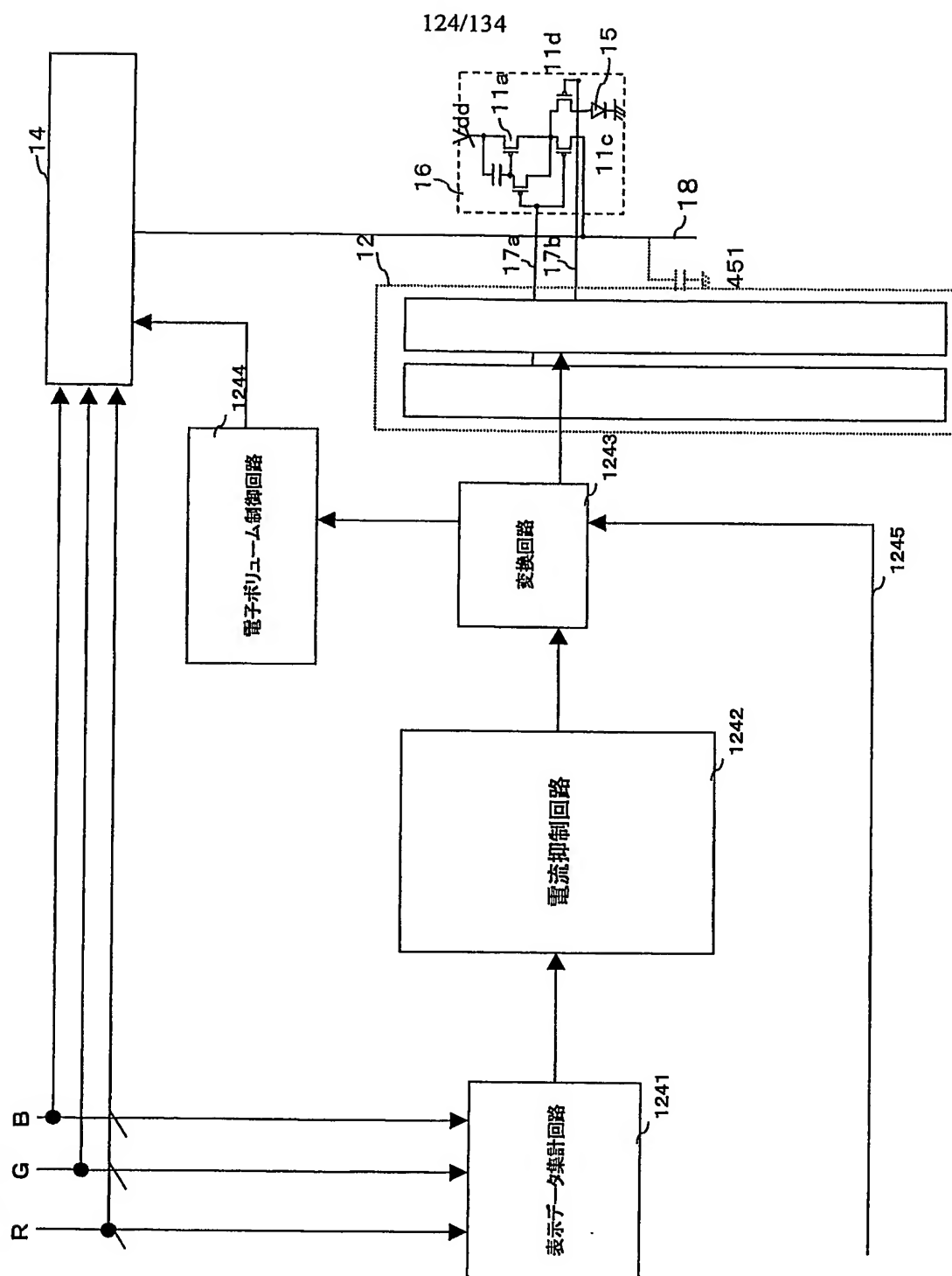


第122図

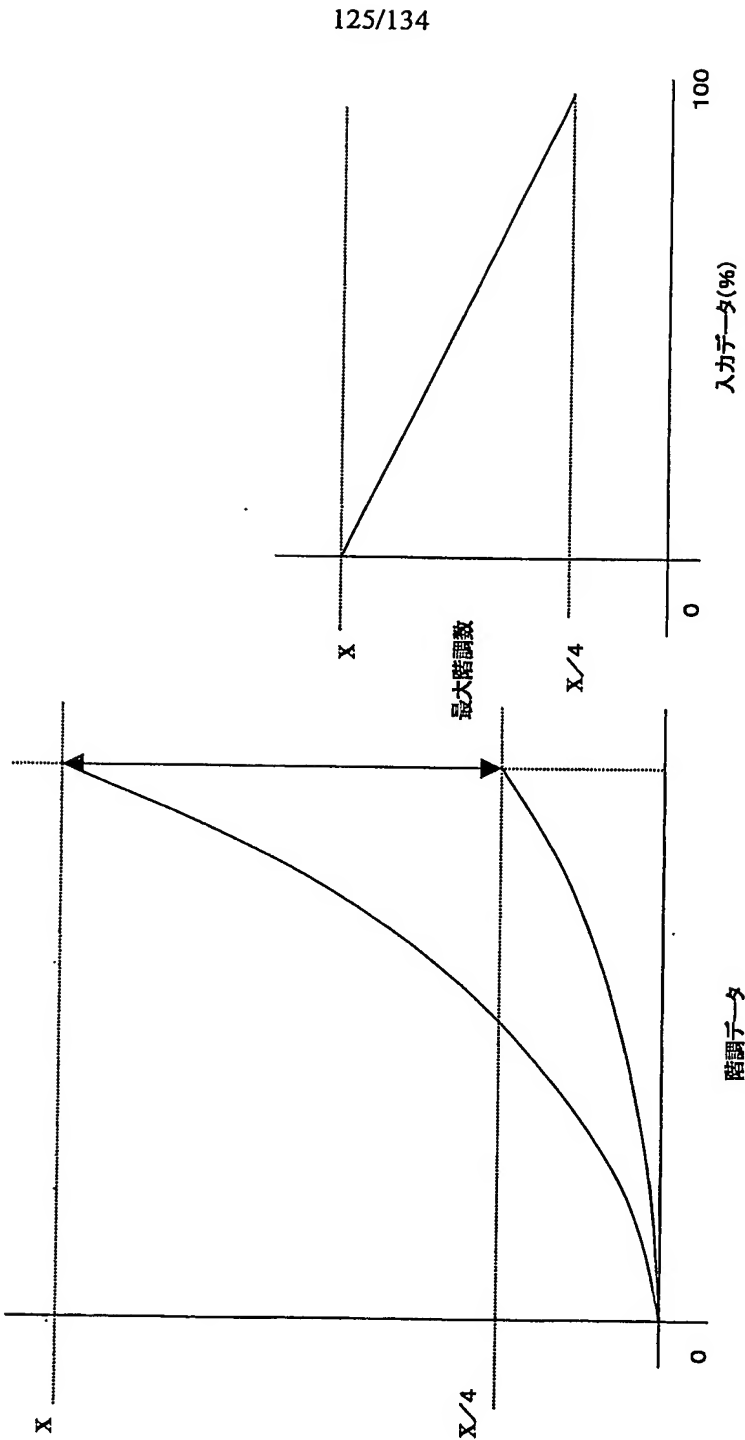
第123図



第124図

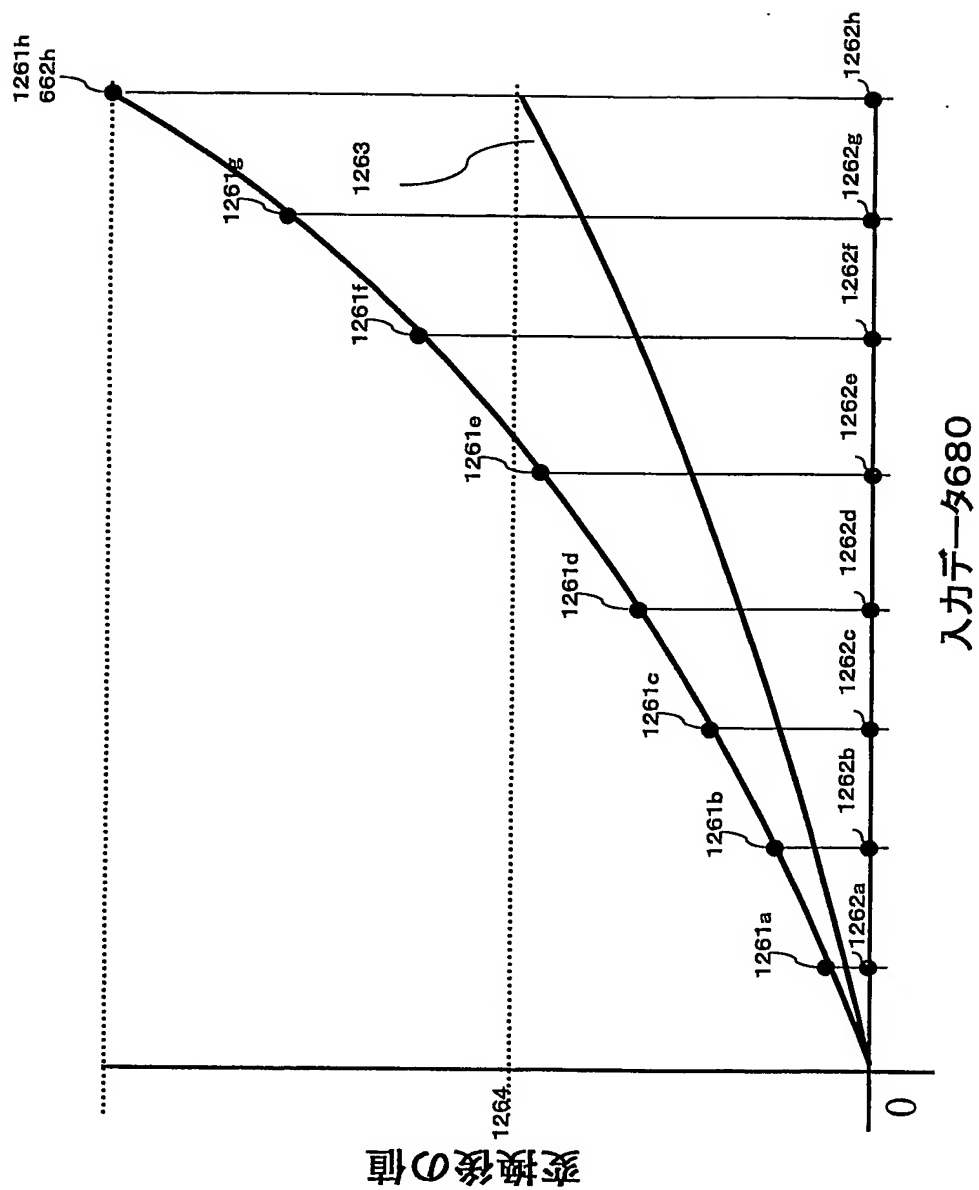


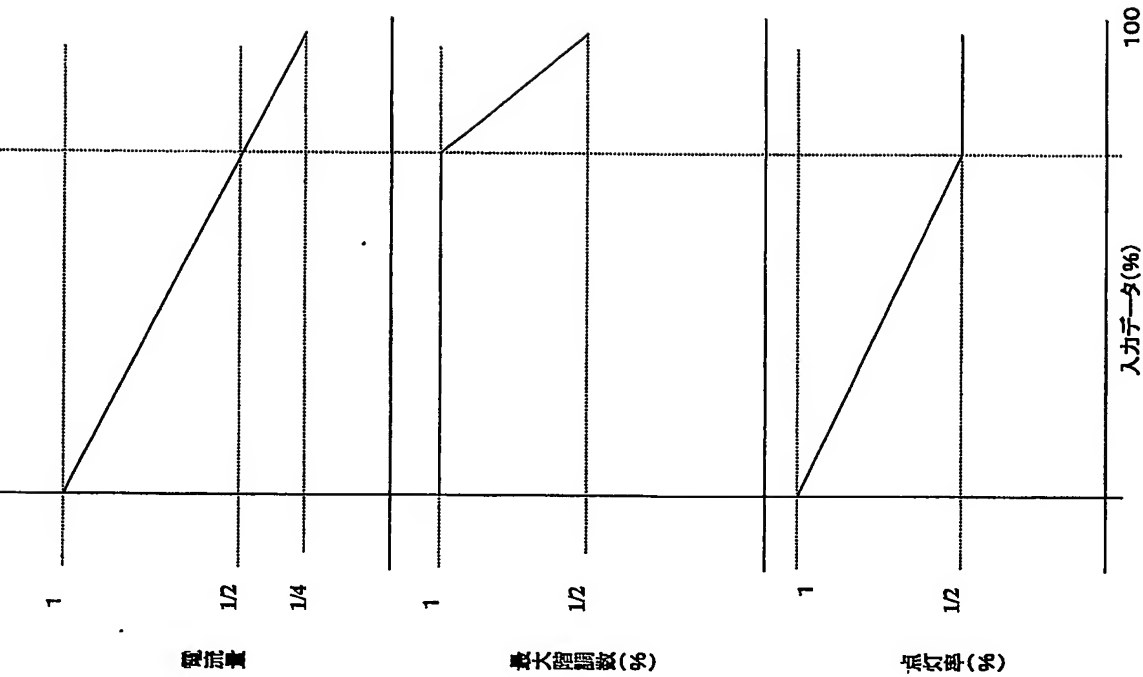
第125図



126/134

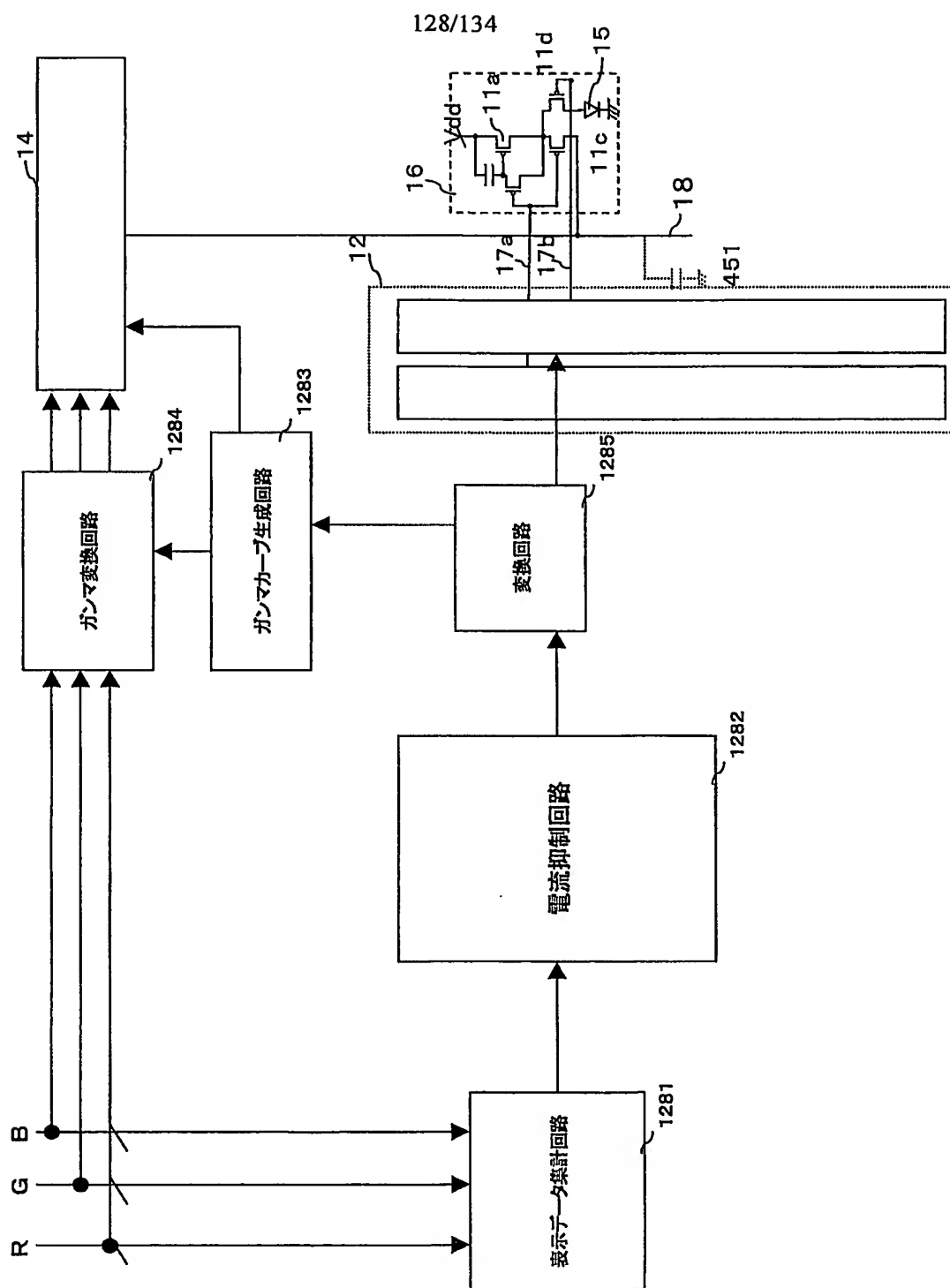
第126図





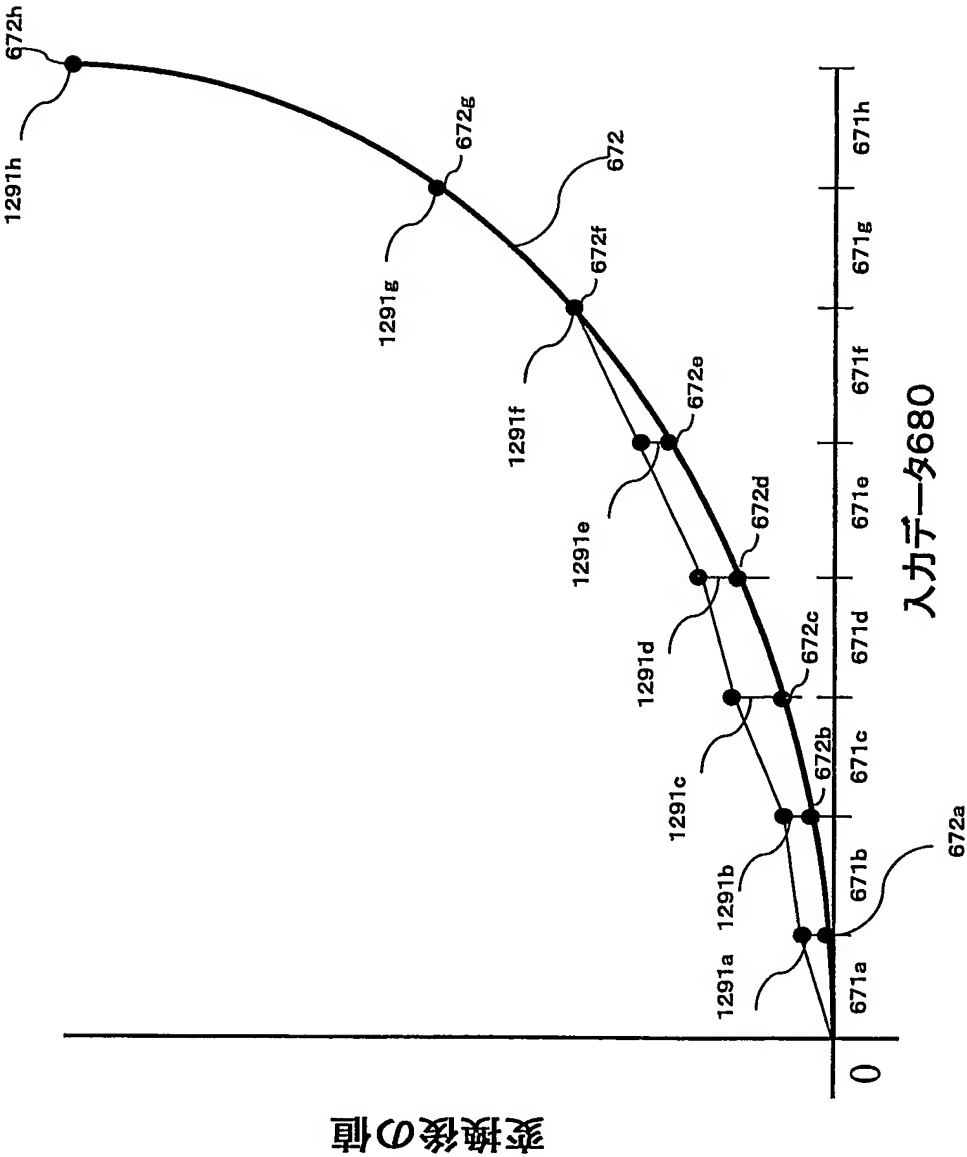
第127図

第128図

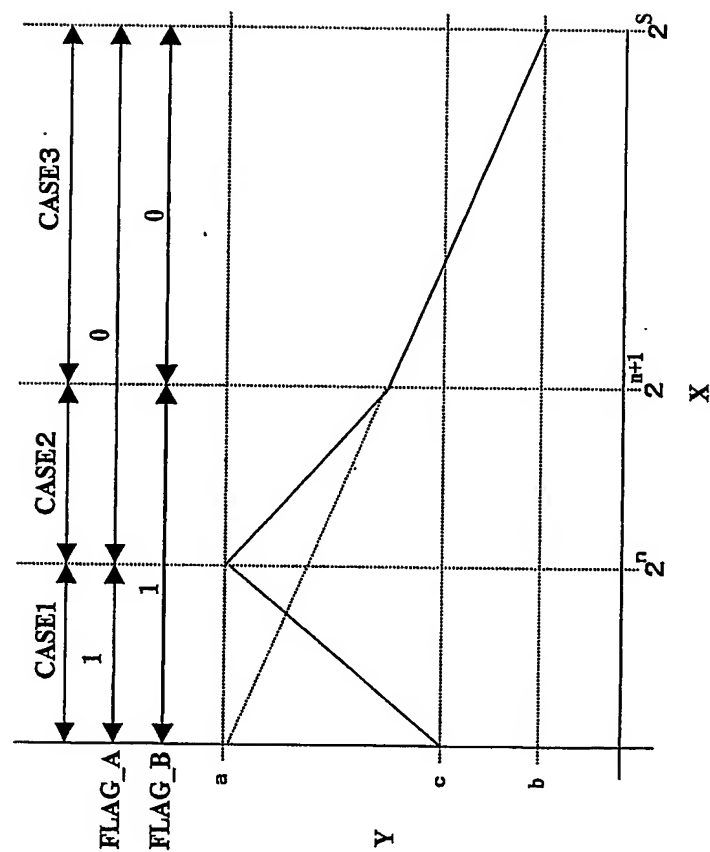


129/134

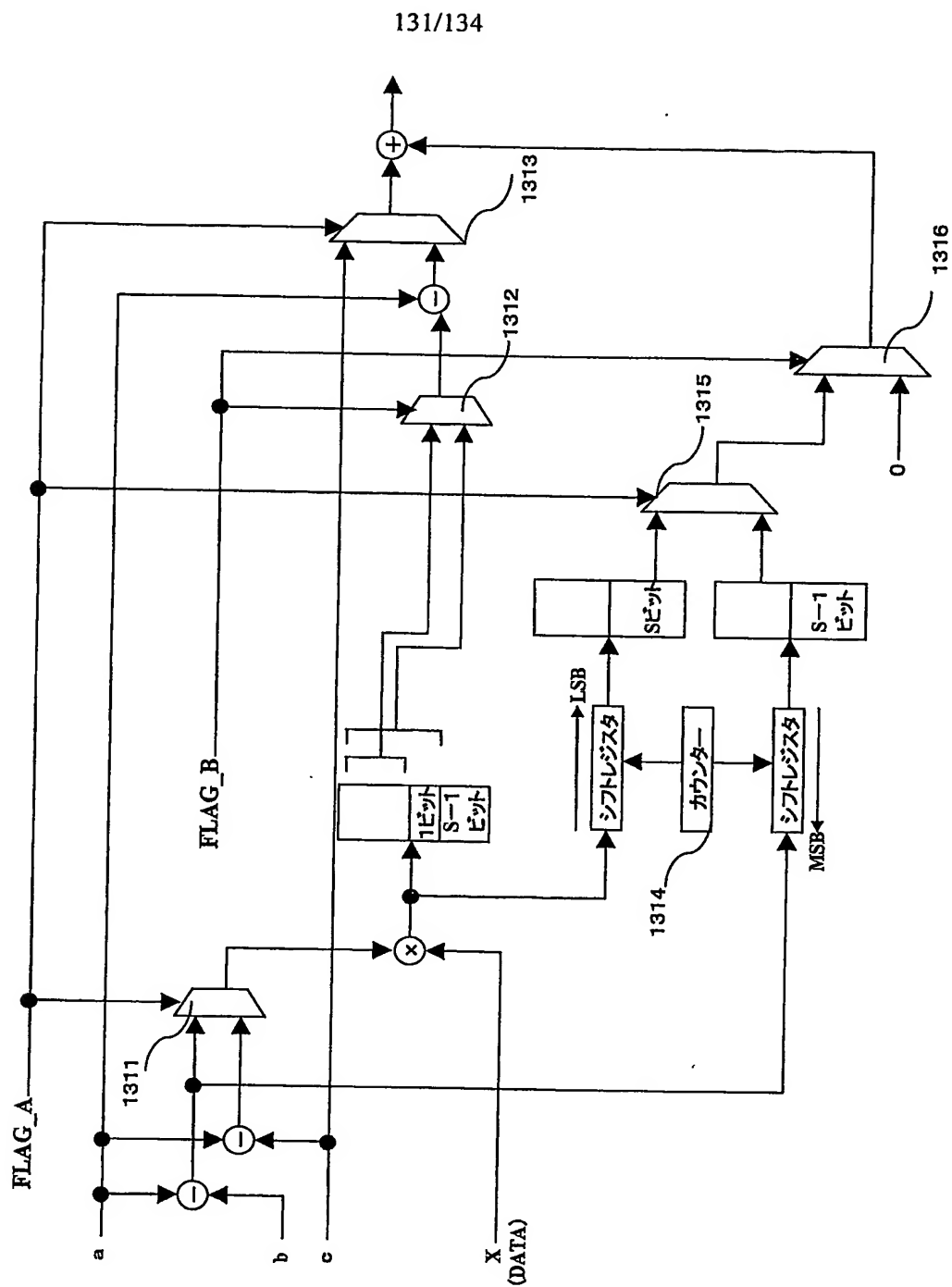
第129図

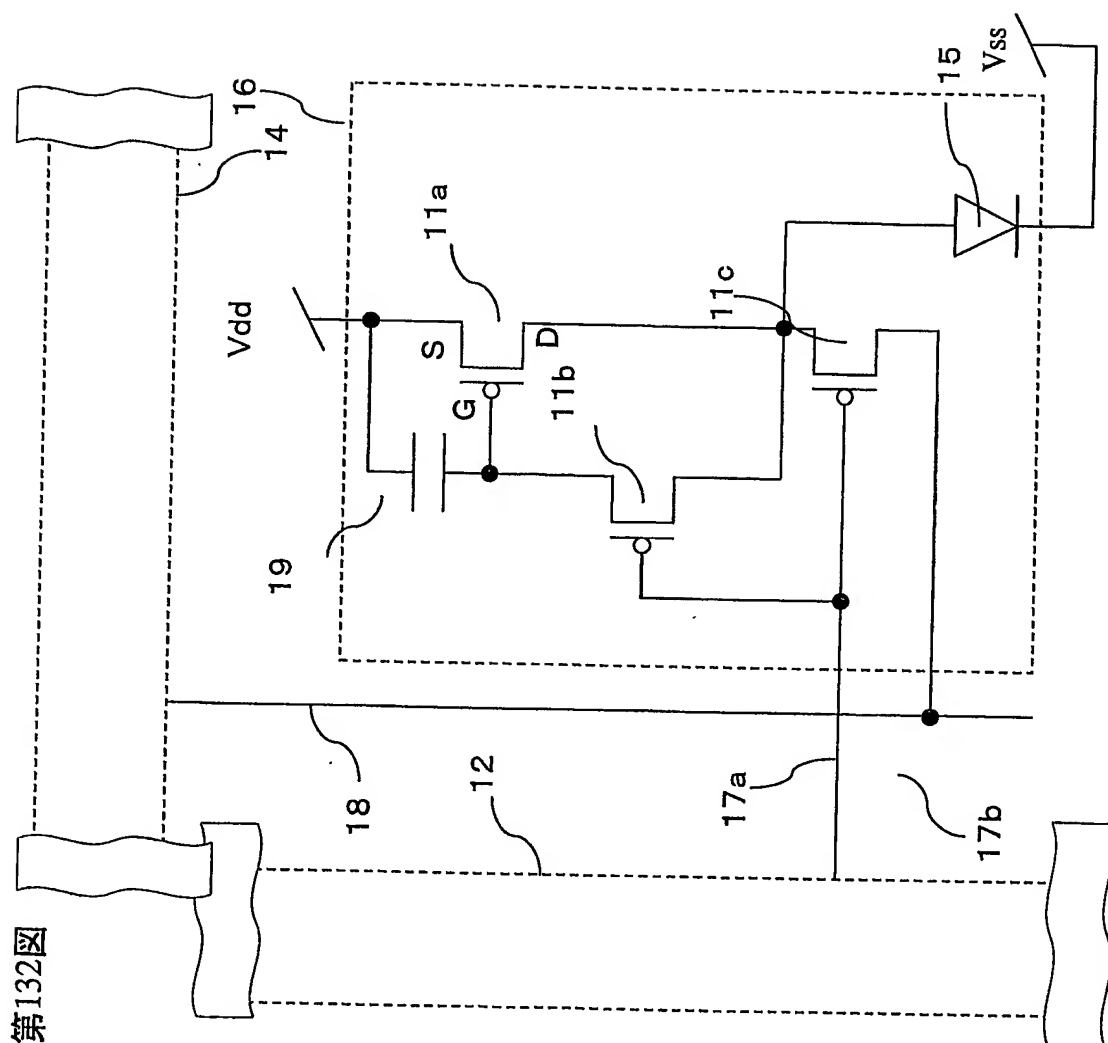


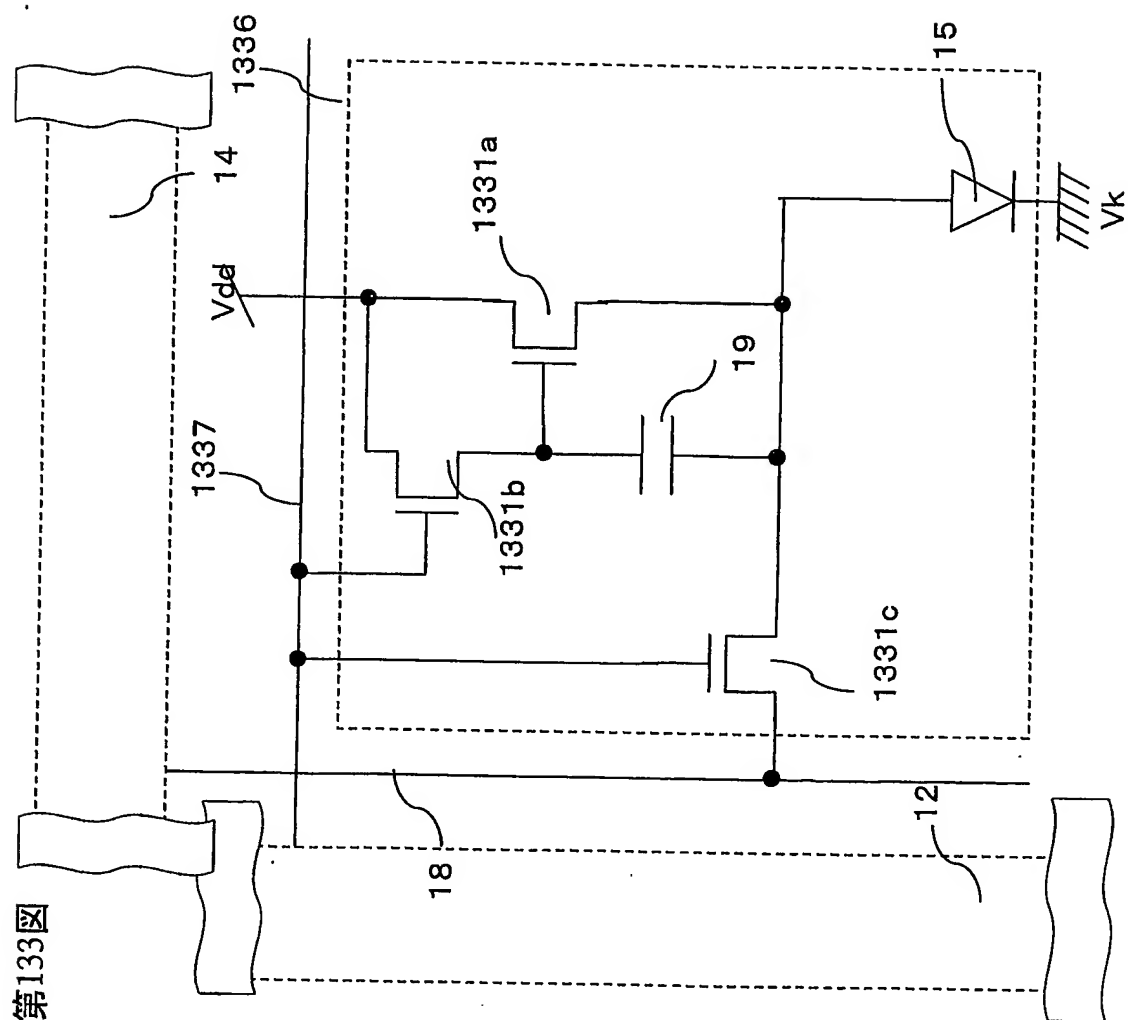
第130図



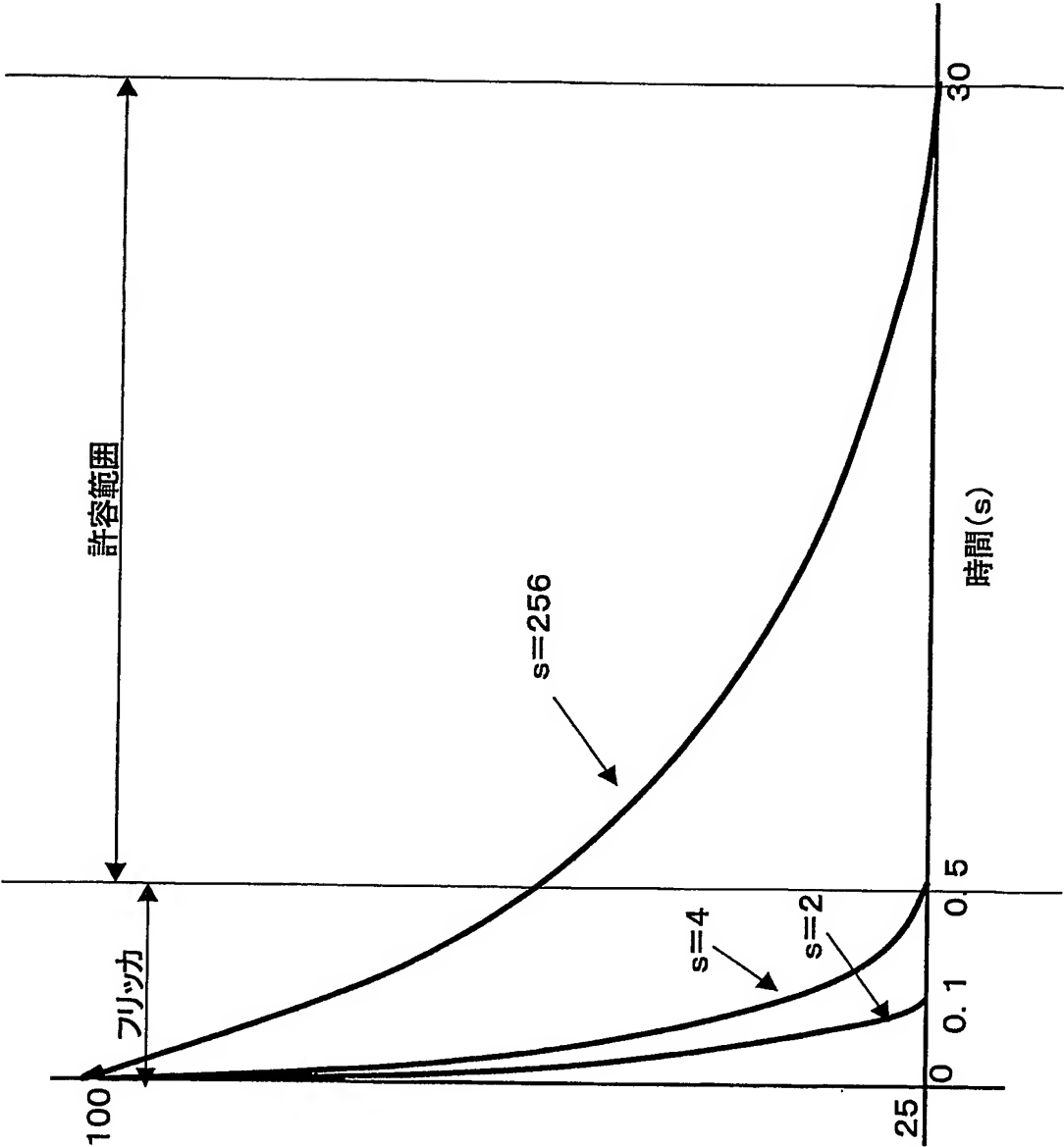
第131図







第134図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/011416

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁷ G09G3/30		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁷ G09G3/00-3/38		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Jitsuyo Shinan Toroku Koho 1996-2004 Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 03/058593 A1 (Sanyo Electric Co., Ltd.), 17 July, 2003 (17.07.03), Page 6, line 21 to page 11, line 20; Figs. 1 to 8 & JP 2003-255901 A & JP 2004-96760 A	1-12, 15-18 13-14
P, X	JP 2003-228331 A (Sony Corp.), 15 August, 2003 (15.08.03), Full text; all drawings & US 2003/0218583 A1	1-3, 6, 15-17
Y	JP 2003-150104 A (Matsushita Electric Industrial Co., Ltd.), 23 May, 2003 (23.05.03), Par. Nos. [0396] to [0417]; Figs. 31 to 35 (Family: none)	1-12, 15-18
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 10 November, 2004 (10.11.04)		Date of mailing of the international search report 22 November, 2004 (22.11.04)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2004/011416

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-60076 A (Sony Corp.), 06 March, 2001 (06.03.01), Par. No. [0022]; Figs. 1 to 3 & US 6583775 B1	1-12, 15-18
Y	JP 2000-221945 A (Victor Company Of Japan, Ltd.), 11 August, 2000 (11.08.00), Par. Nos. [0019] to [0029]; Figs. 1 to 9 (Family: none)	4-5
A	JP 2000-276091 A (Canon Inc.), 06 October, 2000 (06.10.00), Full text; all drawings (Family: none)	1-18
A	JP 11-327496 A (Sony Corp.), 26 November, 1999 (26.11.99), Full text; all drawings & US 2002/0033830 A1	1-18

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int.Cl⁷ G09G 3/30

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int.Cl⁷ G09G 3/00-3/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年
日本国公開実用新案公報 1971-2004年
日本国実用新案登録公報 1996-2004年
日本国登録実用新案公報 1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	WO 03/058593 A1 (三洋電機株式会社) 2003.07.17, 第6頁第21行-第11頁第20行, 第1図-第8図 & JP 2003-255901 A & JP 2004-96760 A	1-12, 15-18 13-14
P, X	JP 2003-228331 A (ソニー株式会社) 2003.08.15, 全文, 全図 & US 2003/0218583 A1	1-3, 6, 15-17

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

10.11.2004

国際調査報告の発送日

22.11.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
西島 篤宏

2G 9308

電話番号 03-3581-1101 内線 3225

様式PCT/ISA/210 (第2ページの続き) (2004年1月)